

# 德州仪器高性能模拟器件高校应用指南

## —— 运算放大器

**16-Bit Differential Amplifier**  
High Linearity, Low Distortion at Full Scale

The THS770006 is a high-speed, low-noise, 16-bit differential operational amplifier circuit designed for digital signals and dynamic range performance in the audio, recording, and video sectors. It has 100 dB of dynamic range, 100 dB of common-mode rejection, and 100 dB of differential-mode rejection. It is also available in a 16-bit differential mode.

**Third-order intermodulation distortion vs. frequency**

**Key Features and Benefits:**

- 16-bit differential-mode operation
- Low noise (100 nV/√Hz)
- High slew rate (100 V/μs)
- High input impedance (100 MΩ)
- High output impedance (100 Ω)

THS770006

**Highest Precision, Zero-Drift, 36-V Op Amp**

Precision control begins with precision measurement

The OPA2188 is a high-precision, zero-drift, 36-V operational amplifier. It is designed for applications requiring high precision and low drift. It has a precision of 0.0001% and a drift of 0.0001%.

**Key Features and Benefits:**

- Zero-drift, 36-V operational amplifier
- High precision (0.0001%)
- Low drift (0.0001%)
- High input impedance (100 MΩ)
- High output impedance (100 Ω)

OPA2188

**Lowest Power, Single and Dual ADC Drivers**  
Consumes 33% less power than competition

The OPA2835/36 is a low-power, single and dual ADC driver. It is designed for applications requiring low power and high accuracy. It has a power consumption of 100 μW and a drift of 0.0001%.

**Key Features and Benefits:**

- Lowest power consumption (100 μW)
- High accuracy (0.0001%)
- Low drift (0.0001%)
- High input impedance (100 MΩ)
- High output impedance (100 Ω)

Parameter	Value	Unit
Supply Current	100	μW
Input Impedance	100	MΩ
Output Impedance	100	Ω
Drift	0.0001	%

OPA2835/36

**Industry's Highest Accuracy Difference Amplifier**  
for Applications with CMV up to ±275

The INA149 is a high-precision, difference amplifier. It is designed for applications requiring high accuracy and low drift. It has a precision of 0.0001% and a drift of 0.0001%.

**Key Features and Benefits:**

- High precision (0.0001%)
- Low drift (0.0001%)
- High input impedance (100 MΩ)
- High output impedance (100 Ω)

INA149

德州仪器半导体技术（上海）有限公司大学计划

2013年8月

# 前言

作为世界领先的半导体产品供应商，TI 不仅在 DSP 的市场份额上有超过 65% 占有率的绝对优势；在模拟产品领域，TI 也一直占据出货量世界第一的位置。而本手册是针对中国大学生创新活动的简化选型指南，帮助老师和同学们快速了解 TI 的模拟产品。需要提醒大家的是，这本手册仅仅涵盖了 TI 模拟产品的一小部分，如果您需要更为全面细致的选型帮助和技术文档，请访问 [www.ti.com/analog](http://www.ti.com/analog) 以获取运算放大器，数据转换器，电源管理，时钟，接口逻辑和 RF 等产品信息，访问 [www.ti.com/mcu](http://www.ti.com/mcu) 以获得更多 MSP430, Tiva 和 C2000 的产品信息。

众人拾柴火焰高，如果你读过本手册的前面几个版本，一定会对其中略去的几个章节耿耿于怀，也会对其中草草结束的部分感到不满，今年在 TI 中国大学计划工程师团队的共同努力下，我们基于 2012 年的版本将本手册进行了第一阶段的充实工作。比如我们加入了原理部分，解读了放大器，数据转换器，电源的指标和选型方案；比如我们完善了应用技巧相关的章节，突出了实际操作中需要注意的问题，比如噪声控制，PCB 设计，等等；比如我们开始逐步强调模数混合系统设计的重要性，毕竟在现代的电子系统中，纯模拟的模块已经越来越少了。诸如这些改进，都是为了把更多的业界先进技术带给高校学生，加强同学们的工程实践能力，培养系统设计意识。

本手册将分为以下几部分介绍信号链和电源相关的知识及 TI 产品在大学生创新活动中的应用：

第一部分：运算放大器的原理和设计，由王沁工程师整理和编写；

第二部分：数据转换器的原理和设计，由崔萌工程师整理和编写，钟舒阳和谢胜祥两位工程师也参与了其中的部分章节；

第三部分：线性电源和开关电源的原理和设计，由胡国栋工程师整理和编写，汪帅工程师也参与了其中的部分章节。

全书由黄争规划并进行了校对和修改。但是由于时间仓促，水平有限，手册中一定存在不少错漏，请大家积极给予反馈，提出宝贵意见。欢迎大家发邮件给 [frank-huang@ti.com](mailto:frank-huang@ti.com) 讨论手册中的各种问题。

德州仪器中国大学计划  
2013 年 8 月

# 目 录

## 第一部分 运算放大器篇

前 言 .....	1
TI 概览 .....	1
第一章 运算放大器基础 .....	1
1.1 概述 .....	1
1.2 放大器基础 .....	1
1.3 理想运放模型 .....	2
1.3.1 理想运算放大器特点 .....	2
1.3.2 “虚短”和“虚断” .....	3
1.3.3 叠加定理 .....	4
1.4 基本运算电路 .....	4
1.4.1 同相放大器 .....	4
1.4.2 反相放大器 .....	5
1.4.3 加法器 .....	6
1.4.4 简化运算放大器电路图 .....	7
第二章 运算放大器的指标 .....	9
2.1 开环增益、闭环增益和环路增益 .....	9
2.2 放大器的直流精度 .....	12
2.2.1 放大器输入端的直流指标 .....	12
2.2.2 放大器输出端的直流参数指标 .....	18
2.3 放大器的交流精度 .....	20
2.4 其他指标 .....	24

第三章 精密放大器选型 .....	33
3.1 TI 精密运算放大器 .....	33
3.2 精密放大器选型步骤 .....	36
3.3 TI 精密运算放大器列表 .....	40
第四章 运放单电源供电 .....	42
4.1 单电源运放 .....	42
4.2 单电源运放电路的基本偏置方法 .....	42
4.3 其他一些基本的单电源供电电路 .....	46
第五章 各种差动放大器解析 .....	49
5.1 差分放大器基本概念 .....	49
5.2 差分放大器 .....	50
5.3 仪表放大器 .....	52
5.4 电流检测放大器 .....	58
5.5 全差分运算放大器 .....	62
第六章 放大器的稳定性 .....	70
6.1 运算放大器为什么会不稳定? .....	70
6.2 分析运算放大器的工具: 波特图 .....	72
6.3 断开交流反馈环路以获得 $A_{ol}$ 和 $1/\beta$ 的波特图的方法 .....	76
6.4 使用 TINA-TI 判断运放的稳定性 .....	79
6.5 修改 $A_{ol}$ 的补偿方法: 添加 RISO .....	86
6.6 修改 $1/\beta$ 的补偿方法: 增大噪声增益和添加 CF .....	89
第七章 高速放大器的选型 .....	95
7.1 高速放大器的关键指标 .....	95
7.2 Bipolar & FET 输入的高速放大器 .....	97
7.3 电压反馈、电流反馈和去补偿型高速放大器 .....	98



7.3.1 什么是电压反馈，什么是电流反馈？ .....	98
7.3.2 电压反馈放大器和电流反馈放大器的区别：带宽 vs 增益 .....	99
7.3.3 电压反馈放大器和电流反馈放大器的区别：反馈电阻的取值.....	101
7.3.4 电压反馈放大器和电流反馈放大器的区别：压摆率.....	103
7.3.5 何时选用电压反馈放大器，何时选用电流反馈放大器？ .....	104
7.3.6 去补偿（Decompensate）电压反馈放大器 .....	104
7.4 可控增益放大器的应用 .....	108
7.5 高速放大器的布局布线 .....	112
7.5.1 什么时候需要高速印制电路板？ .....	112
7.5.2 信号完整性基础 .....	113
7.5.3 正确的高速 PCB 设计指南 .....	116
第八章 有源滤波器设计 .....	128
8.1 滤波器基本原理 .....	128
8.2 Webench 和有源滤波器设计 .....	130
8.3 Filterpro 和有源滤波器设计 .....	136
8.4 运放的选择 .....	138
8.5 过采样简化模拟滤波器设计 .....	139
8.6 多阶滤波器如何增强过渡带的陡峭度 .....	141
模拟设计小集锦 .....	145
CMOS 运放的 THD+N .....	145
单电源运放的轨到轨输入 .....	147
输出达不到轨到轨 .....	151
放大器的输入偏置电流 .....	156
Sallen-key 低通滤波器的高频馈通现象.....	158

## TI 概览

德州仪器公司，Texas Instruments，即 TI，是总部在美国德克萨斯州的一家高科技企业。实际上 TI 的中文名字并不是特别的“清晰明了”，一方面是容易跟咱们的山东德州（因扒鸡而闻名）混淆；另一方面，我曾被问到，参加你们的大学计划，买示波器这类“仪器”打几折？在这些令人哭笑不得的问题背后，其实是 TI 近 80 年的悠久历史。德州是美国的主要石油产地，1930 年 TI 的前身“Geophysical Service Inc.”在德州成立时的主要目的是研发地震仪和石油探测仪器，因此 GSI 在 1950 年正式上市时就挑中了德州仪器这个名字。这也就是 TI 名字的由来。

在 1958 年，TI 的工程师 Jack Kailby 先生发明了世界上首颗集成电路芯片，这项发明为人类进步做出了巨大的贡献，Jack Kailby 先生也因此 在 2000 年获得了诺贝尔物理学奖。从此，半导体业务开始在 TI 发芽。但是，60/70 年代的美国企业追求的是大而全，TI 也不例外，拥有非常多的业务部门，这种情况一直持续到 90 年代中期。在这 30 年间，TI 在半导体研发方面一直保持着创新，从第一颗单芯片微处理器，到最简单的数字语音合成芯片“spell & speak”，到 1982 年的第一个单芯片数字信号处理器（DSP），到 1993 年发明的数字光源处理技术（DLP）片，半导体业务开始在 TI 的营收中占据着越来越重要的地位。在 1995 年的时候，TI 的营收达到了 130 亿美元，成为过百亿美元的财富 500 强，但有些业务在市场的排名并不十分理想，比如，笔记本电脑排名第九，企业软件排名第十，打印业务排名第九，国防工业排名第十，惟一排到第一位的就是 DSP 业务。

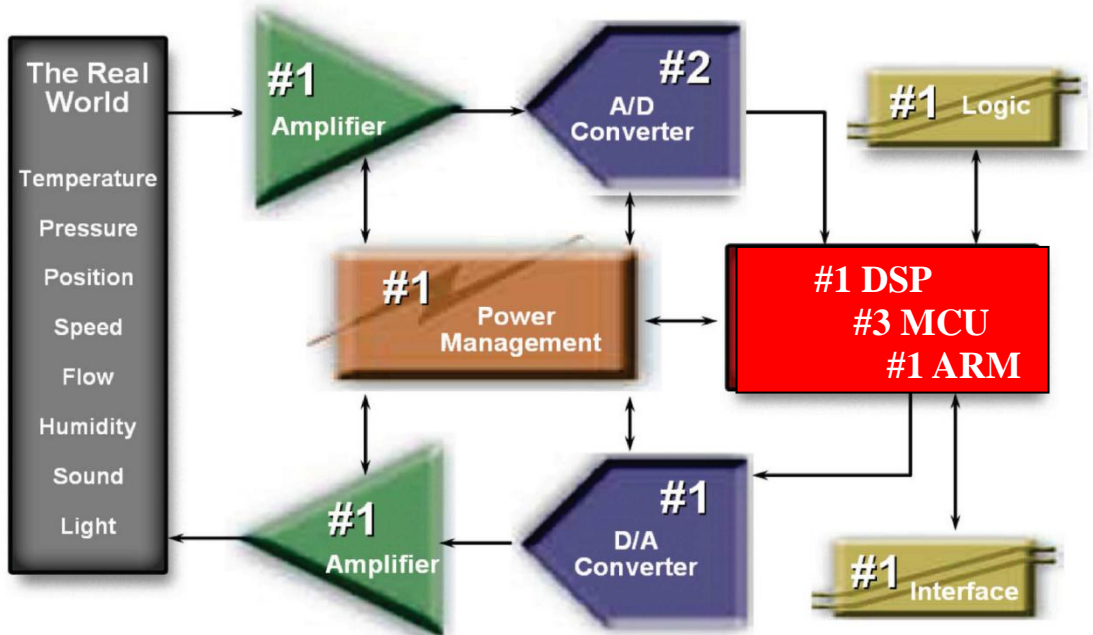
面对更大的竞争和即将来临的网络时代，TI 高层锐意变革，在 90 年代初就非常有远见的提出了要做“数字时代的领导者”。1996 年 Tom Engibous 出任 TI 总裁，确定了 TI 的重点在半导体业务上，重中之重是 DSP 和 Analog。在 1996 年到 2000 年间，TI 连续卖出了 20 余家公司，又买入了 20 余家，完成了从多样化业务到半导体专营业务的转变。从此，TI 的半导体业务进入了高速发展期，在 DSP 方面，业界最快的 TMS320CC6000 系列、功耗最低的 TMS320C55xx 系列、第一颗运算速度超过 1GHz 的 C64x、第一颗 ADSL 调制解调芯片、ARM+DSP 双核架构的 OMAP 处理器等一系列领先产品的推出，使得 TI 在 DSP 领域奠定了世界第一的地位。

在模拟方面，TI 在 2000 年以当时创纪录的 60 亿美元收购了以设计和制造高端运放和数据转换器著称的 Burr-Brown 公司，这项收购非常大胆，因为当时 TI 的年收入也只有 130 亿美元。但是这也充分说明了模拟在 TI 战略中的重要性。接下来 TI 又收购了 Unitrode、Power Trends 等公司来壮大自己的电源方面的实力。在 2007 年，TI 收购了 Chipcon，在低功耗无线

通信领域又占据了市场份额第一的位置。

在单片机方面，TI 在 90 年代末把 MSP430 从专供表类客户的应用中推到通用市场，其业界最低的功耗，集成的高性能模拟和数字外设都倍受客户青睐；C2000 数字信号控制器因为其 DSP 的性能，单片机的价格被誉为实时单片机；而在 2009 年 TI 收购了 Luminary Micro，以最快的方式拥有了 Cortex M3 单片机家族，TI M3 因其低廉的价格，通用的架构，不俗的性能在单片机市场上迅速占领了一席之地。

从下面的系统框图中，我们可以清楚看到 TI 在每一个电子系统的每一个角落都占据着业界数一数二的地位。而正因为持续不断的创新和进取，TI 连续 7 年被《财富》杂志评为全球和全美国最受尊敬的半导体公司，评分远超其他半导体企业。



数字信号处理是对理论和实践都要求极高的一门学科，采样理论，谱分析，滤波器设计，抽取，小信号提取，这些概念和算法包含了一大堆让人头晕眼花的数学公式。推导这些理论已经够让人头疼，那么怎么实现它们呢？TI 从第一颗 TMS32010 问世开始就一直致力于简化工程师实现数字信号处理算法的难度。1996 年 TI 进入中国设立办事处，当时中国熟悉 DSP 理论的人越来越多，但是如何使用硬件来实现这些理论却是个巨大的挑战。TI 管理层敏锐察觉到这个问题，抓住时机在中国高校中开展 TI DSP 大学计划，并在 1998 年和教育部签订谅解备忘录，承诺在中国高校中投资建立 100 个 DSP 实验室，帮助中国高校掌握和应用世界领先的 DSP 技术。2007 年 10 月，TI CEO 理查德·谭普顿先生来访中国，宣布核心大学计划在中国正式启动，这标志着 TI 将继续扩大对中国教育界的投入，比如 TI 中国大学计划将正式扩展到模拟技术和单片机领域，与高等学校进行合作，通过建立学生模拟创新实验室、对

教师进行模拟技术和单片机相关的专业知识培训、支持学生参加各种电子设计竞赛等形式，强调模拟及模数混合电路的重要性。

在现代电子设计中，模拟技术和数字技术相辅相成，因此在一系列电子设计竞赛中，TI 的 MSP430、M3 和 C2000 系列单片机作为系统的核心处理器和模拟器件一起在合作省市中推广。在合作的过程中，我们深刻体会到学生对数字器件的感兴趣程度和掌握速度远远高于模拟技术。实际上，TI 各系列的 DSP 和单片机已做到高手遍布民间，学校实验室的技术一代传一代，很多还未毕业的学生就已经拥有了相当深的软硬件经验。相对于数字器件比较单一的硬件结构和编程思想，模拟器件的种类多指标细且用法灵活多变，很容易让人摸不着头脑，比如请看 TI 的模拟器件家族：

放大器	数据转换器	电源管理	接口	RF和模拟元件
				
音频放大器 缓冲放大器 差分放大器 高速放大器 仪器放大器 隔离放大器 对数放大器 低压运算放大器 功率运算放大器 精密运算放大器 可编程增益放大器 视频放大器	音频模数转换器 $\Delta$ - $\Sigma$ 模数转换器 流水线式模数转换器 SAR型模数转换器 音频数模转换器 电流控制数模转换器 $\Delta$ - $\Sigma$ 数模转换器 精密数模转换器 通用数模转换器 音频SRC 数据采集系统 调制器/滤波器	电池管理 电荷泵 DC/DC转换控制器 DC/DC开关转换器 数字电源 显示驱动器 热交换 LED驱动器 线性稳压器 MOSFET驱动器 插件模块 电源因数修正 电源控制 电源电压监控器	1394 CAN 电路保护 数字隔离器 显示接口 LVDS/MLVDS PCIe/PCI RS-485, 232 & 222 SCSI 串行器 解串器 收发器 UART USB	4-20mA转发器 模拟ASSP 模拟MUX 时钟和定时器 比较器 电流旁路监视器 数字上升转换器 数字下降转换器 风扇控制器 ISM Band 基准源 开关 温度传感器 ZigBee™

如何从上表中众多的放大器、数据转换器和电源中选取到合适的产品，又如何针对他们各自的特点发挥出最佳的性能？而这本选型手册的目的就是为了帮助大家做到这一点。

# 第一章 运算放大器基础

## 1.1 概述

“运算放大器”这个词（简称为“运放”）起源于 20 世纪 40 年代，指一类专门通过改变外围器件可以实现不同算数运算的放大器。早起的运放由电子管组成，体积大而且耗电。后来由于分立式电子管的应用，体积小了很多。现在，运放是单片集成电路，即经济又高效。

在介绍运放之前，本章我们先来回顾一下运放的基本知识，为运放应用打下基础。本章内容包括放大器的基础知识、理想运算放大器的模型、虚断虚短的概念及基本放大电路。

## 1.2 放大器基础

运放是一种差分输入、单端输出的放大器。这种放大器能借助不同的反馈连接实现各种运算功能。对于一个线性放大器，输出信号= $A \times$ 输入信号，其中  $A$  是放大因子或者增益。

根据输入和输出信号的特点，我们可以将放大器增益分为四种：

- 电压（输出电压/输入电压）
- 电流（输出电流/输入电流）
- 跨阻（输出电压/输入电流）
- 跨导（输出电流/输入电压）

鉴于大部分的运放都是电压型放大器，我们这里只讨论电压型放大器。

通过戴维南定理可以为放大器建模，把它简化为适当的电压源和一系列电阻。输入端口扮演着被动接受的角色，自身不产生任何电压，所以它的戴维南等效为一个阻抗元件  $R_i$ 。输出端口被建模为一个独立的电压源  $A V_i$  和一个输出电阻  $R_o$ 。作为一个完整的简单放大器电路，还需要添加一个输入信号源  $V_s$ （内阻为  $R_s$ ）和负载  $R_L$ 。图 1.1 为一个简单放大器电路的戴维南等效。

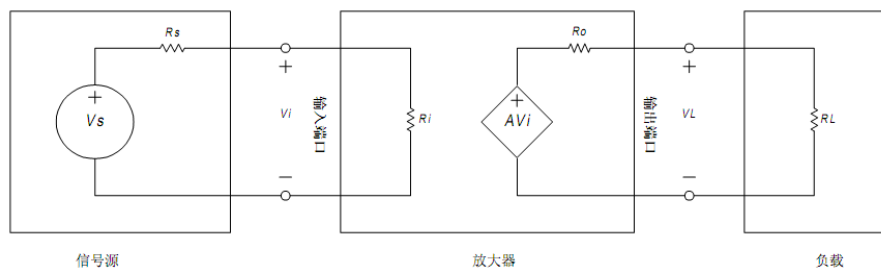


图 1.1 带信号源和负载的放大器电路戴维南模型

我们可以看到，在放大器的输入和输出端都有分压电路存在。这要求我们在使用不同的输入源和输出负载的时候进行重新计算，增加了计算的复杂性。

## 1.3 理想运放模型

在分析集成运放的各种应用电路时，经常将实际的运放看成一个理想运算放大器。所谓的理想运算放大器是将集成运放的各项技术指标理想化，在实际的应用中运放可能达不到理想化的技术指标，但是，由于集成运放工艺水平的不断改进，集成运放产品的各项性能指标愈来愈好。因此，一般情况下，在分析估算运放的应用电路时，将实际运放视为理想运放所造成的误差，在工程上是允许的。利用理想运放的概念，能大大简化分析过程。

### 1.3.1 理想运算放大器特点

对于理想的运算放大器，它的输入级有如下特点：

- 无穷大的输入阻抗，无穷小的输入电容。这样运放不会受信号源阻抗的影响，最起码的特点就是信号源的电压会被运放完全吸收
- 无限接近甚至超过电源轨的输入电压范围
- 无穷大的差分增益和无穷大的共模电压抑制比
- 无穷大的信号带宽
- 无穷小的失调电压，偏置电流和失调电流
- 对于理想运算放大器，它的输出级有如下特点：
  - 无穷小的输出阻抗，这样电压可以完全传递到负载电路，并不会和容性负载形成多余的极点。
  - 无限接近甚至超过电源轨的输出电压范围。
  - 无穷小的信号失真

我们通过建立理想运算放大器的模型来说明理想运放的这些特点。图 1.1 为放大器的戴维南等效模型在图 1.2 中用标准运放的表示方法给出。标准的运放与单端放大器是有区别的，它拥有两个输入端（同相输入端  $V_p$  和反相输入端  $V_n$ ），输入端电压的差值  $V_d$ ， $V_d = V_p - V_n$ ，在输出端输出以地为参考值的输出电压  $V_o$ 。



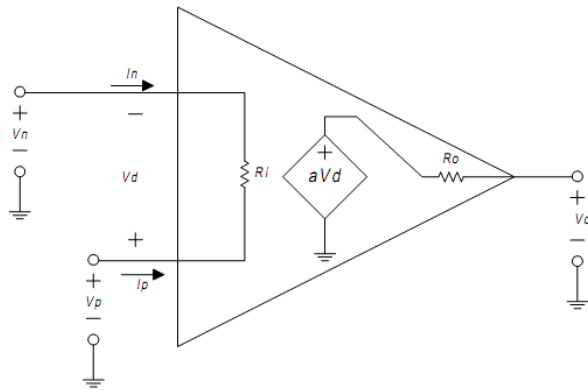


图 1.2 标准运算放大器的表示方法

由上图我们可以看到实际运算放大器输入输出端依然存在输入输出电阻，为便于分析，现在基于理想运算模型做三个简单的假设：

■ 增益无限  $A_{ol} = \infty$  (1-1)

■ 输入电阻无限  $R_i = \infty$  (1-2)

■ 输出电阻为零  $R_o = 0$  (1-3)

把这三个假设应用到图 1.2 中，可以得到理想运算放大器模型，如图 1.3 所示。

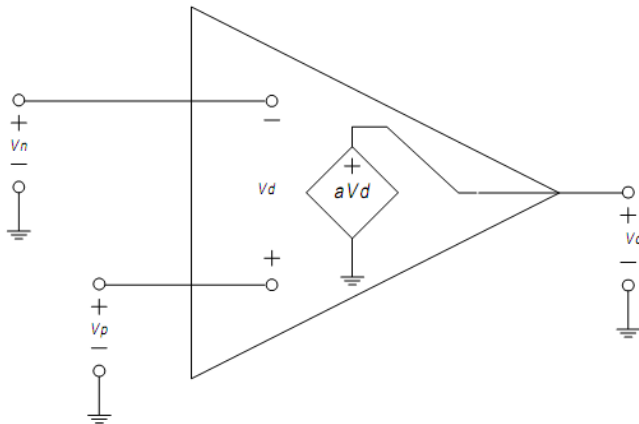


图 1.3 理想运算放大器模型

### 1.3.2 “虚短”和“虚断”

从理想运算放大器模型，可以进行如下的推导，从而得到一些另外的简化公式。比如用于进行运放电路分析的有力帮手：“虚断”和“虚短”。

因为  $R_i = \infty$ ，在输入端没有任何负载效应，可推出流入正相和反相输入端的电流为 0，这就是“虚断”：

$$I_n = I_p = 0 \quad (1-4)$$

因为  $R_o=0$ ，在输出端没有负载的影响。

$$V_o = A_{oi}V_d \quad (1-5)$$

如果运算放大器是线性运算， $V_o$  必须是一个有限的电压值。根据式(1-5) 整理后得到，

$$V_d = \frac{V_o}{A_{oi}} \quad (1-6)$$

因为  $A_{oi}=\infty$ ，则  $V_d=V_o/\infty=0$ ，表示运放的差模输入电压非常小，两输入端近似等电位，即  $V_n=V_p$ 。因此在分析处于线性状态的运算放大器时，可把两输入端视为等电位，这一特性称为虚假短路，简称虚短。但是必须记住两输入端并不是真正短路。运放的虚短并不是自动的，虚短的实现需要三个条件：1) 运放的开环增益  $a$  足够大；2) 要有负反馈电路。3) 放大器工作在线性状态。

### 1.3.3 叠加定理

叠加定理是分析运放电路的另一个有力帮手：在一个线性电路中，如果有多个电源同时时，任一支路的电流或电压，等于这个电路中各个电源分别单独作用时，在该支路中产生的电流或电压的代数和。

结点电压和支路电流均为各电压源的电压或电流源的电流的一次函数，均可看成各独立电源单独作用时产生的响应的叠加。在使用叠加定理时，有 3 点需要注意：

- (1) 叠加定理只使用于线性电路
- (2) 在计算一个电源对电路输出的作用时，令其余电源为 0，即电压源短路或电流源开路。
- (3) 一般情况下，原电路功率不等于分电路计算所得各分量功率的叠加

## 1.4 基本运算电路

通过在理想运放的外围连接不同的元件，我们就可以组建一些有用的放大器电路。下面我们将利用“虚短”和“虚断”的概念及叠加定理来分析各种不同的运算放大器。

### 1.4.1 同相放大器

下图是一个基本的同相放大电路。三角形的增益模块符号代表理想运算放大器。用+ ( $V_p$ ) 标示的是同相输入端，- ( $V_n$ ) 代表反相输入端。

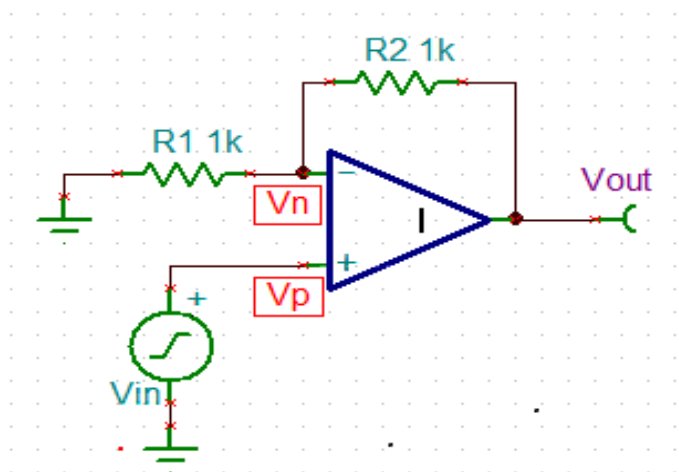


图 1.4 同相放大器

为了理解这个电路，我们必须在输入电压  $V_{in}$  和输出电压  $V_{out}$  之间建立关系式。

首先，由“虚短”得到

$$V_p = V_n = V_{in} \quad (1-8)$$

由“虚断”，得到由反相端流入放大器的电流为 0，则流过  $R_1$  和  $R_2$  的电流相等，由此可得：

$$\frac{V_n}{R_1} = \frac{V_{out} - V_n}{R_2} \quad (1-9)$$

经过式(1-9)变换可得

$$\frac{V_{out}}{V_{in}} = 1 + \frac{R_2}{R_1} = A_{cl} \quad (1-10)$$

其中  $A_{cl}$  被称为运算放大器电路的闭环增益。

我们称  $\beta$  为反馈系数，代表了输出信号反馈给输入的比例， $\beta$  的表达式如式(1-11)所示

$$\beta = \frac{R_1}{R_1 + R_2} \quad (1-11)$$

其倒数称为噪声增益，在同相放大器电路中，噪声增益等于闭环增益。

### 1.4.2 反相放大器

图 1.5 为另外一个有用的基本运算放大器电路，反相放大器。三角形的增益模块符号再次被用来代表理想运算放大器。这跟图 1.4 中同相电路相似，不同的是，在这里信号通过  $R_1$

加载到反相端，同相端被接地。

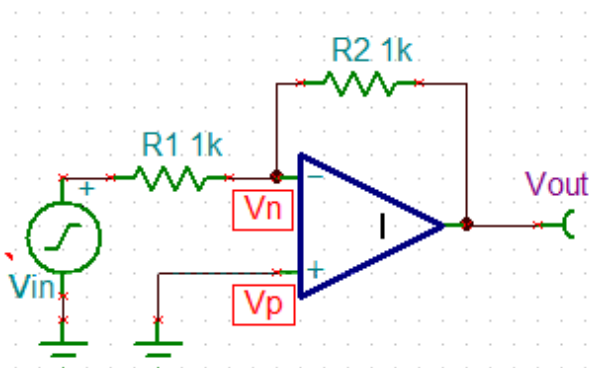


图 1.5 反相放大器

为了理解这个电路，我们必须得到输入电压  $V_i$  和输出电压  $V_o$  之间的关系。因为  $V_p$  被接到地，所以

$$V_p = 0 \quad (1-12)$$

当放大器处于线性工作区时，可以通过叠加定理得到  $V_n$  端的电压值。

首先，我们将  $V_{out}$  接地，得到  $V_{in}$  对  $V_n$  的贡献为：

$$V_{in} \left( \frac{R_2}{R_1 + R_2} \right) \quad (1-13)$$

接下来，将  $V_{in}$  接地，则得到  $V_{out}$  对  $V_n$  的贡献为：

$$V_{out} \left( \frac{R_1}{R_1 + R_2} \right) \quad (1-14)$$

将  $V_{out}$  和  $V_{in}$  对  $V_n$  的贡献加起来，得到：

$$V_n = V_o \left( \frac{R_1}{R_1 + R_2} \right) + V_{in} \left( \frac{R_2}{R_1 + R_2} \right) \quad (1-15)$$

利用虚短的特性， $V_n = V_p = 0$ ，则(1-15)经过变换得到：

$$\frac{V_{out}}{V_{in}} = - \frac{R_2}{R_1} \quad (1-16)$$

这里噪声增益  $\beta$  仍然为  $R_1/(R_1+R_2)$ ，但与同相放大器不同，噪声增益与闭环增益并不相同。

### 1.4.3 加法器

加法器也是运算放大电路的基本电路之一，如图 1.6 所示为加法器的基本电路。

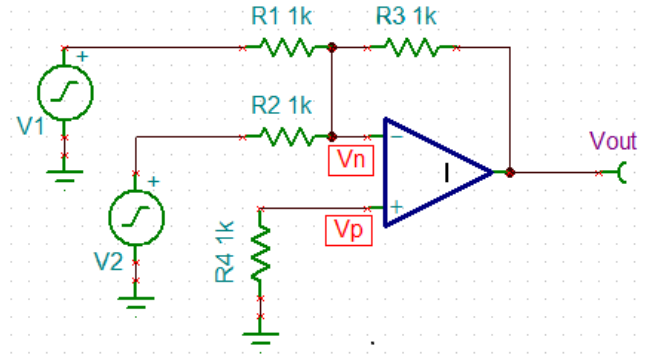


图 1.6 加法器

与上述分析反相放大器的过程相同， $V_p$ 接地，因此  $V_p=0$ ，利用虚短特性， $V_n=V_p=0$ ；

又因为  $V_n$  和  $V_p$  虚断，流入输入端的电流为 0，则流过  $R_1$  电阻上的电流与流过  $R_2$  电阻上的电流之和等于流过  $R_3$  电阻上的电流。

$$\frac{V_1 - V_n}{R_1} + \frac{V_2 - V_n}{R_2} = \frac{V_n - V_{out}}{R_3} \quad (1-17)$$

因为  $V_n=0$ ，简化可得

$$V_{out} = -R_3 \left( \frac{V_1}{R_1} + \frac{V_2}{R_2} \right) \quad (1-18)$$

### 1.4.4 简化运算放大器电路图

实际的运算放大器不是理想化的，它们有局限性。为了理解和讨论这些局限性的起因，我们来看看一个简化的运算放大器电路图（如图 1.7 所示）。

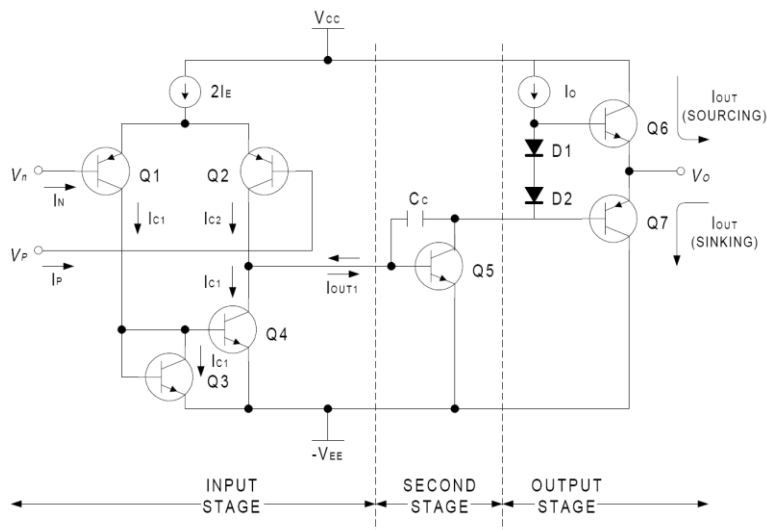


图 1.7 简化的运算放大器电路图

虽然是简化的，这个电路仍然包含运算放大器一般都有的三个基本部分：

- 输入级
- 第二级
- 输出级

输入级的功能是放大输入的差分信号， $V_p-V_n$ ，把它们转化为单端信号。第二级更进一步的放大信号并且提供频率补偿。输出级提供输出驱动能力。

### 输入级

对称性是输入级工作的关键。每对晶体管（Q1-Q2 和 Q3-Q4）要尽可能的相匹配。

Q3 按照二极管的方法进行连接。这使 Q3 的集电极电流等于  $I_{C1}$ 。Q3 和 Q4 的基极节点和发射极节点并行连接，这使 Q3 和 Q4 具有相同的  $V_{BE}$ 。因为 Q3 和 Q4 是相匹配的，所以 Q3 的集电极电流与  $I_{C1}$  相等。这个电路被称为镜像电流源。

电流源  $2I_E$  被 Q1 和 Q2 分流，分配比例由输入电压  $V_p$  和  $V_n$  决定。

当  $V_p$  大于  $V_n$  的时候，Q1 承载的电流比 Q2 大， $I_{C1}$  大于  $I_{C2}$ 。由 Q3 和 Q4 组成的电流源使  $I_{OUT1}$  流向 Q2 和 Q4 的集电极-集电极节点。

当  $V_n$  大于  $V_p$  的时候，Q2 承载的电流比 Q1 大， $I_{C2}$  大于  $I_{C1}$ 。由 Q3 和 Q4 组成的电流源使  $I_{OUT1}$  流出 Q2 和 Q4 的集电极-集电极节点。

$I_{OUT1}$  是第一级输出的单端信号，与差分信号  $V_p-V_n$  成比例关系。 $I_{OUT1}=gm_1 (V_p-V_n)$ 。 $gm_1$  被称为输入级的跨导。输入级是一个跨导放大器。

### 第二级

第二级把  $I_{OUT1}$  转化为电压并且提供频率补偿。当  $I_{OUT1}$  流向 Q2-Q4 的集电极-集电极节点，第二级输出电压是正的。当  $I_{OUT1}$  流出 Q2-Q4 的集电极-集电极节点，第二级输出电压是负的。第二级是一个跨阻放大器。

电容  $C_C$ ，在第二级提供内部的频率补偿。它使增益随着频率的升高而降低。如果没有  $C_C$ ，则在大多数应用中都需要外部提供补偿以避免运算放大器振荡。

### 输出级

输出级为典型的 AB 类推挽放大器。由 Q6 和 Q7 配置成的射级跟随器为提供输出负载提供电流驱动能力，电压保持不变。输出级是一个电流放大器。



## 第二章 运算放大器的指标

上一章节中，我们回顾了运算放大器的基础，理解了理想运放的模型和特点。但是现实中我们用到的都是非理想的运算放大器。虽然是非理想的运算放大器，我们有时也会利用他们非理想的特性来帮助我们，比如，最为典型的的就是利用运算放大器有限的带宽来阻止输入信号中的高频噪声。但是，在多数情况下，非理想的运算放大器总是带给我们许多设计的挑战，为了迎接这些挑战，首先，我们必须理解运算放大器的这些指标。

### 2.1 开环增益、闭环增益和环路增益

图 2.1 以同相放大器为例，给出了基本的反馈电路结构。可以得到

$$V_{out} = EA \tag{2-1}$$

其中，E 是误差电压，A 是开环增益。

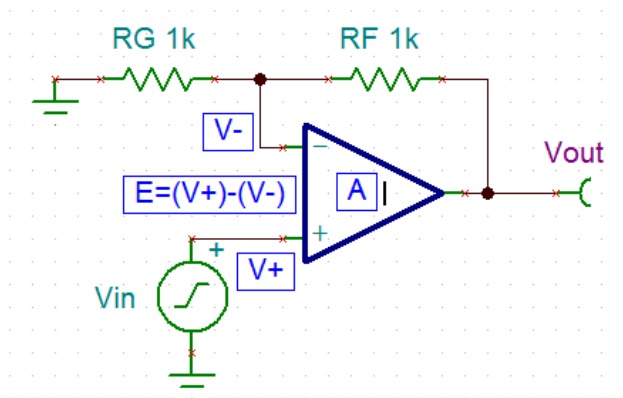


图 2.1 同相放大器的反馈电路结构

又因为  $E = V_+ - V_-$ ， $V_+ = V_{in}$ ， $V_- = V_{out} \frac{R_G}{R_G + R_F}$ ，结合 (2-1) 式可以得到

$$V_{out} = V_{in} - V_{out} \frac{R_G}{R_F + R_G} \tag{2-2}$$

通过结合式(2-1)和式(2-2),得到式(2-3)和(2-4), 其中  $\beta = \frac{R_G}{R_F + R_G}$

$$\frac{E}{V_{IN}} = \frac{1}{1+A\beta} \quad (2-3)$$

$$\frac{V_{OUT}}{V_{IN}} = \frac{A}{1+A\beta} \quad (2-4)$$

在上式中都出现的  $A\beta$  这一项称为环路增益，其中  $A$  为放大器的开环增益， $\beta$  为反馈系数， $1/\beta$  为噪声增益，而  $A/(1+A\beta)$  称为闭环信号增益。由(2-4)式可知，环路增益的大小决定了反馈网络的稳定性（当  $A\beta=-1$  时，电路信号将会不稳定或者发生振荡）。由(2-3)式，环路增益还决定了电路的准确性。准确性与稳定性成反比关系——当稳定性降低的时候准确性增加，反之亦然。环路增益，噪声增益对于反相、正相或者差分运算放大器来说是没有区别的。

开环增益  $A$  随着频率的升高而减小。因此，根据式(2-3)，误差随着频率的升高而增加。式(2-4)取对数值可以得到式 (2-5)：

$$20\log\left(\frac{V_{OUT}}{V_{IN}}\right) = 20\log(A) - 20\log(1 + A\beta) \quad (2-5)$$

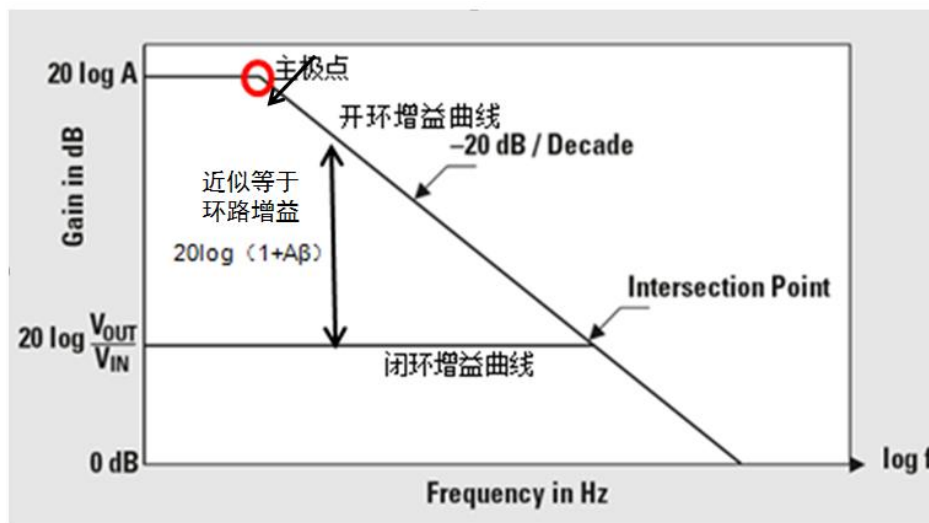


图 2.2 开环增益和闭环增益特性曲线

波特图是分析放大器的利器。如上图所示的放大器开环增益和闭环增益特性曲线，放大器的开环增益存在一个主极点（主极点由 IC 厂商设定，其目的是将实际上是一个多极点系统的放大器调理到单位增益稳定），曲线在经过主极点以后，将以-20dB 每 10 倍频程的速度下

降，如果开环增益  $A$  中包含多个极点 (如去补偿放大器的开环增益曲线)，开环增益曲线将会以更快的速度下降。在本例中，反馈回路为纯阻性，因此闭环增益系数曲线在与开环增益曲线相交前等于一个常数，相交后的闭环增益曲线将跟随开环增益曲线以  $-20\text{dB}$  每 10 倍频程的速度下降。由式(2-5) 可见，图 2.2 中两条曲线的差异为  $20\log(1+A\beta)$ ，可以近似为环路增益  $A\beta$  的大小。从图中我们可以看到，随着开环增益  $A$  随着频率的升高而下降，环路增益也是随着频率的升高而变小的。由于放大器的增益精度，失真度，PSRR 和 CMRR 都与其环路增益  $A\beta$  密切相关，所以随着频率的升高，或闭环增益的增大，环路增益会减小，从而导致上面的这几个关键指标恶化。在特别关注高精度低失真的应用场合下，我们希望放大器的环路增益在感兴趣的频段里能大于  $40\text{dB}$ ，换句话说，在感兴趣的频率处，GBW 应该大于 100 倍的  $f * G_C$ ，这里 GBW 为厂商设计的放大器的增益带宽积， $f$  为被放大信号的最高频率， $G_C$  为该放大电路所决定的闭环增益。因此在运放选型时，在挑选运放的带宽方面，有如下的简单经验：对于 HZ 级的输入信号，所选放大器带宽要达到 KHz 级；对于 KHz 级的信号，则需要放大器带宽达到 MHz 级；对于 MHz 级的信号，我们在选择放大器的时候就要考虑百 MHz，GHz，或者电流反馈型的放大器。

下图为 TI 精密放大器 OPA227 的开环增益曲线，我们可以看到做为精密运放，OPA227 的直流开环增益达到  $160\text{dB}$ ，其主极点在  $0.004\text{Hz}$ ，经过主极点以后，开环增益曲线以  $-20\text{dB}$  每 10 倍频程的速度下降。开环增益曲线到达  $0\text{dB}$  处的频率称为单位增益带宽，读图得到大概在  $8\text{MHz}$ ，和其数据手册吻合得相当好。

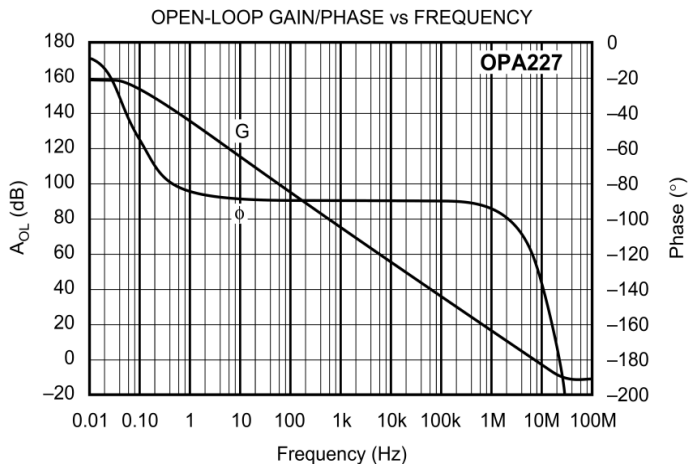


图 2.3 OPA227 开环增益曲线

必须要注意的是，我们在任何情况下，都要避免让运放工作在单位增益带宽附近，或图 2.3 所示的开环增益曲线和闭环增益曲线的相交点附近。在这些频率点处，环路增益（从伯

特图上看，等于开环增益减去闭环增益的值）趋于 0，运放的各类指标都急剧恶化，基本上无法正常工作。因此在应用上面的经验时，还要考虑到闭环放大倍数的因素，闭环增益越大，所需放大器的带宽也会越宽。后面我们会举例说明。

## 2.2 放大器的直流精度

上一节中我们讨论了放大器的开环增益，闭环增益和环路增益对运放的重要性。下面，我们讨论一些放大器更加细节的指标。这些指标有的是我们放大直流信号或研究信号时域特征时特别关注的指标，有的是我们放大交流信号或研究信号频域特征时特别关注的指标。下面我们分节讨论，首先讨论影响运放直流精度的一系列指标。在 2.3 节中讨论和运放交流性能相关的一些指标。

### 2.2.1 放大器输入端的直流指标

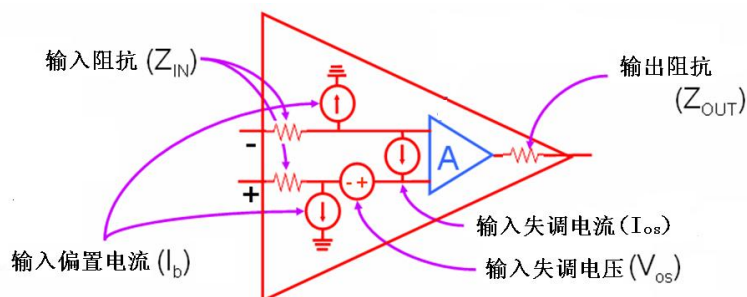


图 2.4 运算放大器参数

#### 1、输入偏置电流 $I_b$ 和输入失调电流及温度漂移

如图 2.5 所示，实际的运算放大器在他们的输入管脚都会吸收或流出少量电流，这是由运算放大器的输入级结构所决定的，我们定义运算放大器两输入端流进或流出直流电流的平均值为输入偏置电流  $I_b$ ，即  $I_b = (I_+ - I_-) / 2$ 。比如对于输入级为双极型（Bipolar）PNP 型晶体管的运放来说， $I_b$  的实质其实是晶体管的基极电流，从输入端流出来。比如 TI 生产的 Bipolar 型运算放大器 OPA277，其  $I_b$  最大为 1nA；对于输入级为 P 沟道 JFET 管时，其实质为 JFET 栅极的漏电流，流进输入端。因为栅极漏电流一般极小，所以 FET 型的运算放大器的输入偏置电流这一特性一般都非常的好，比如 OPA129，其  $I_b$  最大仅仅只有 100fA。下表为 OPA277、OPA129 的数据手册中输入偏置电流和失调电流参数。温度变化会引起输出电流产生漂移，通常把温度升高 1° 输出漂移折合到输入端的等效漂移电流，输入失调电流温漂：一般为几个 pA。

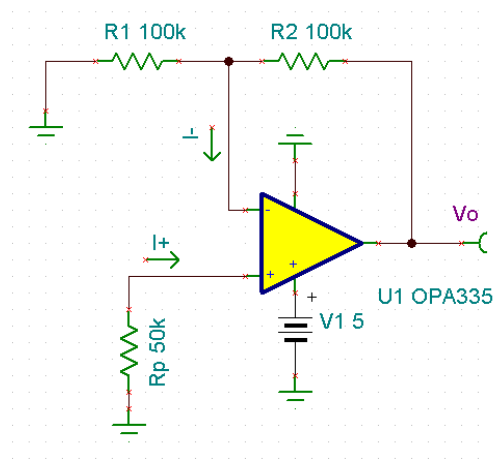


图 2.5 OPA335 输入失调电流示意图

**OPA277 输入偏置电流和失调电流**

<b>INPUT BIAS CURRENT</b>										
Input Bias Current	$I_b$		$\pm 0.5$	$\pm 1$	*	$\pm 2.8$			$\pm 2.8$	nA
$T_A = -40^\circ\text{C to } +85^\circ\text{C}$				$\pm 2$		$\pm 4$			$\pm 4$	nA
Input Offset Current	$I_{os}$		$\pm 0.5$	$\pm 1$	*	$\pm 2.8$			$\pm 2.8$	nA
$T_A = -40^\circ\text{C to } +85^\circ\text{C}$				$\pm 2$		$\pm 4$			$\pm 4$	nA

**OPA129 输入偏置电流和失调电流**

<b>INPUT BIAS CURRENT<sup>(1)</sup></b>	$V_{CM} = 0V$		$\pm 30$	$\pm 100$	*	$\pm 250$	fA
vs Temperature			Doubles every 10°C		*		
<b>INPUT OFFSET CURRENT</b>	$V_{CM} = 0V$		$\pm 30$		*		fA

输入失调电流是运算放大器两输入端输入偏置电流之差的绝对值，即  $I_{OS} = |I_+ - I_-|$ ，上面提到  $I_b$  的极性取决于输入晶体管的类型，这里  $I_{OS}$  的极性则取决于失配的方向。下面我们来计算由输入偏置电流  $I_b$  和输入失调电流  $I_{OS}$  引起的误差：

如图 2.5，由偏置和失调电流引起的误差为：

$$E_o = (1 + \frac{R_2}{R_1}) [(R_1 \parallel R_2) I_- - R_p I_+] + (1 + \frac{R_2}{R_1}) [R_1 \parallel R_2 + R_p] I_{OS} / 2 \quad (2-6)$$

这个式子有三层意思：

1、说明即使没有任何输入信号，该运放电路仍会产生一个非零输出。该输出的根本原因之一是输入端偏置和失调电流和外部电阻的共同作用的结果。

2、输入端的直流误差会被放大  $(1 + R_2/R_1)$  倍后传递到输出端， $(1 + R_2/R_1)$  即为该电路的噪声增益。噪声增益定义为反馈系数  $\beta$  的倒数，这样无论是同相还是反相放大器，虽然闭环增益不一样，但噪声增益都是一样的，这样在分析的输出噪声电压，输出失调电压和负反馈的稳定性时，就可以使用噪声增益的概念，而不区分放大器的功能。

3、如果我们选择  $R_p$ ，使得  $R_p = R_1 \parallel R_2$ ，可以近似得到： $E_0 = 2(1 + R_2/R_1) R_p I_{OS}$ ，在一些比

较老的器件中，由于  $I_{os}$  幅度的数量级一般比  $I_b$  小（如 LM324 的  $I_b$  的典型值为 20nA，而  $I_{os}$  为 2nA）因此抵消掉  $I_b$  可以大大改善偏置电流带来的误差。但在最新工艺的一些器件中，比如 OPA227，由于在芯片内部已经有  $I_b$  的补偿电路，使得  $I_{os}$  与  $I_b$  的差别不大（均为最大 1nA），这时采用这样的补偿方法就没有意义，反而会引入额外的失调和电阻噪声，这也是为什么我们在现在的一些数据手册上已经看不到  $R_p$  的原因。同时，我们也可以看到，减小电阻网络的值同样有助于减小偏置电流带来的输出误差。比如，减小 R1 和 R2 到 1/10，增益和电路功能不会有变化，却可以减小 10 倍的偏置电路误差。然而减小电阻会存在增加功率耗散，输入阻抗减小，难以匹配阻值等缺点，这就需要进行某种折衷。

## 2、输入失调电压 $V_{os}$ (Input Offset Voltage, 有时也简称 $V_{io}$ ) 及其漂移

对于理想运算放大器，短接其  $V_+$  和  $V_-$ ，我们可以得到  $V_o = A_{cl}(V_+ - V_-)$ 。然而，由于  $V_+$  和  $V_-$  的输入级间存在固有的失配，通常实际中的运算放大器在这样的条件下难以做到  $V_o = 0$ ，而为了使  $V_o = 0$  而必须在  $V_+$  和  $V_-$  间加入的矫正电压  $V_{os}$  即被称为运算放大器的输入失调电压，下面我们来计算由输入失调电压  $V_{os}$  引起的误差：

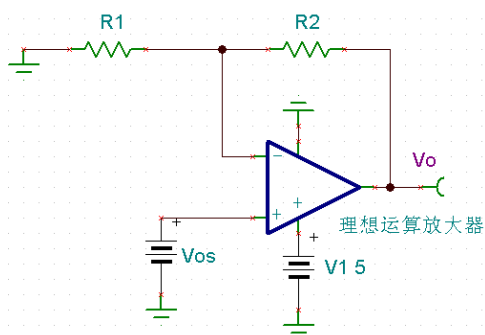


图 2.6 理想运放输入失调电压

如上图，我们在理想运算放大器外面接一个电压源来“制造”一个输入失调电压。很明显地， $V_o = V_{os}(1 + R2/R1)$ ，噪声增益越大，由输入失调电压造成的输出误差就越大。举例来说，LM324 最大的  $V_{os}$  为 5mV，这样噪声增益为 100 倍时，会产生 0.5V 的误差，这个误差难以忽略，甚至产生输出饱和等误动作。而现代的一些新技术，如自归零运算放大器 OPA333，其  $V_{os}$  典型值仅仅只有 2uV，这样在噪声增益为 100 倍时也不过产生 200uV 的误差电压。另外还有一个输入失调电压温度漂移 ( $V_{os}$  Drift) 的指标，描述的是输入失调电压随温度改变而改变的大小，一般都在  $\mu V/C$  的量级，对于 TI 的被称作 Zero-Drift 技术的一些运放，比如 OPA335 等，其  $V_{os}$  Drift 仅仅为 0.02  $\mu V/C$ ，使用时就基本可以不用考虑温度对失调电压的影响了。下表所示为 OPA333 输入失调电压数据手册。



OPA333 输入失调电压

INPUT BIAS CURRENT					
Input Bias Current	$I_B$		$\pm 70$	$\pm 200$	pA
over Temperature			$\pm 150$		pA
Input Offset Current	$I_{OS}$		$\pm 140$	$\pm 400$	pA

3、输入开环阻抗和输入闭环阻抗

如下图所示，在低频情况下集成运放的开环输入阻抗  $Z_i$  为纯电阻  $R_i$ ， $R_i$  一般在兆欧或吉欧数量级。

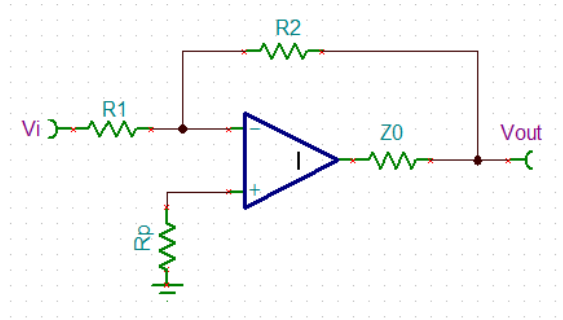


图 2.7 放大器开环输入阻抗示意图

闭环输入电阻与电路连接方式有关，在反比例放大器中，闭环输入电阻为

$$R_{if} = R1 + (R_i \parallel \frac{R2}{A_{vd}}) \approx R1 \tag{2-7}$$

在同相比例放大器中，闭环输入电阻为

$$Z_{in} \approx R_d (1 + A_{ol} \beta) \rightarrow \infty \tag{2-8}$$

由上式可见闭环输入阻抗大致为开环输入阻抗与反馈量的积，可见对于同相放大器，负反馈有增大输入阻抗的作用。

4、共模输入电压范围

通常在运放的输入端存在一个共模电压。这个共模电压太高或者太低，运放的输入端就会关闭或者停止工作。共模输入电压范围  $V_{ICR}$  给出了运放可以正常工作的共模电压范围。

图 2.8 为简化的晶体管结构运放的输入级电路图，该图说明了正向输入电压限制的原理，当  $V_{IN}$  比  $VCC - 0.9V$  高时，输入端的晶体管和电流源就会关闭。

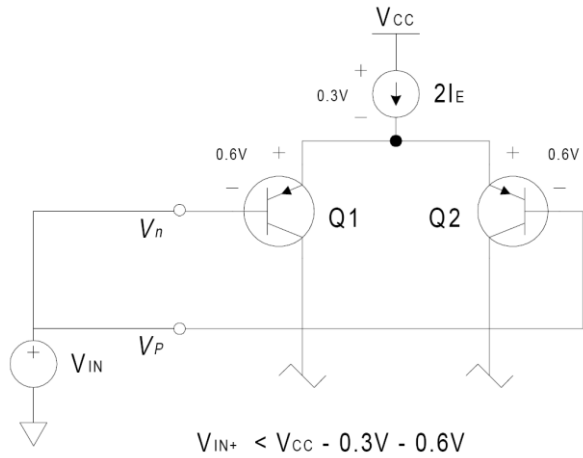


图 2.8 正向共模电压的限制

图 2.9 说明了反向输入电压限制。当  $V_{IN}$  低于  $-V_{EE} + 0.6V$  的时候，电流源（Q3-Q4）就会关闭。

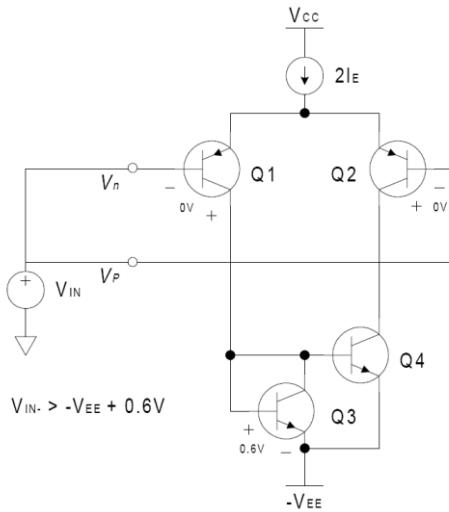
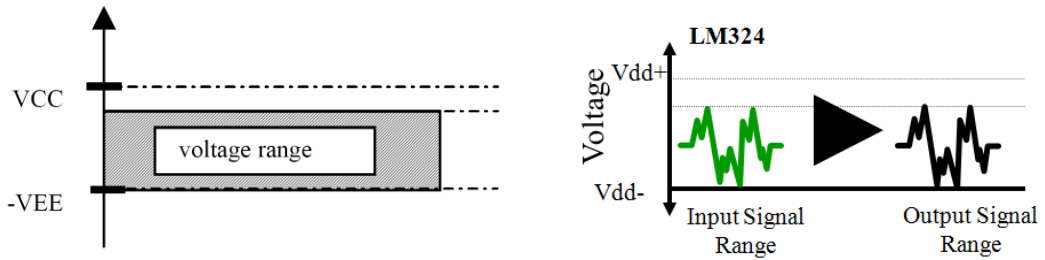


图 2.9 反向共模电压的限制

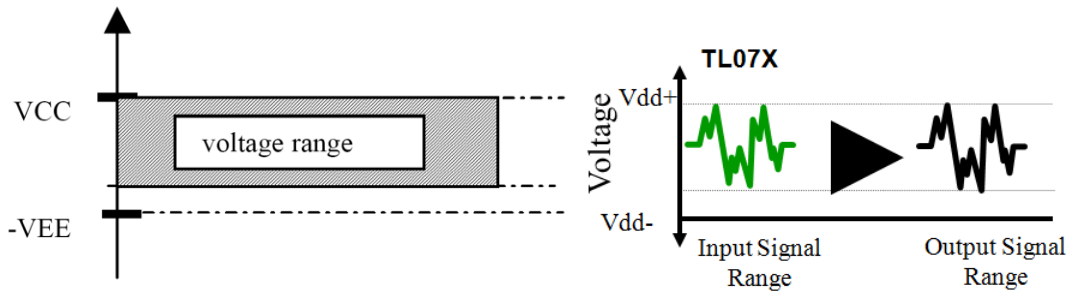
像上面例子中，晶体管结构的输入级不能使共模输入电压达到任何一个电源电压的电平。而由另外的技术组成的运放输入级可以使共模输入电压范围包含单个电源电压或者两个电源电压。下面提供一些例子（参考电路可以在德州仪器的数据书《放大器、比较器和特殊功能放大器》中得到）：

LM324 和 LM358 使用双极性 PNP 作为输入端，晶体管的集电极被连接到负电源上。因

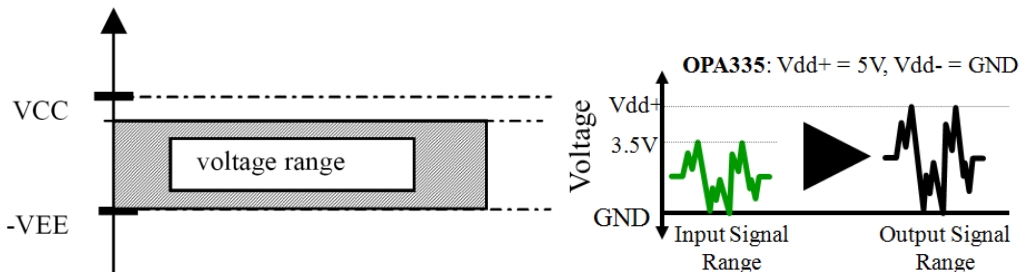
为  $V_{BC}$  可以为零，所以它的共模输入电压范围包含负电源电平。



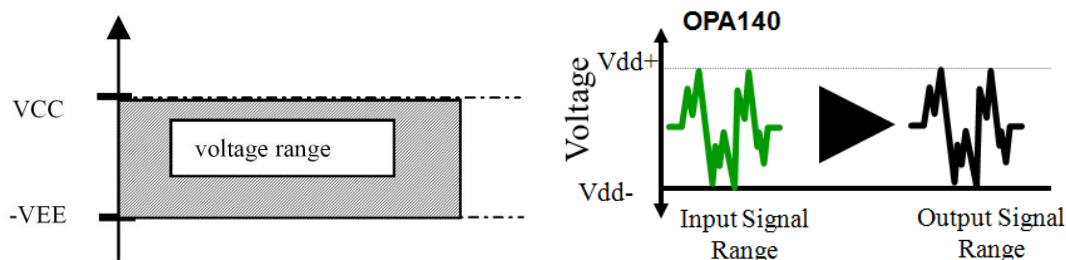
TL07X 和 TLE207X 类型的 BiFET 运放使用 P 沟道 JFET 作为输入，源极通过双极性电流源连接到正电源。因为  $V_{GS}$  可以为零，所以这种结构的特点就是允许共模输入电压范围包含正电源电压。



TI 的 LinCMOS 运放使用 P 沟道 CMOS 作为输入，衬底被连接到正电源电平。因此一个导电通道被创建使  $V_G + V_{TH} < V_{DD}$ ，这就使共模输入电压范围包含负电源电平成为可能。



轨到轨输入运放在差分输入端使用互补的 N 和 P 型器件。当共模输入电压达到任意一个电源电压，至少有一个差分输入端仍然处于激活状态。



### 5、差分输入电压范围

差分输入电压范围一般在数据手册中被作为一个绝对最大值。如图 2.10 所示。

如果差分输入电压比输入晶体管 Q1 的基级-发射极反向导通电压与 Q2 的基级-发射极正向导通电压之和还大，则 Q1 的 BE 节点事实上就像一个齐纳管。这是一种破坏性的工作模式，其结果是破坏 Q1 的电流增益。同理，如果  $V_{IN\_DIFF}$  反向，除非 Q2 击穿。

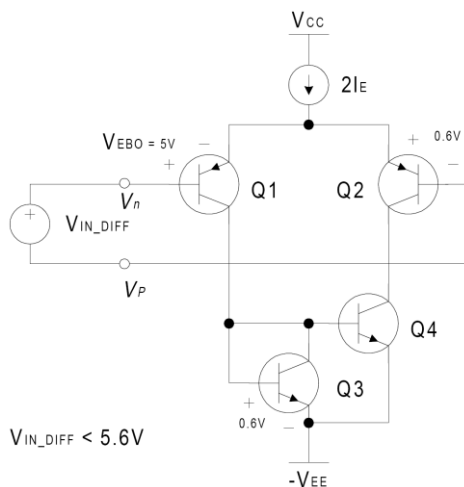


图 2.10 差模电压输入限制

一些有保护作用的元件被集成在里面，输入端的电流应该被限制。一般来说，在设计中不用考虑差分输入模式下输入电压的限制。

## 2.2.2 放大器输出端的直流参数指标

### 1、输出开环阻抗和输出闭环阻抗

为了求出闭环输出阻抗，去掉同相端输入电压  $V_1$ ，在输出端放一个电压源，如下图：

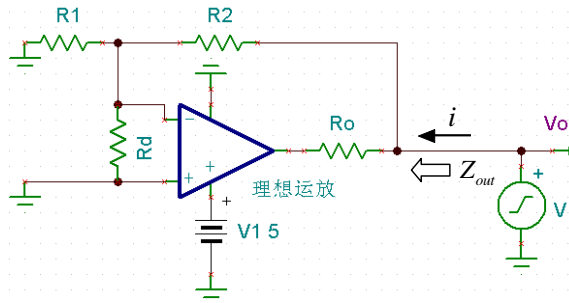


图 2.11 理想运放开环输出阻抗

根据分压定理，有  $V_- = \frac{R_1 \parallel R_d}{R_1 \parallel R_d + R_2} V$ ，在  $V_o$  处将电流相加，得到：

$$i + \frac{V_- - V}{R_2} + \frac{-A_{ol}V_- - V}{R_o} = 0 \quad (2-9)$$

$$\text{解得： } Z_{out} = V/i = \frac{R_o}{1 + (A_{ol} + R_o/R_1 + R_o/R_d)/(1 + R_2/R_1 + R_2/R_d)} \approx \frac{R_o}{1 + A_{ol}\beta} \quad (2-10)$$

即闭环输出阻抗比开环输出阻抗小  $1 + A_{ol}\beta$  倍！看来负反馈还真的做了不少好事。

## 2、最大输出电压摆幅

最大输出电压  $V_{OM\pm}$  被定义为“输出端输出波形没有限幅且输出静态直流分量为零的状态下输出电压正的或者负的最大峰值”。 $V_{OM\pm}$  受放大器的输出阻抗、输出端晶体管的饱和电压和电源电压的限制（如图 2.12 所示）。注意， $V_{OM\pm}$  与输出端负载有关。

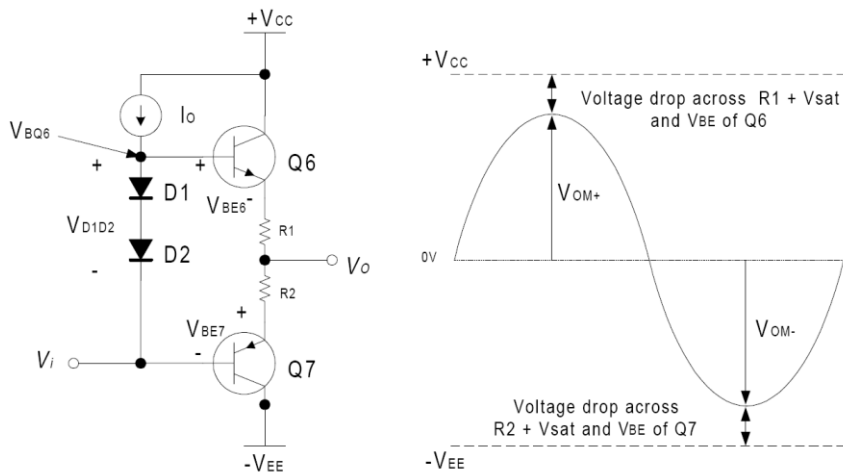


图 2.12 最大输出电压  $V_{OM\pm}$

$V_{BQ6}$  能够达到的最大值是  $+V_{CC}$ ，因此  $V_O \leq +V_{CC} - V_{R1} - V_{BEQ6} - V_{SATQ6}$ 。 $V_i$  能够达到的最小值是  $-V_{EE}$ ，因此  $V_O \geq -V_{EE} + V_{R2} + V_{BEQ7} + V_{SATQ7}$ 。

这种射随器结构不能把输出电压驱动到任何一个电源电压。轨到轨输出运放使用一个共同的发射极（双极性晶体管）或者一个共同的源极（CMOS）输出级。使用这种结构，输出电压摆幅只受饱和电压（双极性晶体管）或者输出晶体管的阻抗（CMOS）和输出负载的限制。

因为最新的产品很关注单电源操作，最近更多的德州仪器的数据手册用专业术语  $V_{OH}$  和  $V_{OL}$  来表示最大输出电压和最小输出电压。当运放不能驱动到电源电压的时候，动态范围就有所损失，这时最大和最小输出电压通常是设计要关注的问题。下面这个例子就需要关注这个问题，在一个单电源系统中，运放被用来驱动后端的数模转换器，而该模数转换器被配置成输入电压范围为地到正电源电压。

## 2.3 放大器的交流精度

### 1、增益带宽积（GBP）

当运算放大器在小信号（ $V_{pp}$  在 1V 以下的信号）环境下应用时，电压反馈运算放大器的带宽和增益的乘积是一个定值，即等于增益带宽积（GBP）。注意对电流反馈的运算放大器来说，是不存在增益带宽积这个概念的。在后面的章节我们会进一步说明。

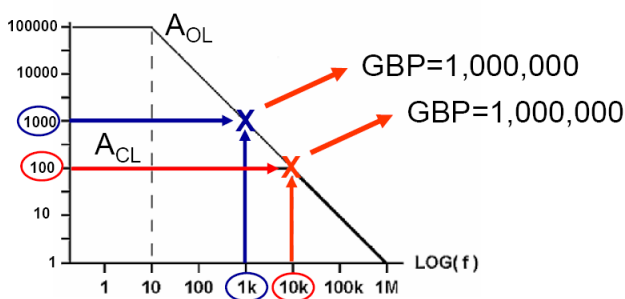


图 2.13 增益带宽积

如上图，一个放大器的 GBP 为 1MHz。如果它的增益为  $+100V/V$ ，那么极限带宽将降低到  $1MHz/100=10kHz$ 。如果它的增益为  $+1000V/V$ ，那么极限带宽将降低到  $1MHz/1000=1kHz$ 。以此类推。总之，对于电压反馈型运算放大器来说增益和带宽之间满足这个简单的乘积关系，它表征了运放的小信号带宽。但是如 2.1 节所描述的，永远不要让运放工作在增益带宽积附近，留有 100 倍以上的裕量将使得放大器拥有更理想的增益精度，失真度及 CMRR 等。下表为 OPA2335 数据手册中给出的增益带宽积。



OPA2335 增益带宽积

FREQUENCY RESPONSE					
Gain-Bandwidth Product	GBW			2	MHz
Slew Rate	SR	G = +1		1.6	V/ $\mu$ s

2、压摆率 (Slew Rate):

压摆率是表征运算放大器全功率带宽的一个指标，它说明了当运算放大器在大信号输入输出时的带宽指标。它描述了运算放大器的最大输出电压摆幅与频率的关系，表示为下式：

$$SR = 2\pi \cdot f_{max} \cdot V_{pp} \tag{2-11}$$

其中，SR 为压摆率（数据手册上可查得）； $f_{max}$  为最大输出频率（Hz）； $V_{pp}$  为输入频率为  $f_{max}$  时的最大输出电压摆幅。

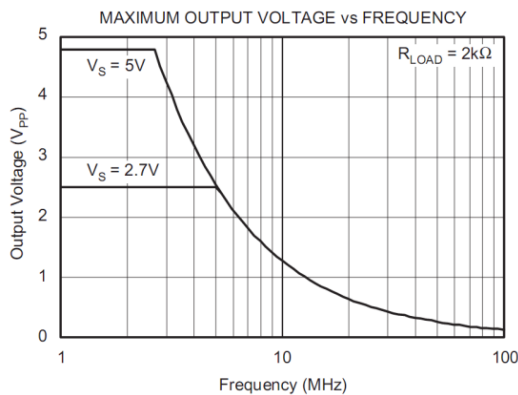


图 2.14 OPA300 最大输出电压 vs 频率

如上图，是 OPA300（轨到轨输出，单电源供电，增益带宽积为 150MHz，压摆率为 80V/us）的最大输出电压摆幅与频率关系。例如，当电源供电为 5V 单电源时，从图中看到当输出信号幅度为 4.8V 时，可用带宽只能到 2.6MHz 附近，可见，由于压摆率的限制，导致了在大信号条件下带宽不足的现象。我们通过 TINA 仿真来说明这一点：

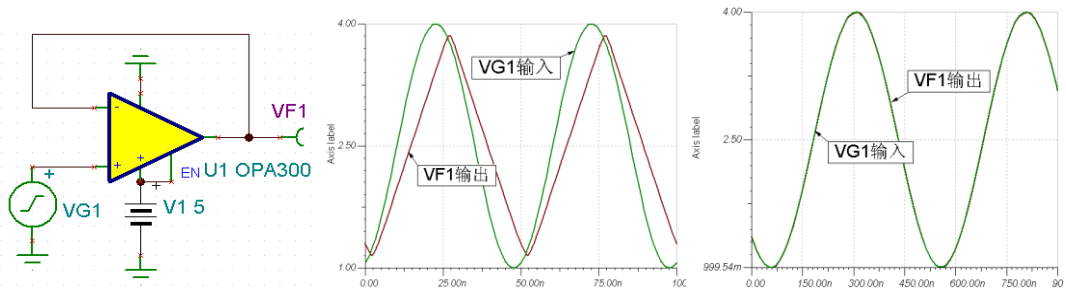


图 2.15 OPA300 压摆率 TINA 仿真

如上图，我们将 OPA300 配置成电压跟随器（图左），由于 OPA300 不是轨到轨输入的器件，所以我们在同相输入端输入一个  $3V_{pp}$ （1V 到 4V），20MHz 的正弦波，我们看到受到压摆率的限制，输出已经完全变成三角波（图中）；当我们把输入信号的频率降低到 2MHz 时（图右）（当然也可以采用减小信号的摆幅的方法），我们看到电路又恢复正常工作，输入输出波形完全一致没有失真了。

因此，当我们把运放使用在大信号环境下时，必须要考虑运放的压摆率指标。下表为 OPA300 数据手册中给出的增益带宽积和压摆率。

OPA300 增益带宽积和压摆率

FREQUENCY RESPONSE					
Gain-Bandwidth Product	GBW		150		MHz
Slew Rate	SR	$G = +1$	80		$V/\mu s$
Settling Time, 0.01%	$t_s$	$V_S = 5V, 2V \text{ Step}, G = +1$	90		ns
			30		ns
Overload Recovery Time		$\text{Gain} = -1$	30		ns
Total Harmonic Distortion + Noise	THD+N	$V_S = 5V, V_O = 3V_{pp}, G = +1, f = 1kHz$	0.003		%

### 3、建立时间（Setting Time）

建立时间，或上升时间，也是显示运放高速特性的重要参数，它是指当运放输入一个小信号的阶跃信号时，输出达到指定误差范围内为止的时间。通常误差都指定为到 0.1% 或 0.01%。

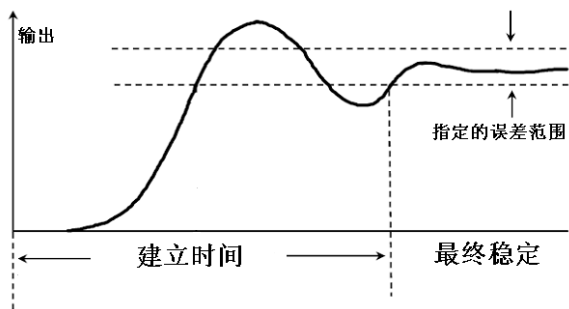


图 2.16 阶跃响应示意图

上图为建立时间的一个理论示意图。举个例子，当运放用作 ADC 的前级缓冲时，如果运算放大器的建立时间超过了 ADC 的采样时间，显然 ADC 采到的很难是我们所期望得到的值。例如对于 12 位的 ADC 来说，如果目标是一个 0—1V 的方波信号，为了达到 12 位的精度，当采集高电平时，会要求运算放大器在 ADC 的采样时间内稳定到  $1V \pm 1\text{LSB}$  的范围内，在这里也就是  $1V \pm 1/212V$ 。可见，ADC 的速度越高，对运算放大器建立时间的要求也就越高。另一个例子是当运算放大器不稳定时，输入阶跃或方波时在输出的上升沿会观察到大量的振铃和过冲，这会大大增加运放的建立时间，甚至导致电路不能正常工作。如下图：

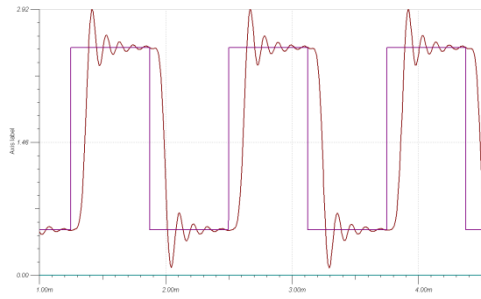


图 2.17 放大器不稳定现象

在数据手册中，频率响应部分一般在给出压摆率、增益带宽积的同时，也会给出建立时间。见上面 OPA300 增益带宽积表格。

#### 4、总谐波失真加噪声（Total Harmonic Distortion Plus Noise 或 THD+N）

总谐波失真加噪声，THD+N，比较的是运放的输出波形和输入波形，我们通常用纯净的正弦波来测量这个指标。当给一个理想运放输入一个纯净的正弦波，输出也是一个纯净的正弦波，不会存在高次谐波。但由于现实运放的非线性特征和噪声，输出不再会是一个纯净的正弦波，而出现一些高次谐波。

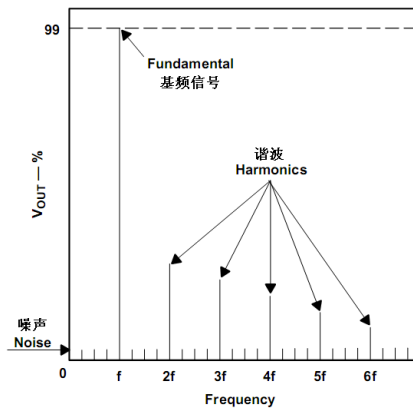


图 2.18 运放输出信号频谱图

图 2.18 为现实中运放输出信号的频谱图，当输入频率为  $f$  的纯净正弦信号，输出除了一个在  $f$  处的基频信号外，在整数倍  $f$  的地方还存在一些高次谐波，在整个频谱还存在噪声基底。用公式表达 THD+N 为：

$$THD + N = \frac{\sum \text{Harmonic Voltages} + \text{Noise Voltages}}{\text{Total output voltage}} \times 100\% \quad (2-12)$$

THD+N 是以一个百分比的形式出现的，如图 2.19 里的基频信号占据了整个频谱 99% 的能量，所以 THD+N 为 1%。影响 THD+N 的因素除了运放本身的设计外，输出信号的幅度

和压摆率也是很关键的，这很好理解，当输出信号的幅度超过运放的承受范围后，输出或被削顶和截底，这样就趋近于方波，而方波的频谱特点就是存在大量高次谐波；同样的，当压摆率不满足条件时，输出趋近于三角波，其频谱也富含高次谐波。这样就会大大降低运放的 THD+N。另外值得注意的是，在描述一个运放的 THD+N 时必须指明它的测试条件，即在负载，频率，增益，幅度一定的情况下测定的值。

在 TI 的一些运放的资料上，比如 OPA300 被描述为：低噪声，高速，16 位精度 CMOS 运算放大器。OPA365 被描述为：适合驱动 16 位精度 ADC 的运算放大器。那么这个 16 位精度是怎么计算出来的呢？其实这就是从 THD+N 换算得来的。在换算之前，我们先引入信号与噪声失真比（Signal-to-noise and distortion ratio 或 SINAD）这个概念：

$$SINAD = 20 \log \frac{\text{基频信号的能量}}{\text{噪声和谐波信号的能量}} \quad (2-13)$$

从上式我们可以看出，当谐波和噪声远小于总信号能量时，THD+N 其实和 SINAD 的定义是一个倒数的关系，只不过一个以百分比为单位，一个以 dB 为单位。

以 OPA365 为例，查数据手册得到在 1KHz 输入频率，负载 600 欧姆，输出摆幅 4V，增益为 1 时的 THD+N 为 0.0004%，首先通过公式  $SINAD = 20 \log(1/THD+N)$  将这个值换算为信噪比 SINAD 以 dB 为单位： $SNR = 20 \log 1/0.000004 = 108 \text{dB}$ ；再利用一个计算 ADC 有效位数 (Effective Number Of Bits 或 ENOB) 的通用经验公式： $ENOB = (SINAD - 1.76)/6.02$  得到 OPA365 的  $ENOB = (108 - 1.76) / 6.02$  约为 17.6 位。所以 OPA365 非常适合驱动 16 位的模数转换器。

## 2.4 其他指标

### 1、共模抑制比

共模抑制比 CMRR 被定义为差分电压放大倍数与共模电压放大倍数的比值，即  $A_{DIF} / A_{COM}$ 。因为理想状态下共模电压被完全抑制，所以这个比值应该为无穷大。

共模输入电压对输入差分对的偏置点产生影响。因为在输入端存在的固有的失配，改变偏置点则改变失调电压，从而改变输出电压。在工作中实际的机制是  $\Delta V_{OS} / \Delta V_{COM}$ 。

在德州仪器的数据手册中， $CMRR = \Delta V_{COM} / \Delta V_{OS}$  (为了使 dB 值为正值)。

在手册中发布的 CMRR 值是一个直流参数。CMRR 当与频率对应的时候，随频率的增大而减小。

一个常见的共模干扰电压是来自交流电网的 50Hz 或者 60Hz 的噪声。必须确保运放的 CMRR 不受到其他电路元件的影响。

## 2、电源噪声抑制比

如果将运算放大器的供电变化 $\Delta V_s$ ，那么就会改变内部晶体管的工作点，其结果就是  $V_o$  会发生一个微小的变化。我们用输入失调电压来模拟这种变化，定义电源噪声抑制比为：

$$PSRR = \frac{\Delta V_{os}}{\Delta V_s} \quad (2-14)$$

TI 的 OPA335 的 PSRR 为  $1\mu\text{V}/\text{V}$ ，代表当电源电压改变  $1\text{V}$  时，会产生相当于  $1\mu\text{V}$  的失调电压。举例来说，当配置成同相放大，且放大倍数为 5 的 OPA335 的电源输入受到  $50\text{Hz}$  工频交流噪声的影响，以峰峰值  $0.1\text{V}$ ， $50\text{Hz}$  的频率变化时，产生的输出纹波为：

$$\Delta V_{noise} = \Delta V_{os} \cdot \text{NoiseGain} = \Delta V_s \cdot PSRR \cdot 5 = 1\mu\text{V}/\text{V} \cdot 0.1\text{V} \cdot 5 = 0.5\mu\text{V} \quad (2-15)$$

注意上面的式子中我们采用的 PSRR 为直流处的 PSRR，实际上，随着供电电源噪声的频率增大，PSRR 的性能会急剧下降。如下图：

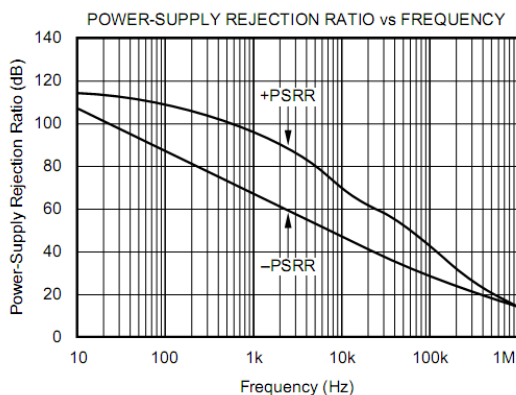


图 2.19 PSRR vs Frequency

所以，我们在高精度的模拟电路中一般不会采用开关电源供电，因为他们虽然效率很高，但是会产生  $\text{KHz}$  量级的电源纹波噪声，对我们的高精度运放来说无疑是一个隐患，因此我们常用线性稳压器给高精度电路供电。目前，TI 推出的一些超低压降的线性稳压器效率已经非常的高，比如 TPS72401，在  $1.5\text{A}$  满负荷输出时仍能保持低压差为  $55\text{mV}$ 。

## 3、电源电流

电源电流  $I_{cc}$  是运放在没有负载情况下的静态吸收电流。它体现了运放的功耗。在运放中，通常以牺牲功耗为代价换取低的噪声和高的速度。当在低功耗电路中使用运放时，必须要考虑运放自身的消耗电流。例如  $\mu\text{A}741$  典型  $I_{cc}$  为  $3.3\text{mA}$ ，其单个芯片消耗电流几乎与 MSP430 单片机消耗电流相当。

I <sub>CC</sub>	Supply current	V <sub>O</sub> = 0, No load	25°C	1.7	2.8	1.7	2.8	mA
			Full range	3.3		3.3		

而 LM324 典型 I<sub>CC</sub> 为 1.4mA，比  $\mu$ A741 小很多。

I <sub>CC</sub>	Supply current (four amplifiers)	V <sub>O</sub> = 2.5 V, No load	Full range	0.7	1.2	0.7	1.2	mA
		V <sub>CC</sub> = MAX, V <sub>O</sub> = 0.5 V <sub>CC</sub> , No load	Full range	1.4		3		

而经过 TI 新的技术改进，OPA333 的消耗电流能达到微安级，在低功耗系统中，放大器的消耗电流将作为一个很重要的考量指标。

Quiescent Current Per Amplifier	I <sub>Q</sub>	I <sub>Q</sub> = 0	17	25	$\mu$ A
---------------------------------	----------------	--------------------	----	----	---------

#### 4、运放的噪声

运放的数据手册中一般会给出运放的电压噪声和电流噪声。现代运放的电流噪声非常小，通常可以忽略不计。

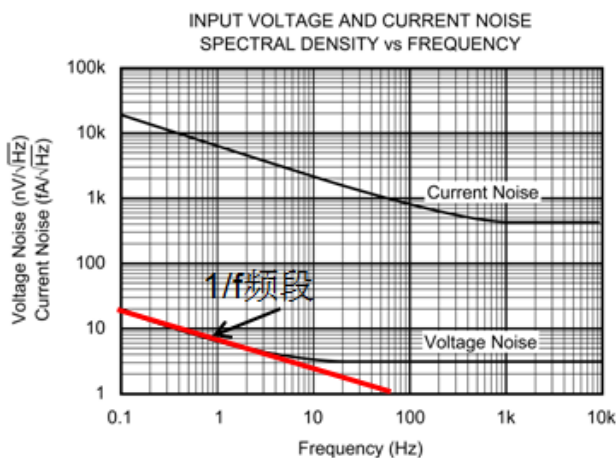


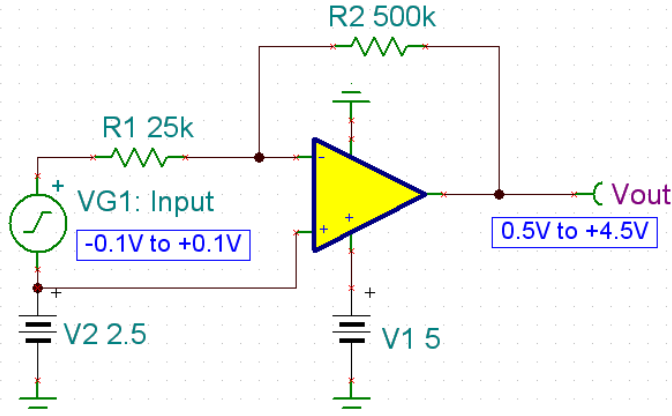
图 2.20 电压和电流噪声密度 vs 频率

电压噪声功率谱密度与频率的关系如上图所示。运算放大器常有低频噪声区，该区的频谱密度图并不平坦。这种噪声称作 1/f 噪声，或闪烁噪声。通常说来，1/f 噪声的功率谱以 1/f 的速率下降，频率越低，噪声越大。这部分的噪声总量，非常难以计算，应用中我们通常利用器件公司提供的 0.1Hz - 10Hz 之间的噪声总量来估算。如下表中测得的 0.1-10Hz 间的噪声峰峰值为 90nVp-p；而运放的宽带噪声呈现出白噪声的功率谱密度，如下表中从 10Hz 开始，到 1KHz，运放的噪声功率谱密度约为 3nV/√Hz。

<b>NOISE</b>						
Input Voltage Noise, f = 0.1Hz to 10Hz		90		*		nVp-p
Input Voltage Noise Density, f = 10Hz	e <sub>n</sub>	15		*		nVrms
f = 100Hz		3.5		*		nV/√Hz
f = 1kHz		3		*		nV/√Hz
Current Noise Density, f = 1kHz	i <sub>n</sub>	3		*		nV/√Hz
		0.4		*		pA/√Hz

下面我们通过一个实例来计算一个简单运放电路的输出峰峰值噪声。我们将从这个简单的电路开始，了解模拟电路的一个主要噪声来源：器件噪声（其他两个噪声来源，外部注入噪声和内部耦合噪声，不在本文的关注范围内），以及减小器件噪声的一般方法。

我们先选择一颗增益带宽积为 350KHz 的 OPA347 来做一个信号增益为-20 的反相放大器：



器件噪声来自于两处：有源器件的噪声和无源器件的噪声。在上面这个简单电路中，有源器件的噪声来自于运算放大器的电压噪声和电流噪声；而无源器件的噪声即是电阻器的热噪声，在后面的分析中我们将看到电阻器的热噪声不仅是无源器件的主要噪声来源，同时也是模拟电路中一个主要的噪声来源。无源器件的噪声相对单一，容易计算，让我们先看看运放的噪声计算方法。

运放噪声的大小常常用频谱密度来表示，因为用户个性化电路的带宽是不一致的，采用频谱密度来描述运放的噪声，具有更好的普适性。如 OPA347 的电压和电流频谱密度图：

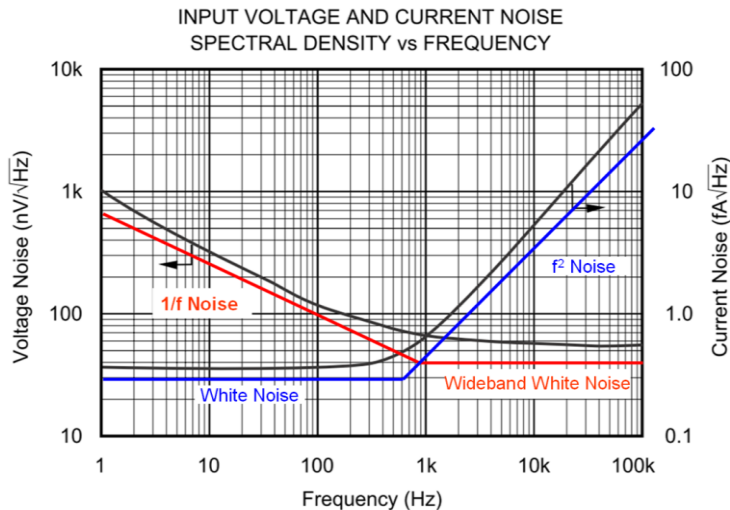


图 2 OPA347 的电压和电流噪声密度图

如上图，红线勾画出的为电压噪声密度，蓝线勾画出的是电流噪声密度：

1. OPA347 的电压噪声分为明显的两部分：在 1kHz 以下的频段，放大器的噪声密度与频率成反比，频率越低噪声越大，学名叫做 1/f 噪声；在 1kHz 以上的频段，放大器的噪声呈现出白噪声的特性，拥有均匀的噪声密度；1kHz 在这里被称作 1/f 转折频率，不同的 OPA 拥有不同的转折频率。当然，转折频率越小越好。

2. OPA347 的电流噪声密度也可分为明显的两部分：在 1KHz 以下，是均匀的白噪声；在 1KHz 以上的部分有时被称作  $f^2$  噪声，因为其噪声功率与  $f^2$  成正比（记住  $P=i^2R$ ）。 $f^2$  噪声的成因实际上是由于运放输入端的差模和共模电容随着频率升高而阻抗降低，运放的电压噪声在这些电容上形成的电流噪声。因此在很多情况下， $f^2$  噪声都不被认为是电流噪声，当我们在运放电路的总体噪声计算中包括了运放的宽带电压白噪声的时候，就不必再考虑  $f^2$  噪声。而是认为运放的电流噪声为恒定的白噪声。

理解了运算放大器的电压和电流噪声密度后，我们看看如何通过噪声密度来换算出实际的噪声。

### 1) 运算放大器电压噪声的计算

先看看电压噪声密度，其单位是  $nV/\sqrt{Hz}$  并含有 1/f 噪声和宽带白噪声两个部分，因此我们需要做一些准备工作才能计算出噪声电压的幅值：

- 确定带宽，和功率谱密度积分才能算出噪声功率；
- 白噪声由于其均匀的频谱密度，积分区间为矩形，容易计算；1/f 噪声区域形状不规则，需要归一化 1/f 噪声。
- 由于  $P=U^2/R$ ，必须将电压噪声密度平方才能和带宽进行积分（统一单位为 Hz）；
- 求出 1/f 噪声和宽带白噪声总量后，如何求得总的电压噪声？简单相加吗？

#### a. 带宽的确定

本例中，运算放大器的增益带宽积为 350KHz，噪声增益为 21，所以其闭环带宽为：

$$BW_{CL}=350KHz/21=16.67KHz$$

这个带宽是闭环增益下降 3dB 时的带宽，相当于在 16.67KHz 处的一个一阶低通滤波器，由于现实中找不到砖墙式的频谱响应。因此，噪声并没有在 16.67KHz 处就“嘎然而止”，我们需将这个-3dB 带宽乘以一个系数来划算成等效的砖墙效应带宽（或也称为等效噪声带宽），即  $BW_n=K_n \cdot BW_{CL}$ ，滤波器阶数越高，这个系数就越小。下表为经验值：

滤波器阶数	换算系数 $K_n$
1	1.57
2	1.22
3	1.16
4	1.13
5	1.12



结合上表，计算出我们下面计算中所用的等效噪声带宽为：

$$BW_n = 1.57 * 16.67 \text{KHz} = 26.2 \text{KHz}$$

### b. 计算 1/f 噪声总量

我们将用下式计算 1/f 噪声总量：

$$e_{nf} = e_{fnorm} \times \sqrt{\ln \frac{f_H}{f_L}}, \text{ 其中, } e_{nf} \text{ 为 } 1/f \text{ 噪声总量; } f_H \text{ 为等效噪声带宽; } f_L \text{ 为带宽下}$$

限，不能为 0，通常取为 0.1Hz； $e_{fnorm}$  为归一化噪声，通常取为 1Hz 处的电压噪声；接下来我们可以通过查阅器件的数据手册来获得  $e_{fnorm}$ ：

查阅图 2，在 1Hz 处，OPA347 的电压噪声密度为  $1 \text{knV} / \sqrt{\text{Hz}}$ ，即 1Hz 处的噪声电压为  $1 \text{knV} / \sqrt{\text{Hz}} * \sqrt{1 \text{Hz}} = 1 \mu\text{V}$ ， $e_{fnorm} = 1 \mu\text{V}$ 。若器件的电压噪声密度图中没有画出 1Hz 处的电压噪声密度，或不容易读出，可以通过下式来换算归一化电压噪声：

$$e_{fnorm} = e_{at\_f} \times \sqrt{f}$$

比如上图中 10Hz 处的电压噪声密度约为  $330 \text{nV} / \sqrt{\text{Hz}}$ ，有：

$$e_{fnorm} = 330 \text{nV} / \sqrt{\text{Hz}} \times \sqrt{10 \text{Hz}} = 1043 \text{nV}$$

和我们直接读出的  $1 \mu\text{V}$  是很接近的。于是，可计算出 1/f 噪声的总量为：

$$e_{nf} = e_{fnorm} \times \sqrt{\ln \frac{f_H}{f_L}} = 1 \mu\text{V} \times \sqrt{\ln \frac{26.2 \text{kHz}}{0.1 \text{Hz}}} = 3530 \text{nV}$$

### c. 计算宽带白噪声

接下来我们计算宽带白噪声的电压噪声总量，由于这是一个矩形面积的积分，将噪声密度和带宽的开方简单相乘即可。这里只需注意到电压噪声密度的单位为  $\sqrt{\text{Hz}}$ ，因此在相乘时将带宽开方即可：

$$e_{nBB} = e_{BB} \times \sqrt{BW_n} = 55 \text{nV} / \sqrt{\text{Hz}} \times \sqrt{26.2 \text{kHz}} = 8902.5 \text{nV}$$

上式中， $e_{BB}$  为宽带白噪声，从图中读出约为  $55 \text{nV} / \sqrt{\text{Hz}}$ ， $BW_n$  为前面计算出的等效噪声带宽。计算得到宽带白噪声的总量约为  $8.9 \mu\text{V}$ ，这个数字可不小！

### d. 利用平方和的根来计算总体电压噪声

由于 1/f 噪声和宽带白噪声是互不相关的噪声，我们可以通过平方和开方的方法来计算所有电压噪声的总量：

$$e_{n_v} = \sqrt{e_{nf}^2 + e_{nBB}^2} = \sqrt{1\mu V^2 + 8.9\mu V^2} = 8.95\mu V$$

## 2) 运算放大器电流噪声的计算

相对于电压噪声计算，电流噪声计算简单很多，如前所述，我们将忽略  $f^2$  噪声，将电流噪声当作白噪声处理，方法和宽带电压白噪声的计算方法类似，只需再乘以等效电阻即可：

$$e_{n_i} = R_{eq} \times e_{inBB} \times \sqrt{BW_n}$$

这里的  $e_{inBB}$  从图 2 中读出为  $0.3fA/\sqrt{Hz}$ ， $R_{eq}=R_1||R_2=23.8k$ ，计算得到：

$$e_{n_i} = R_{eq} \times e_{inBB} \times \sqrt{BW_n} = 23.8k \times 0.3fA/\sqrt{Hz} \times \sqrt{26.2kHz} = 1155pV$$

这里我们看到，CMOS 型放大器的电流噪声实际上对整体噪声的贡献极小，在计算放大器噪声的时候通常可以忽略。FET 型放大器也有这样的优点。

## 3) 电阻噪声的计算

上面我们计算了放大器自身的噪声，接下来，我们计算一下外部电阻的热噪声，公式为  $e_{n_R} = \sqrt{4KTR_{eq}BW_n}$ ，其中  $k$  是波尔兹曼常数  $1.38 \times 10^{-23}$ ； $t$  是开尔文温度，和摄氏度  $D$  之间的换算关系为  $273+D^{\circ}C$ ； $R$  是等效电阻大小； $BW_n$  即为等效噪声带宽。代入本例中的数据有：

$$e_{n_R} = \sqrt{4KTR_{eq}BW_n} = \sqrt{4 \times 1.38 \times 10^{-23} \times (273+25) \times 23.8k \times 26.2k} = 3.2\mu V$$

可见，两颗电阻产生的噪声是相当的可观！

## 4) 计算运放的 RTI 和 RTO 噪声

同样地，可以用平方和开方的方法求出运放输入端（RTI）的总体噪声电压：

$$e_{n_{RTI}} = \sqrt{e_{n_v}^2 + e_{n_i}^2 + e_{n_R}^2} = 9.5\mu V$$

运放输出端（RTO）的噪声电压为：

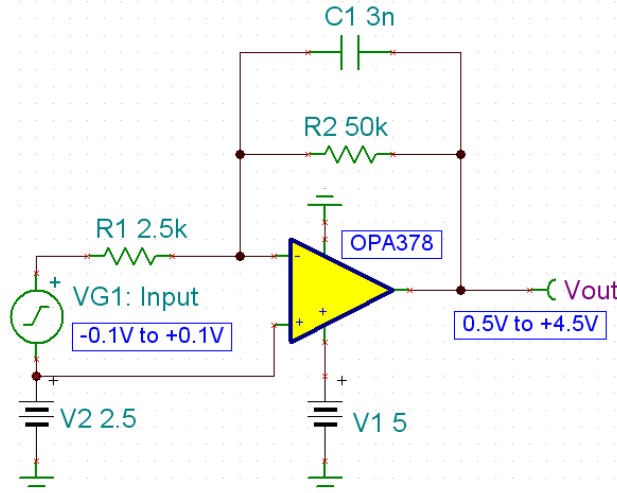
$$e_{n_{RTO}} = e_{n_{RTI}} \times NG, \text{ NG 为运放电路的噪声增益, 本例中为 21:}$$

$$e_{n_{RTO}} = e_{n_{RTI}} \times NG = 9.5\mu V \times 21 = 200\mu V$$

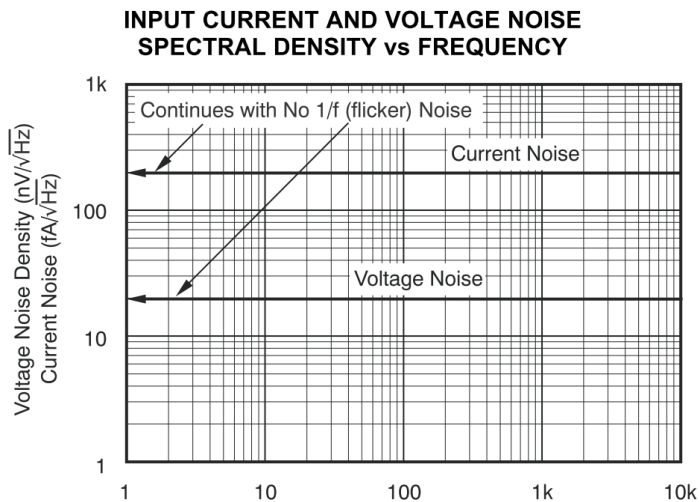
最后，这个运放输出端的噪声是有效值，采用波峰因子为 3.3（工业标准）来计算输出端的峰峰值噪声能使 99.9% 的输出噪声情况都估计到。若取波峰因子为 4.4（5 位表标准），可以估计到 99.999% 的输出噪声。如取波峰因子为 3.3，输出噪声的峰峰值为：

$$e_{n_{RTO}}(V_{p-p}) = e_{n_{RTO}}(V_{RMS}) \times 2 \times 3.3 = 1.32mV$$

至此，使用 OPA347 的小例子就结束了，但是结果并不让人满意，1.32mV 的输出噪声不能满足 4.096V 满量程输入的 12 位 ADC 的精度要求（此时 ADC 的 1LSB 为 1mV）。为减少噪声，我们可以选择更小噪声的 OPA378，添加一个和 R2 并联的 C2 实现一阶低通滤波（-3dB 带宽为 1kHz），并减小外部电阻阻值为以前的 1/10:



OPA378 是一颗自归零的运放，它的特点在于失调误差极小，同时由于其自归零的动作，使得电压噪声中不存在 1/f 噪声。因此，从直流到-3dB 带宽都可以看着是白噪声：



OPA378 的电压和电流噪声密度

读图可得： $e_{BB}=20\text{nV}/\sqrt{\text{Hz}}$ 。由一阶滤波器的-3dB 带宽为 1kHz，得到等效噪声带宽为  $BW_n=1.57\text{kHz}$ ，计算出本例中 OPA378 的总体电压噪声为：

$$e_{n_v} = \sqrt{e_{nf}^2 + e_{nBB}^2} = \sqrt{0 + \left(20\text{nV} / \sqrt{\text{Hz}} \times \sqrt{1.57\text{kHz}}\right)^2} = 792.5\text{nV}$$

对于 CMOS 和 FET 型放大器，通常可以忽略电流噪声  $e_{n_i}$ ；下面计算电阻噪声：

$$e_{n_R} = \sqrt{4KTR_{eq}BW_n} = \sqrt{4 \times 1.38 \times 10^{-23} \times (273 + 25) \times 2.38k \times 1.57k} = 248nV$$

此时的运放输入端（RTI）总体噪声为：

$$e_{n_{RTI}} = \sqrt{e_{n_v}^2 + e_{n_i}^2 + e_{n_R}^2} = 829nV$$

运放输出端（RTO）的噪声电压有效值为：

$$e_{n_{RTO}} = e_{n_{RTI}} \times NG = 829nV \times 21 = 17.4\mu V$$

取波峰因子为 4.4，可以计算得到 RTO 的噪声电压峰峰值为：

$$e_{n_{RTO}}(V_{P-P}) = e_{n_{RTO}}(V_{RMS}) \times 2 \times 4.4 = 17.4\mu V \times 8.8 = 152\mu V$$

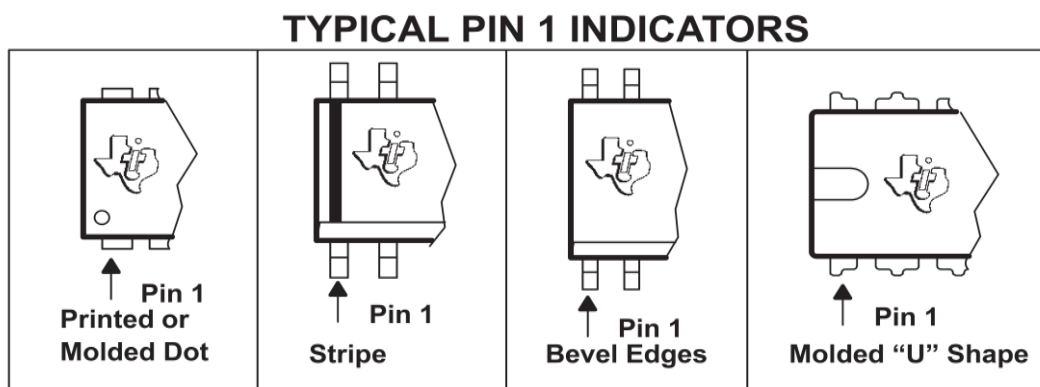
此时，噪声性能已经足以满足 12 位 4.096V 满量程输入的 ADC 了。当然，使用截止频率更低、阶数更高的低通滤波器可以进一步减少运放电路的噪声。

从上面的计算和分析中我们看到，做为有源器件，运算放大器不可避免的给电路带来了附加噪声。因此，在省略掉前端运放电路的高精度 Delta-Sigma 转换中，同时也省掉了一个主要的噪声来源，辅以 Delta-Sigma ADC 自身高精度、低噪声的特点，使得有效分辨率达到 10uV 以下成为可能。

### 5、运放第一引脚辨别

在我们拿到放大器后，我们经常会遇到一个非常实际的问题，那就是如何去分辨芯片的第一引脚。一般在芯片上都会有一些标记来辅助我们判定芯片的第一引脚。

如下图所示，为手册中给出的判定芯片第一引脚的 4 种标记。



## 第三章 精密放大器选型

第一章中我们介绍了理想运算放大器，了解了理想运放的一些特点。而在现实中运算放大器的指标是达不到理想运放的要求，虽然 TI 的产品一直致力于为用户提供新的不同类型的运算放大器，然而终究是接近，仍然无法完全达到，因此有了如此之多的为满足不同用户不同应用场合的运算放大器。

由第二章的运放指标我们可以知道运算放大器的一些性能，比如带宽和增益，以及一系列直流精度相关的指标，我们在实际应用中需要根据所要求的性能从众多的指标中选择合适的运算放大器。本章将从一个实际的例子出发，来介绍精密放大器的选型过程。

### 3.1 TI 精密运算放大器

以 ADC 采样电路为例，需要调理和转换被采样的信号主要分为两类电压，一类是输入范围包含正负电压的双极性电压，一类是只含正电平的单极性电压。在将这些信号送入 ADC 进行转换之前，我们需要在信号输入和 ADC 输入之间放置一个运算放大器来完成下面一系列的工作：

**缓冲器：**这是因为我们不知道信号源的阻抗，为了防止高输出阻抗的信号源影响 ADC 的转换结果（较大的 R 带来大的 RC 时间常数，导致 ADC 无法在期望的时间内稳定到所需的精度），我们需要一个高输入阻抗低输出阻抗的器件（运算放大器）来完成阻抗变换的工作；

**加法器：**提供正确的直流偏置，使得满足多数 ADC 正确工作所需的单极性输入要求；

**放大器：**提供信号增益，充分利用 ADC 的满量程输入电压范围；

**滤波器：**抑制不感兴趣的频带中的干扰信号；

**其他：**比如单端转差分，电流到电压转换，等等。

因此，输入信号的电压范围初步确定了运放选型的大致方向，即宽供电电压和窄供电电压。除此之外，在精密信号链中，我们常常需要提供上百倍的放大倍数，这时 mV 级的失调信号就会带来极大的输出误差，甚至使运放输出级饱和。因此我们特别关注运放的直流参数。决定运放直流精度的参数主要有：

1. 运放在在工作频率处的环路增益
2. 输入失调电压及其漂移
3. 输入偏置电流及其漂移
4. 通带内运算放大器的噪声

其中输入偏置电流和输入失调电压对运放直流精度的影响最为直观，它们由运放的输入级工艺所决定。同时，运放的工艺也决定了其他的一些参数，TI 的主要工艺有：

### 1、Bipolar（双极性）：分为高速和精密两种：

高速双极型放大器——当需求在最低的功耗下实现最高速度时，双极型技术能提供最优的性能。此类放大器优异的功率增益以最低的静态功耗实现了极高的输出功率及全功率带宽。

精密双极型放大器——在抑制因失调电压而产生误差的方面能力过人。此类放大器具有低失调电压、低温度飘移、高开环增益及高共模态抑制比。精密双极型运算放大器广泛的用于各种电源阻抗较低的，且要求放大倍数较大的应用中（诸如压力，温度测量）。

### 2、JFET（结型场效应管）：

当信号源阻抗非常高时，FET 输入的放大器由于具有非常低的输入偏置电流，因而较之双极型输入的放大器来说具有更好的总体精度。如在高信号源阻抗的应用中采用了双极型放大器（例如，500M 欧探针），流经源阻抗的偏置电流所产生的失调、温度飘移及噪声，可导致回路实质性的失效。而当电路对低电流误差有需求时，场效应管放大器能提供非常低的偏置电流、低失调电流及高输入阻抗。但要小心的是 FET 型运放的偏置电流随温度升高而剧烈变化，温度每升高 10 度，偏置电流的大小就要翻倍。当应用的温度范围较宽时，要小心考虑这个要素。

CMOS（互补金属氧化物）：当设计的主要考虑因素为低电压及/或低功耗、卓越的速度与功耗比、轨至轨性能、低成本以及小外形封装时，可选择微小型封装的 CMOS 放大器，以达到最高的精度。特别是在手持式电池供电的应用中，CMOS 放大器的优势非常明显。另外，CMOS 放大器得益于工艺的灵活性，能加入一些很好的特性，比如：轨到轨输入、输出、或输入/输出：CMOS 放大器经常工作在单电源低电压的环境中，为了满足后端电路的动态范围要求（如 ADC 的满量程输入），我们通常希望运放的输出能达到或接近供电电源轨。所以轨到轨输出运放也称为满幅运放。TI 的所有 CMOS 运放和少数 Bipolar 运放（如 OPA211）都具有轨到轨输出的特点，其中许多 CMOS 运放的输入和输出均可实现轨到轨。

### 3、自归零（Auto-Zero）和零温漂（Zero-Drift）技术：

当在放大微小电压信号的时候，输入失调电压是一个很重要的参数，TI 的自归零和零温漂技术使得一些 CMOS 运放的输入失调电压达到一个新的高度，可以和最好的双极性运放媲美。它通过在运放内部放置另两个调零放大器来实时地测量和调节主放大器的输入失调电压，从而获得了极好的输入失调电压指标。比如 OPA335，VIO 最大仅为 5 $\mu$ V，温漂更是低至 0.02 $\mu$ V/ $^{\circ}$ C。如果说过去的斩波调零技术是串行的话，自归零技术是并行的，因此 TI 的自归零放大器和过去的调零放大器相比，拥有更大的带宽（OPA335 的 GBW 为 2MHz）。同时通过在运放内部的信号链路上放置开关电容陷波器，有效地抑制了开关（测量和调节切换）的

高频噪声，使得整流到 1/f 段的噪声非常的低。如 OPA333 在 0.1Hz 到 10Hz 间的电压噪声仅为 1.1uVpp。

#### 4、零交越失真（Zero-Crossover）技术：

传统的轨到轨输入 CMOS 运放的输入级采用 PMOS 和 NMOS 对管使输入能摆动到正负电源轨。但其最大的缺点就是 PMOS 和 NMOS 不能完美匹配，导致在两者的结合处，会出现应共模抑制比下降导致的失调电压跳变。TI 的零交越失真技术采用内置充电泵产生电压偏置，使只使用一种 MOS 管就能完成轨到轨输入。这样，使得在整个共模电压范围内都保持优异的共模抑制比，从而保持非常高的精度。如 OPA365，非常适合用在 16 位精度的信号采集电路中。

#### 5、Difet（绝缘隔离 FET）：

TI 独有的 Difet 技术免除了结点隔离所需的下级结点二极管，从而设计出了超低输入泄漏的放大器，比如 OPA129 的最大输入偏置电流仅为 100fA。该绝缘隔离技术能够制作精度非常高的低噪声运算放大器。Difet 工艺还使寄生电容和输出晶体管饱和效应减至最小，从而改进带宽特性并获得了更宽的输出摆幅。但其工艺复杂导致价格偏贵，一般应用在高端的医疗和测试设备中。采用不同工艺对运放参数的影响简要列表如下：

工艺	电源电压 (+/-电源轨之差)	V <sub>io</sub> (max)	I <sub>IB</sub> (max)	输入阻抗	TI 产品
Bipolar	宽	小(uV)	偏大 (nA)	中等	OPA2xx
JFET	宽	偏大 (uV to mV)	小(pA)	高	OPA1xx
CMOS	窄(<16V)	小(uV)	小(pA)	高	OPA3xx, OPA7xx, TLV, TLC
Difet	宽	小(uV)	最小(fA, pA)	高	OPA637/627, OPA12x

从上面的表中我们可以看到一些 TI 运放的命名惯例，更详细地，TI 的精密型运放有下面几类（所有的 y 代表通道数量和关断功能与否）：

OPAy2xx, TLExxx: Bipolar, 精密, 微小输入失调电压, GBW<=80MHz;

OPAy1xx: FET, Difet, 精密, 高输入阻抗, 微小偏置电流, GBW<=10MHz;

OPA637, OPA627: Difet, 精密, 优秀的直流交流特性, GBW<=80MHz;

OPAy3xx: CMOS, <=5.5V, 精密, 直流特性出众, 低噪低功耗, GBW<=200MHz;

OPAy7xx: CMOS, <12V; GBW<=20MHz

TLV/TLCxxx: CMOS, <=16V; GBW<=10MHz; 针对低成本, 低频应用

到这里，我们对 TI 的精密运算放大器有了初步的认识，那么如何选择正确的高精度运算放大器？设计人员必须经常权衡彼此矛盾的尺寸、成本、性能等指标因素。即使是经验丰富

的工程师也可能会为此而苦恼。不过按照下面的步骤，将会发现选择范围将很快的缩小至可掌控的少数几个。

供电电源电压：电压范围和是否单电源供电；

带宽：小信号通路时考虑运放的增益带宽积，并留有足够的开环增益；

转换速率（压摆率）：大幅度信号通路时要充分考虑运放的压摆率；

精度：虽然失调电压等误差可以软件校正，但尽量选用失调电压较小的运放会降低设计难度。当源阻抗或外部电阻网络阻值较大时，要考虑输入偏置电流的影响；同时，零温漂的放大器可以进一步降低宽温度应用范围里的系统调零的难度。

噪声：失调可以在后端校正，混在信号通带内的噪声确很难校正。当信号非常小时，要充分考虑运放的  $1/f$  电压噪声，宽带电压噪声系数  $V_N$ ，带宽和电阻的热噪声。

其他：轨到轨输入，功耗，静态电流和是否有关断功能经常也成为考虑的要素。

一个针对具体应用的简要选型方法见下表：

供电电压	设计要求	典型应用	推荐运放工艺	推荐 TI 产品家族
$V_s \leq 5V$	R-R, 低功耗, 精密, 小封装	便携, 电池供电	CMOS	OPA3xx, TLVxxxx
$V_s \leq 16V$	R-R, 低噪声, 低偏置电压, 精密	工业	CMOS	OPA3xx, OPA7xx, TLVxxxx
$V_s \leq 36V$	低输入偏置电流, 高输入阻抗	工业, 测试设备, 高端音频	FET, Difet	OPA1xx, OPA627
$V_s \leq 44V$	低输入失调电压, 低温漂	工业, 测试设备, 高端音频	Bipolar	OPA2xx, TLExxxx

从上面的分析中，我们可以看到，对于通用的  $\pm 10V$  信号调理，我们可以选择 OPA2xx 和 OPA1xx。对于 0-5V 的信号，可以选用带轨到轨输入特性的 CMOS 型的 OPA3xx 运放。

## 3.2 精密放大器选型步骤

在设计电路之前，我们首先要知道需要设计的电路所要达到的性能指标，然后我们才能有的放矢。所以我们先给出目标电路的基本要求如下：

- 负载 1k
- 放大倍数 100 倍
- 输入 1KHz, 280 mVpp 正弦波，要求增益精度 >1%
- 输入 80mV 直流电平，要求增益精度 >1%

### 1、供电电压选择



根据要求我们知道，输入的最大电压值为 280mVpp，放大倍数为 100 倍，因此 280mVpp\*100=28V，如果利用双电源供电，则放大器的供电电压至少需要满足  $V_s \geq \pm 14V$ ，考虑到非轨到轨运放所需的净空，可以选择电源供电电压达 36V 的运放放大器。于是我们基本确定了在 Bipolar 或 JFET 型的放大器中选择，即 OPA1xx 和 OPA2xx。比如，下表为 OPA227 的输出电压特性，由表中可以看出，其输出电压在 (V-) +2 和 (V+) -2 之间，而目标电路要求达到  $\pm 14V$  的输出电压，因此我们需要将 OPA227 工作在  $\pm 18V$  下，确保 OPA227 的输出电压范围能超过所需的  $\pm 14V$ 。

<b>OUTPUT</b> Voltage Output $T_A = -40^\circ\text{C to } +85^\circ\text{C}$  $T_A = -40^\circ\text{C to } +85^\circ\text{C}$ Short-Circuit Current Capacitive Load Drive	$I_{SC}$ $C_{LOAD}$	$R_L = 10k\Omega$ $R_L = 10k\Omega$ $R_L = 600\Omega$ $R_L = 600\Omega$	(V-)+2 (V-)+2 (V-)+3.5 (V-)+3.5	(V+)-2 (V+)-2 (V+)-3.5 (V+)-3.5	* * * *	* * * *	V V V V mA
		See Typical Curve	±45	*	*		

而选择轨到轨输出的放大器可以有效降低供电电压的范围，从而降低功耗。比如下图为 OPA140 的输出电压指标，由图中可以看出其具有轨到轨的输出特性。

PARAMETER	CONDITIONS	OPA140, OPA2140, OPA4140			UNIT	
		MIN	TYP	MAX		
<b>OUTPUT</b>						
Voltage Output	$V_O$	$R_L = 10k\Omega, A_{OL} \geq 108dB$	(V-)+0.2		(V+)-0.2	V
		$R_L = 2k\Omega, A_{OL} \geq 108dB$	(V-)+0.35		(V+)-0.35	V

## 2、失调电压 Vos 选择

我们在第二章中介绍了放大器输入失调电压  $V_{os}$  对输出的影响， $V_{os}$  主要反映的是放大器的直流特性。设计要求直流输入 80mV，放大 100 倍，精度 >1%，我们设输出电压误差为  $\Delta V$ ：

$$\Delta V < VI \times \text{Gain} \times 1\% = 80 \times 100 \times 1\% = 80\text{mv}$$

也就是  $V_{os}$  经过放大以后，输出失调电压不能超过 80mv，即其输入失调必须小于 0.8mV。如前文所述，Bipolar 型的放大器比 JFET 型的放大器拥有更小的失调。

OPA137 输出失调电压：

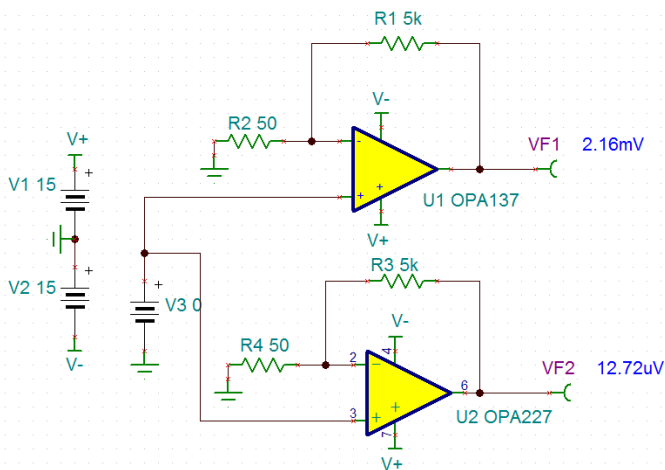
<b>OFFSET VOLTAGE</b> Input Offset Voltage $T_A = -40^\circ\text{C to } +85^\circ\text{C}$ vs Temperature vs Power Supply $T_A = -40^\circ\text{C to } +85^\circ\text{C}$ Channel Separation (dual, quad)	$V_{OS}$ $dV_{OS}/dT$ PSRR	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$ $V_S = \pm 3V \text{ to } \pm 18V$  dc	$\pm 1.5$ $\pm 2.5$ $\pm 15$ $\pm 90$	$\pm 3$ $\pm 7$  $\pm 250$ $\pm 250$	$\pm 2.5$ $\pm 3.5$ * *	$\pm 10$ $\pm 15$ * *	mV mV $\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/\text{V}$ $\mu\text{V}/\text{V}$ $\mu\text{V}/\text{V}$
			0.6	*			

而 CMOS 型的 OPA227 输出仅 12.72uV，为了保证直流放大的精度，因此在这里，我们应该选择 OPA2xx 系列，失调电压较小的运放。OPA227 的失调电压如下图所示。

<b>OFFSET VOLTAGE</b> Input Offset Voltage $T_A = -40^\circ\text{C to } +85^\circ\text{C}$ vs Temperature vs Power Supply $T_A = -40^\circ\text{C to } +85^\circ\text{C}$ vs Time Channel Separation (dual, quad)	$V_{OS}$ $dV_{OS}/dT$ PSRR	$V_S = \pm 2.5V \text{ to } \pm 18V$  dc $f = 1\text{kHz}, R_L = 5k\Omega$	$\pm 5$ $\pm 0.1$ $\pm 0.5$	$\pm 75$ $\pm 100$ $\pm 0.6$ $\pm 2$ $\pm 2$	$\pm 10$ $\pm 0.3$ * * *	$\pm 200$ $\pm 200$ * * *	$\mu\text{V}$ $\mu\text{V}$ $\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/\text{V}$ $\mu\text{V}/\text{V}$ $\mu\text{V}/\text{mo}$ $\mu\text{V}/\text{V}$ dB
			0.2 0.2 110	* * *			

通过 TINA 来仿真 OPA137 和 OPA227 的  $V_{os}$  对直流输入电压的影响。在仿真过程中，我

们通过给定直流电压为 0V，放大器闭环增益为 100 倍，由于 FET 型的 OPA137 输入失调电压较大，经过放大后输出达到 2.16mV。



因此我们确定使用 Bipolar 结构的 OPA2xx 系列的芯片做为该放大电路的主芯片。

### 3、增益带宽积 GBW 选择

GBW 反映了放大器的交流特性，根据目标电路要求，放大倍数 100 倍，输入正弦信号频率为 1kHz，则最小的增益带宽积为  $100 \times 1 \text{ kHz} = 0.1\text{M}$  带宽，如 2.1 节所描述的，我们应选择一颗带宽在 10M 左右的放大器。我们以 OPA277 和 OPA227 为例，利用 TINA 仿真来观察随着信号带宽的增加，导致输出信号变化的过程。

我们从 OPA277 的手册中可知其  $GBW=1\text{MHz}$ ，如下图所示。

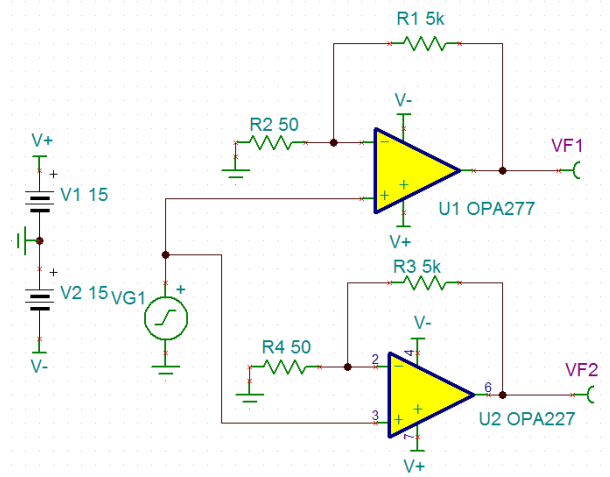
FREQUENCY RESPONSE										
Gain-Bandwidth Product	GBW		1			*			*	MHz
Slew Rate	SR		0.8			*			*	V/ $\mu$ s
Settling Time, 0.1%		$V_S = \pm 15\text{V}, G = 1, 10\text{V Step}$	14			*			*	$\mu$ s
0.01%		$V_S = \pm 15\text{V}, G = 1, 10\text{V Step}$	16			*			*	$\mu$ s
Overload Recovery Time		$V_{IN} \cdot G = V_S$	3			*			*	$\mu$ s
Total Harmonic Distortion + Noise THD+N		1kHz, G = 1, $V_O = 3.5\text{Vrms}$	0.002			*			*	%

下图为 OPA227 手册中给出的的  $GBW=8\text{MHz}$ ，

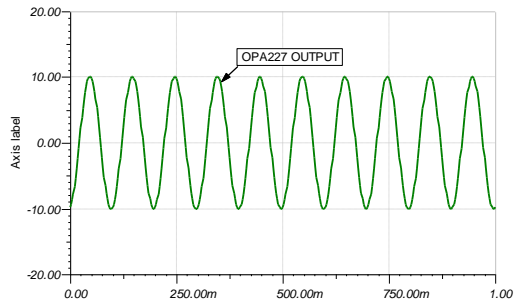
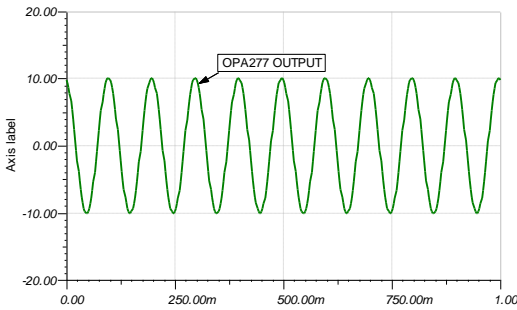
FREQUENCY RESPONSE										
Gain Bandwidth Product	GBW		8			*			*	MHz
Slew Rate	SR		2.3			*			*	V/ $\mu$ s
Settling Time: 0.1%		G = 1, 10V Step, $C_L = 100\text{pF}$	5			*			*	$\mu$ s
0.01%		G = 1, 10V Step, $C_L = 100\text{pF}$	5.6			*			*	$\mu$ s
Overload Recovery Time		$V_{IN} \cdot G = V_S$	1.3			*			*	$\mu$ s
Total Harmonic Distortion + Noise THD+N		f = 1kHz, G = 1, $V_O = 3.5\text{Vrms}$	0.00005			*			*	%

其 TINA 仿真如下图所示，如果我们使其放大倍数为 100，输入信号峰峰值为 100mVpp，输入信号频率分别为 10Hz，10kHz 的正弦信号。由下图可以看出，当输入信号为 10Hz 的正弦信号时，OPA277 和 OPA227 的增益带宽积都远远大于 10Hz 信号放大 100 倍所需要的带宽，两个放大器都能将 100mVpp 信号准确放大到 10Vpp；而当输入信号为 10kHz 时，由于 OPA277 的 GBW 为 1MHz，因此 OPA277 放大后的信号的峰峰值不足 8Vpp，出现了明显的

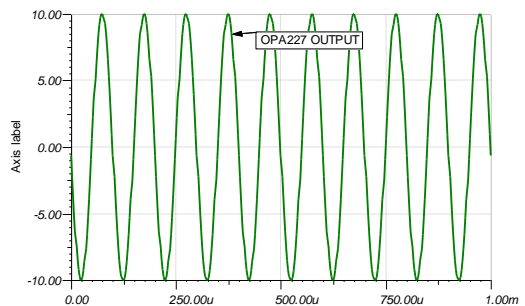
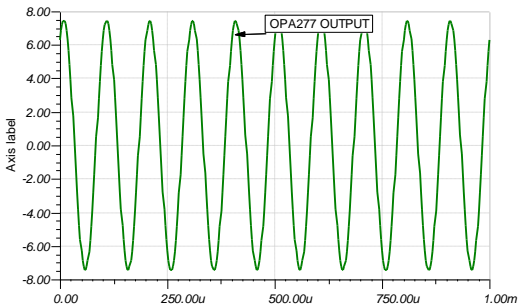
增益不足的现象，而 GBW 为 8MHz 的 OPA227 仍然能将 100mVpp 信号很好的放大到 10Vpp。因此我们在选择运算放大器时，增益带宽积是一个很重要的衡量指标，该指标直接影响了输出信号的质量。



输入信号频率为 10Hz,  $V_p=100\text{mV}$



输入信号频率为 10kHz,  $V_p=100\text{mV}$



因此，根据本例的要求，我们可以选择一个带宽为 8MHz 的 OPA227。

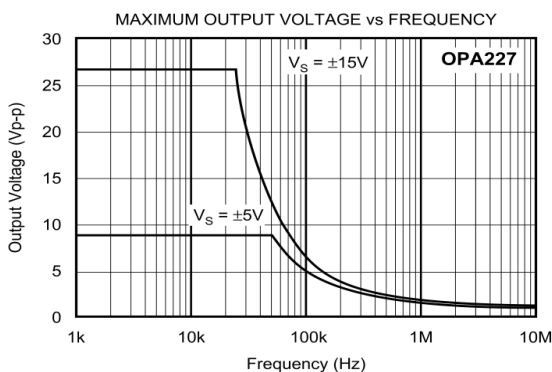
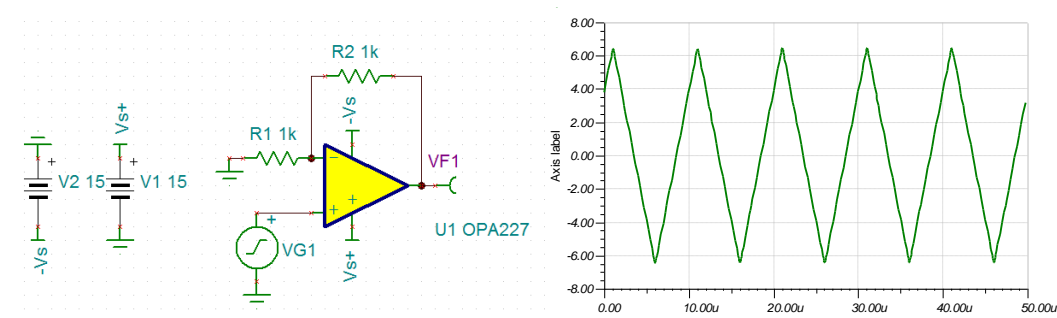
#### 4、压摆率选择

最后，我们考虑本例中对压摆率的要求。压摆率是表征运算放大器全功率带宽的一个指标，或者是说当运算放大器用作大信号范围时的带宽指标。因此根据设计指标 28V 输出电压，

1kHz 带宽，最小压摆率  $SR=2*3.14*28*1kHz=0.18V/\mu s$ ，在选择的时候也要留 10-100 倍的裕量，因此压摆率要求为  $10V/\mu s$  以上。OPA227 的压摆率为  $11V/\mu s$ 。

FREQUENCY RESPONSE								
Minimum Closed-Loop Gain	GBW		5			*		V/V
Gain Bandwidth Product	SR		33			*		MHz
Slew Rate		$G = 5, 10V \text{ Step}, C_L = 100pF, C_F = 12pF$	11			*		$V/\mu s$
Settling Time: 0.1%		$G = 5, 10V \text{ Step}, C_L = 100pF, C_F = 12pF$	1.5			*		$\mu s$
Slew Rate		$V_{IN} \cdot G = V_S$	2			*		$\mu s$
Overload Recovery Time		$f = 1kHz, G = 5, V_O = 3.5Vrms$	0.6			*		$\mu s$
Total Harmonic Distortion + Noise	THD+N		0.00005			*		%

下图为 OPA227 最大输出电压和频率的关系，由下图可以看到，在 OPA227 采用  $\pm 15V$  供电时，在 20kHz 之前，OPA227 可以输出其所允许的最大输出电压摆幅，即 28Vpp，因此 20kHz 也被称为全功率带宽。此后，随着频率的升高，最大输出电压幅度显著降低，如果你在某频率点处希望输出比图表所示更大的输出电压摆幅（如 100kHz，10Vpp），会看到明显的波形失真现象，比如正弦波变成三角波，如下图所示。



因此根据上述各项指标，电源电压需要满足  $V_S \geq 30V$ ,  $V_{os} < 0.8 \text{ mV}$ ,  $GBW \geq 10M$ , 压摆率  $\geq 10V/\mu s$ ，所以我们可以选择 OPA227 高精度，低噪声，Bipolar 型精密放大器。

另外，TI 有自己独到的技术优势，打破一些常规，比如 OPA140，JFET 输入，同时拥有很小的失调电压和偏置电流。

### 3.3 TI 精密运算放大器列表

TI 通过多种不同的处理技术提供了宽范围的运算放大器产品，其类型包括了高精度、微功

率、低电压、高电压、高速以及轨至轨。TI 还开发了业界最大的低功耗及低电压运算放大器产品选集，其设计特性可满足宽范围的多种应用。下表为推荐使用的 TI 精密运算放大器列表：

器件	电源电压 (V)	V <sub>IO</sub> (uV) (max)	V <sub>IO</sub> Drift (uV/°C) (typ)	I <sub>B</sub> (pA) (max)	增益带宽积 (MHz)	CMRR (dB) (Min)	电压噪声 @1KHz nV/√Hz	转换速率 V/uS	其他特点	价格 (美元) (片)
OPA134PA	5-36	2000	2	100	8	85	8	20	DIP,JFET	1
OPA2134PA	双通道版本的 OPA134, SoundPlus (TM) 高性能音频运算放大器									1.15
OPA4134UA	四通道版本的 OPA134, SoundPlus (TM) 高性能音频运算放大器									1.85
OPA827AID	8-36	150	1.5	50	22	114	4	28	JFET	5.75
OPA228PA	5-36	75	0.1	10000	33	120	3	10	DIP	1.1
OPA2228PA	双 OPA228, 高精度低噪声运算放大器, 增益大于 5 稳定									1.85
OPA4228PA	四 OPA228, 高精度低噪声运算放大器, 增益大于 5 稳定									4.05
OPA227PA	5-36	75	0.1	10000	8	120	3	2.3	DIP	1.1
OPA2227PA	双通道 OPA227, 高精度低噪声运算放大器, 单位增益稳定									1.85
OPA4227PA	四通道 OPA227, 高精度低噪声运算放大器, 单位增益稳定									4.05
OPA211AID	4.5-36	125	0.35	175000	45	114	1.1	27	R-R I/O	3.45
OPA340PA	2.7-5.5	500	2.5	10	5.5	80	25	6	R-R I/O, DIP	0.85
OPA2340PA	双通道 OPA227, MicroAmplifier 系列单电源轨至轨运算放大器									1.35
OPA333AID	1.8-5.5	10	0.02	200	0.35	106	55	0.16	R-R I/O 自归零	0.95
OPA2333AID	双通道 OPA333, 超高精度零漂移 CMOS 运算放大器									1.5
OPA335AID	2.7-5.5	5	0.05	200	2	110	50	1.6	R-R Out 自归零	1
OPA2335AID	双通道 OPA335, 最大漂移 0.05uV/°C 的单电源自归零 CMOS 运算放大器									1.6
OPA365AID	2.2-5.5	500	1	10	50	100	5	25	R-R I/O	0.95
OPA2365AID	双通道 OPA365, 50MHz 低噪声零交越失真单电源轨至轨运算放大器									1.7
OPA727AIDGKT	4-12	250	0.3	100	20	86	23	30	R-R OUT	1.05
OPA2727AID	双通道 OPA727, 12V, 20MHz 高精度 CMOS 运算放大器, SOIC 封装									1.55
OPA734AID	2.7-12	5	0.01	100	1.6	115	135	1.5	R-R, 关断, 自归零	1.6
TLV2460IP	4-6	2000	2	14000	6.4	66	11	1.6	R-R, DIP, 关断	0.65
TLV2462IP	双通道低功耗轨至轨输入/输出运算放大器								无关断	0.85
TLV2463IN	双通道 TLV2460, 带关断的低功耗轨至轨输入/输出运算放大器								R-R, DIP, 关断	0.9
TLV2465IN	四通道 TLV2460, 带关断的低功耗轨至轨输入/输出运算放大器								R-R, DIP, 关断	1.15
TLC080IP	4.5-16	2000	1.2	50	10	80	8.5	16	DIP, 关断	0.65
TLC082IP	双通道宽带高输出驱动单电源运算放大器								DIP, 无关断	0.71
TLC083IN	双通道 TLC080, 带关断的宽带高输出驱动单电源运算放大器								DIP, 关断	1
TLC085CN	四通道 TLC080, 带关断的宽带高输出驱动单电源运算放大器								DIP, 关断	1.3

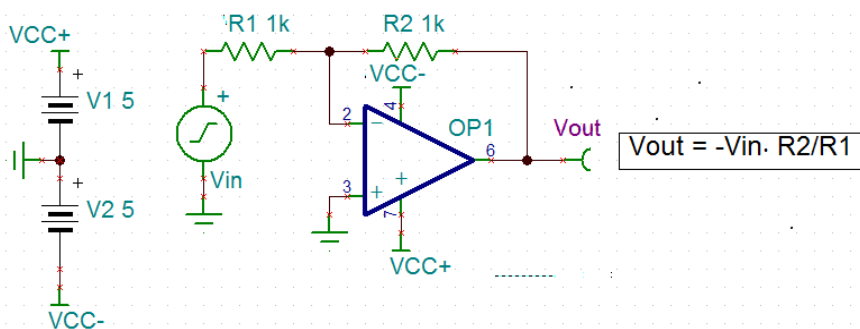
## 第四章 运放单电源供电

经典的运算放大器供电电路一般都采用正负电源对称的双电源供电，而这种架构需要同时提供两个电源。在现在电池供电设备、便携产品越来越流行的今天，对单电源供电运放的需求越来越多，因此，为了使用方便，很多运放放大器都支持单电源供电结构。但很多设计者并不是非常清楚如何正确的使用单电源供电，本章通过仿真，对几种常用单电源供电电路进行分析，介绍运放的单电源供电设计技巧和注意事项。

### 4.1 单电源运放

从运算放大器结构上讲，运放在工作时无法分清自己是被双电源供电，还是单电源供电。任何运放的两个电源端，只要满足有足够的压差，运放就可以工作。不存在单电源专用运放，或者双电源专用运放。

所有的运放放大器都有两个电源引脚，分别标示为 $+V_{CC}$  和 $-V_{CC}$ (或 $-V_{EE}$ )，常见的双电源供电是由一个正电源和一个电压绝对值相等的负电源组成，通常为 $\pm 15V$ 、 $\pm 12V$  或 $\pm 5V$ ，此时输入和输出都是相对于 GND 进行计算，图 1 所示为典型双电源运放供电电路。



单电源供电的运算放大器，是由一个正电源和 GND 组成，当使用单电源供电运放调理双极性信号时，必须为其提供“直流偏置电压”，使得输出电压以一个正确的电平（通常为 $+V_{CC}/2$ ，或后端 ADC 满量程输入的 $1/2$ ）为中心摆动，一方面是使得输入的负电压能够被正确的输出，另一方面可以获得最大的动态范围。

### 4.2 单电源运放电路的基本偏置方法

单电源供电根据提供偏置不同的方法，可以分成交流耦合和直流耦合两种。交流耦

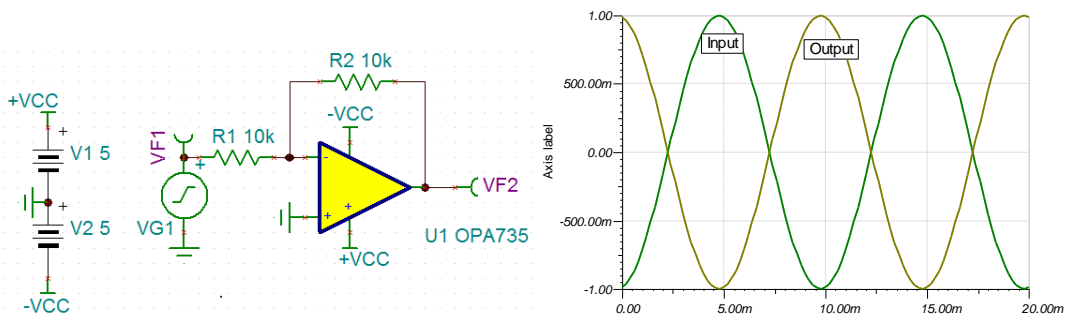
合方式在信号输入端加入耦合电容，隔离直流信号，仅对交流信号起到放大作用。交流耦合要考虑到信号的频率，这是因为电容  $C$  的阻抗为  $1/j\omega C$ ，对于高频信号  $\omega$  较大只需要一个较小的  $C$  耦合即可达到低串联阻抗。而对于低频信号则需要较大的  $C$ ， $C$  的容值跟体积是相关的，也就意味着低频时用交流耦合需要很大体积的电容，这在某些应用场合是不合适的。接下来让我们看看如何正确的选择参考电压，使得产生正确的输出。分析参考电压时主要用到叠加原理，将信号和参考看做两个信号源，利用叠加原理将两者经过运放后的结果相加。参考电压的选择主要考虑两个因素：1、使输出信号的  $V_{pp}$  最大，充分利用运放的输出能力。2、根据后级的直流电平要求来设计，确保本级的直流输出能满足后级输入。

使  $V_{pp}$  最大时，参考电压的选取跟运放输出范围直接相关，由于运放的输出不都是轨到轨的，所以不能都按输出直流在  $V_{CC}/2$  来设定。应该按照输出直流分量在  $(V_{out_{max}} - V_{out_{min}}) / 2$  位置来选择参考的电压，这样才能保证输出的  $V_{pp}$  最大。

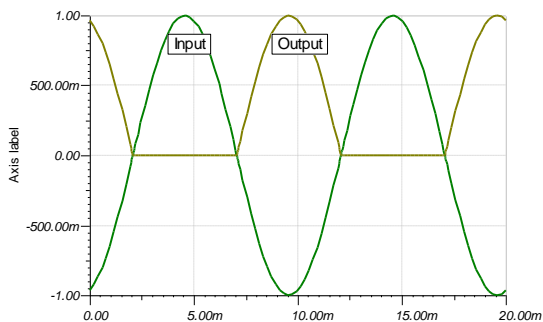
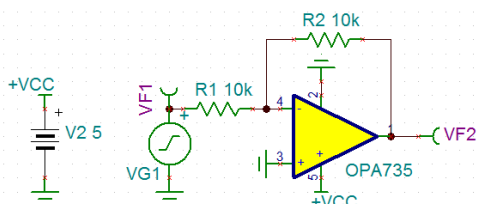
使本级的直流输出能满足后级输入时，从要求的输出直流分量反推出参考电压即可。例如运放作为 ADC 的输入缓冲时，由于某些型号的 ADC 对输入的共模电压（直流分量）有要求（例如 1.8V 或者 1.5V），选择参考电压时就要使运放的输出直流分量满足 ADC 的共模电压。

### 1、直流耦合型（输入信号不带 DC 分量）

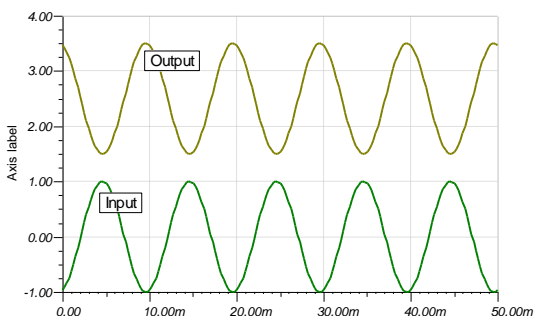
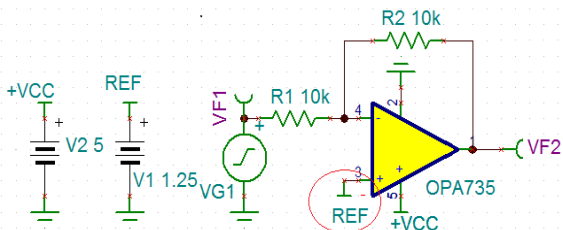
我们首先来看一个双电源供电的例子，同过 TINA 仿真，其输入输出信号如下图所示。图中可以看到当输入信号为正弦波时，经过反相放大，输入输出信号均以系统地 0 地位为中心，正负半周进行波动。



如果此时我们将上图的双电源的负电压直接改成 GND，输入相同的信号，我们会看到如下图所示的输入输出波形，可以看到由于只有正电源供电，输出信号的负半周无法被输出，为了解决这个问题，我们可以在输入端加入一定的直流偏置，从而将整个输出电压抬高。



通过正确的直流偏置，可以使得单电源供电的放大器输出能够在以  $V_{CC}/2$  为中心，得到较好的动态范围。



根据上图和叠加定理，我们得到：

$$V_{out} = V_{ref} \left( \frac{R_2}{R_1} + 1 \right) - \frac{R_2}{R_1} V_{in}$$

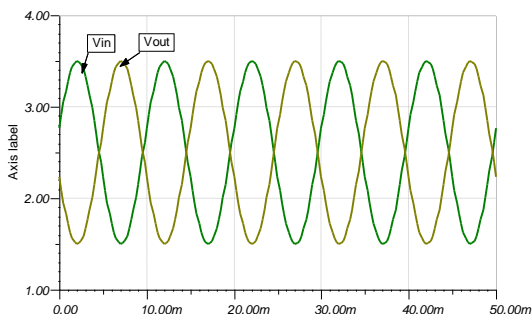
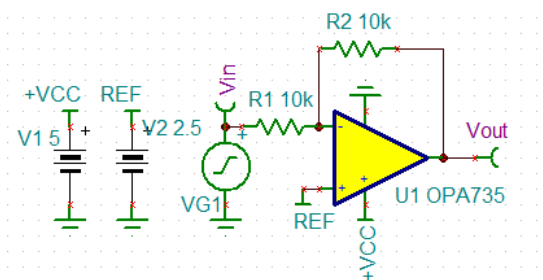
因为这里  $R_2=R_1$ ，整理得到：

$$V_{out} = V_{ref} * 2 - V_{in}$$

为了使输出信号在  $V_{CC}/2 = 2.5V$  上摆动，可以求得  $V_{REF}=1.25V$ 。输入输出信号波形图如上图右图所示。经过正确偏置的输出信号能以 2.5V 为中心，从而得到了最大的输出摆幅。

## 2、直流耦合型（输入信号带有 DC 分量）

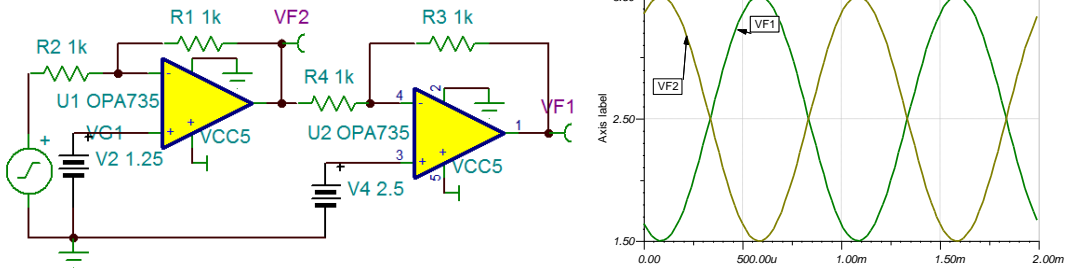
上面我们介绍了输入信号不带直流分量的单电源供电的应用，下面我们再来看下当输入信号中带有直流分量的情况。如下图所示：





$$V_{out} = V_{ref} \left( \frac{R3}{R4} + 1 \right) - \frac{R3}{R4} (V_{DC} + V_{AC})$$

比如用于两级放大，前级输出的  $V_{DC}=V_{CC}/2=2.5V$ ，根据上面公式计算，只需把第二级的  $V_{REF}$  设为  $V_{CC}/2=2.5V$  即可使  $V_{out}$  的直流在  $2.5V$ 。可以看到仿真图中第二级输出的直流分量保持在  $2.5V$ 。

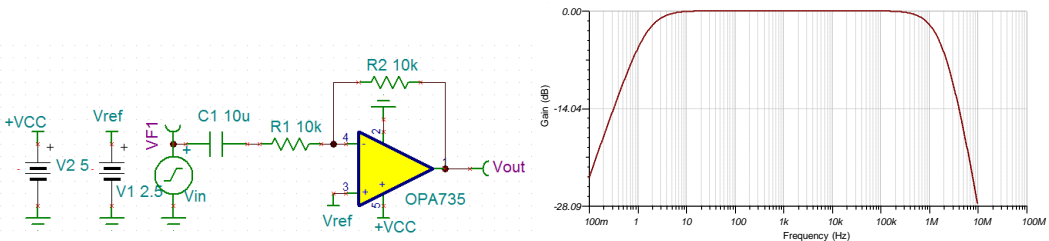


如果第二级不用参考进行直流偏置的话，由于第二级是反向放大器，来自第一级的 DC 信号将反向为负电压，但是运放是单电源供电没有负压，所以运放就会偏到 GND 电位。读者可以用 TINA-TI 仿真一下。

### 3、交流耦合型

从上面的分析我们看到，有几种情况会使得直流耦合型的偏置设定变得复杂，一种是放大倍数较大或呈小数时， $V_{REF}$  难以取整；另一种是当输入信号本身不是以 GND 为中心，而也带有直流偏置的时候，计算也会变得复杂。此时，如果我们对信号的直流信息不感兴趣，我们可以采用交流耦合的方式，更为简单的让输出在准确的  $V_{CC}/2$  上摆动。

交流耦合方式通过在信号输入端加入耦合电容，形成一个高通滤波器，隔离直流信号，仅对交流信号起到放大作用。以下图为例，C1 为耦合电容，其阻抗对直流信号来说无穷大。下图显示了该电路的频响特性，可以看到当输入信号频率超过 100Hz 后，C1 可以视为完全短路，此时交流信号的增益为  $G = -1$  (0db)



为了让放大器的输出以  $V_{CC}/2$  为中心，我们考察反相端的  $V_{ref}$  对输出的贡献。

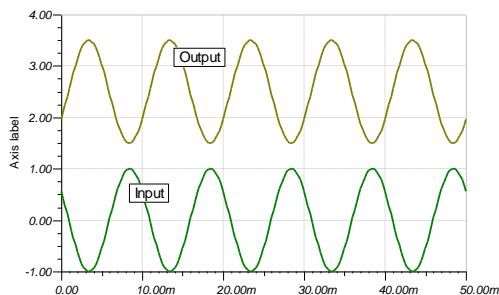
$$V_{out} = V_{ref} \left( \frac{R2}{Z1} + 1 \right) - \frac{R2}{R1} (V_{in} + V_{DC})$$

其中  $Z1$  为  $C1$  和  $R1$  串联后的阻抗，因为  $C1$  对直流电平有无穷大的阻抗，所以  $Z1$  也趋

于无穷大， $V_{DC}$  直流无法通过  $C1$ ，上式可以简化为：

$$V_{out} = V_{ref} - \frac{R2}{R1} V_{in}$$

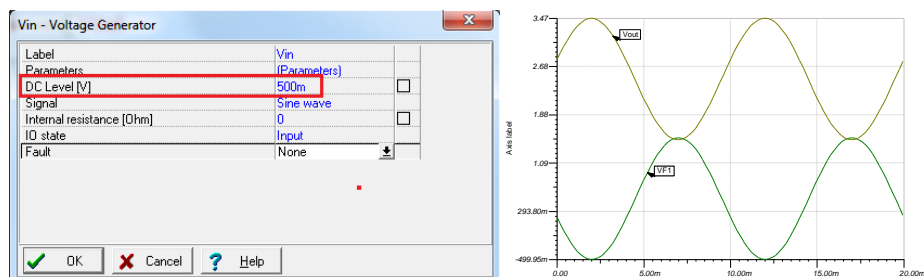
取  $V_{ref} = 2.5V$ ，得到如下图的输入输出结果：



采用交流耦合时，无论  $V_{in}$  中是否带有直流分量  $V_{DC}$ ，交流耦合放大器会阻止  $V_{DC}$ ，而只放大交流信号，如下式所示：

$$V_{out} = V_{ref} - \frac{R2}{R1} V_{in}$$

比如我们在 TINA 仿真中设定  $V_{in} = 0.5V + V_{AC}$ ，可以得到如下的输入输出结果：



可以看到虽然  $VF1$  信号 (input) 的直流分量增加，由于  $C1$  的 AC 耦合，不影响输出的直流。

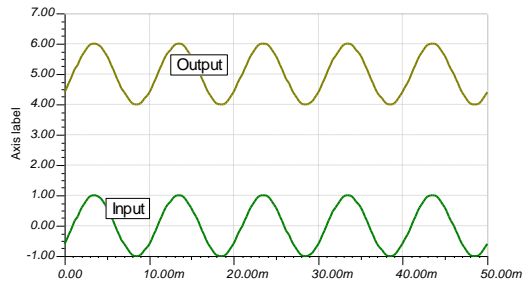
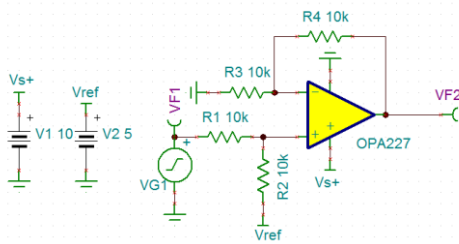
### 4.3 其他一些基本的单电源供电电路

我们以 OPA227 为例，来介绍其他一些常见的单电源供电的基本电路。OPA227 是一款高精度、低噪声的运算放大器，其失调电压低至  $5\mu V$ ，输入电压噪声小于  $90nVp-p$ ，供电电压范围也非常宽： $\pm 2.5V$  至  $\pm 18V$ 。此外，在设计单电源供电的电路中一定要考虑到其轨到轨特性的影响，尽量保证输出电压动态范围能够达到最大。

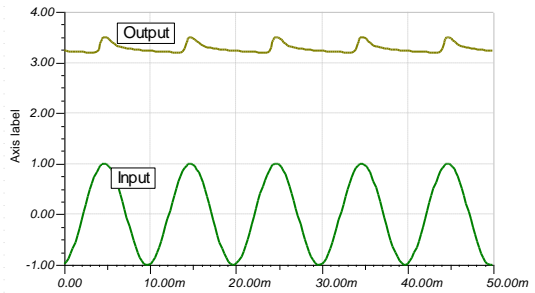
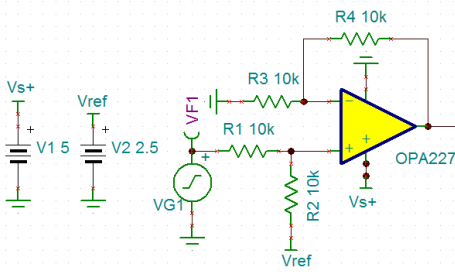
#### (1) 同相放大器，直流耦合

如下图所示电路，电源供电电压为  $10V$ ，同相输入端输入信号为  $\pm 1V$ ，参考电压  $V_{ref} = V_s + 2$ ，根据叠加定理： $V_{out} = V_{in} + V_{ref}$ 。通过加入直流偏置，使得输出电压在以  $+5V$

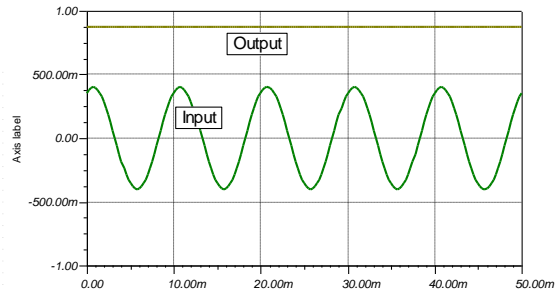
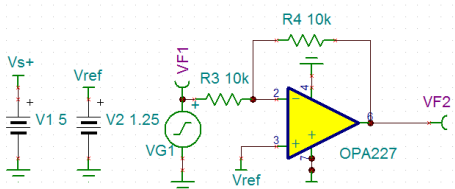
为中心处，能达到最大的动态范围。



但是上图电路的使用过程中需要考虑到 OPA227 的轨到轨特性，OPA227 不具有输入和输出的轨到轨特性。如果我们将上图中的 Vs 换成+5V，Vref 仍然为 Vs/2，按照理论分析，输出  $V_{out} = (\pm 1V) + 2.5V$ ，但是我们仿真的实际结果却会出现信号的失真，如下图所示。由于 OPA227 不具有轨到轨输出特性，根据数据手册可知，OPA227 输出电压范围(V+)-2 至(V-)+2 之间，对于下图的电路，其输出电压范围为 2V-3V，而理论的  $V_{out}$  范围为 1.5V-3.5V，超出了电压输出范围，从而造成了输出的失真。



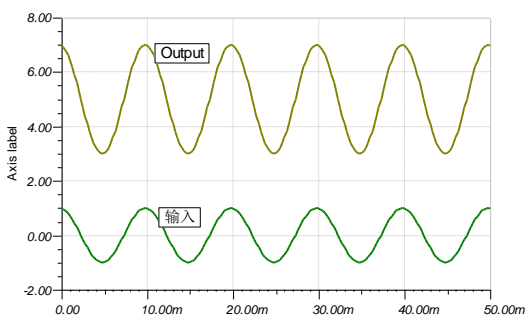
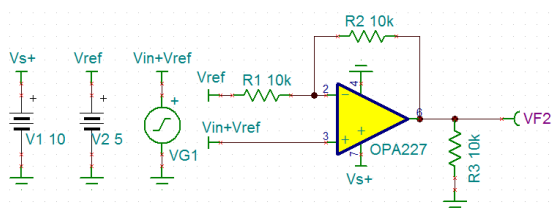
刚才考虑到的是轨到轨输出特性，下面我们将上图的电路图进行修改，参考电压为 1.25V，反相输入信号为  $\pm 400mV$  的正弦信号，得到下图所示的电路图，按照理论计算， $V_{out} = 2 * V_{ref} - V_{in} = 2.5V - (\pm 0.5V)$ ，在其输出电压范围 2V-3V 范围内，但是经过仿真我们看到图 4.10 输出一个直流电平。OPA227 也不具备轨到轨输入特性，查阅 OPA227 的数据手册，其输入电压范围：(V- + 2) 至 (V+ - 2)，这就要求同相和反相端的输入电压也在 2V-3V 范围内，我们在反相端提供的  $\pm 400mV$  的电压不能满足这一要求，从而导致了放大器设计的失败。



下面我们将上图的放大器两个输入端电压稍微改变一下，得到如下图所示的另外一种同相放大器。根据叠加定理：

$$V_{out} = 2*(V_{in} + V_{ref}) - V_{ref} = 2*V_{in} + V_{ref}$$

通过在同相和反相端都加入直流偏置，输出信号获得一个  $V_{s+}/2$  的直流偏置，从而达到保证输出的最佳动态范围。

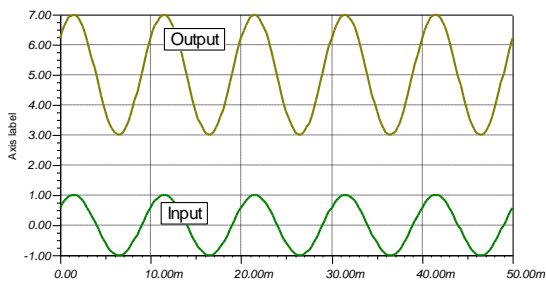
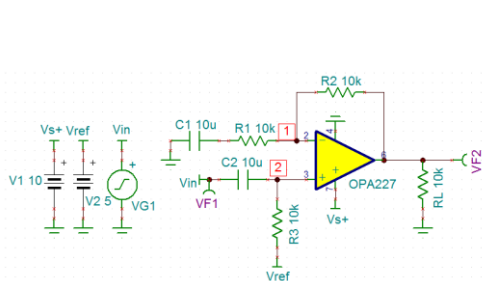


## (2) 同相放大器，交流耦合

如下图所示，为交流耦合型单电源供电同相放大器结构。隔离电容 C1，使得反馈环路只放大  $V_{in}$  的交流信号，对  $V_{ref}$  只有跟随作用，不对其进行放大，这样参考电压  $V_{ref}$  就与电路的闭环增益无关。隔离电容 C2，使得下图 2 点的参考电位不会随着  $V_{in}$  的输入变化而变化。根据叠加定理：

$$V_{out} = V_{ref} + 2 * V_{in}$$

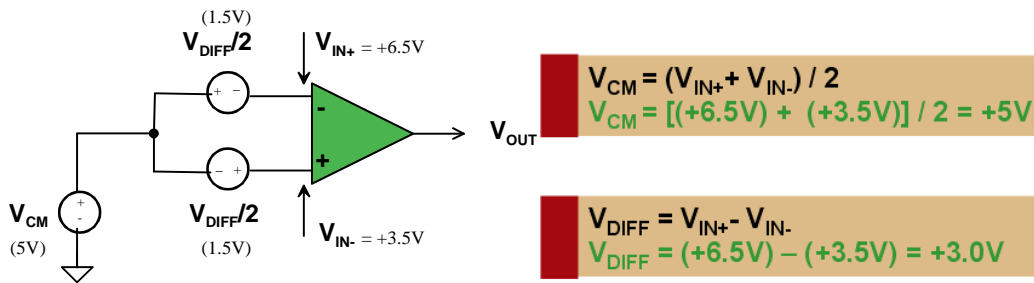
在上面的介绍中我们知道，OPA227 不是轨到轨输入的运放，因此对输入端的电压是有限制的，峰值为 1V 的正弦波无法直接加到运放的同相端和反相端。因此通过在同相端加入  $V_{s+}/2$  的参考电压，使得同相端输入电压达到输入电压范围；又根据放大器负反馈情况下，下图中 1 点和 2 点电压相等，使得同相端输入电压也能达到输入电压范围。



## 第五章 各种差动放大器解析

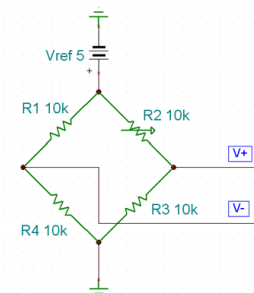
### 5.1 差分放大器基本概念

在工业系统中，许多传感器采用差分输出的方式来获得更好的噪声免疫力。在这些传感器的输出中包含了共模信号和差模信号：



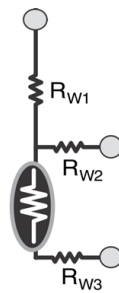
如上图，我们定义共模信号为放大器的同相和反相输入端含有的相同信号，这里的共模信号（Common Mode Voltage） $V_{CM}=5V$ ；我们定义差模信号为放大器的同相和反相输入端含有的不同信号，这里的差模信号（Differential Mode Voltage） $V_{DM}=3V$ 。对于绝大多数系统而言，共模信号是不含有信息的，引入它的主要目的就是为了提高信号的抗噪能力，比如差分信号在传输过程中耦合的噪声都以共模信号的形式出现，在接收端信号相减后即可消除；而差模信号则是真正含有信息的信号，我们在 PLC 系统的接收端需要做的就是抑制共模信号，提取和放大差模信号给 ADC 采集所用。最为典型的几种差分输出的传感器就是电阻电桥、RTD 测温电阻和电流并联检测器。

- Bridge Sensor



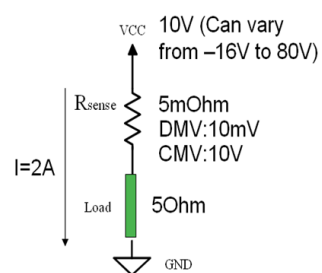
- Voltage/Current Excitation
- Moderate CMV
- Tiny DMV
- High Output Impedance

- RTD



- Current Excitation
- Tiny  $\Delta V/^\circ C$  due to Tiny  $\Delta \Omega/^\circ C$  ( $0.00385\Omega/\Omega/^\circ C$ )

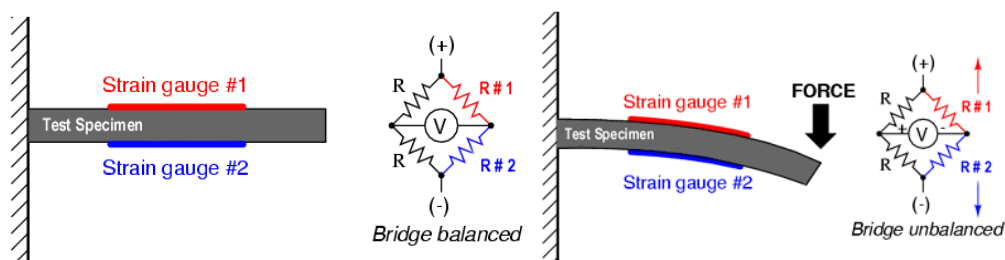
- Current Sensing



- Current Excitation
- High CMV (even higher than Amp's Power Rail)
- Small DMV

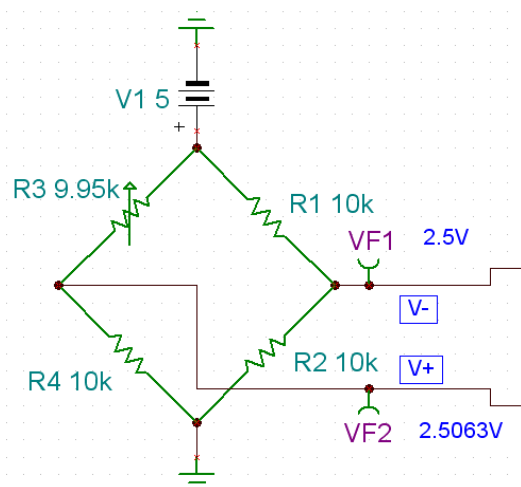
## 5.2 差分放大器

电阻电桥可以用电流源驱动，也可以用电压源驱动，其工作实质是由于外力作用，导致电桥臂上的一个或几个电阻阻值发生变化，从而破坏电桥的平衡，输出差模信号。通过调理和转换差模的信号的大小，即可以获得电阻变化的信息，从而再换算出外力的大小。如下面这个压力测试仪，上下两个应变片在外力作用下弯曲：一个被拉长，值以 $+\epsilon$  的比例变大；一个被压短，阻值以 $-\epsilon$  的比例变小。

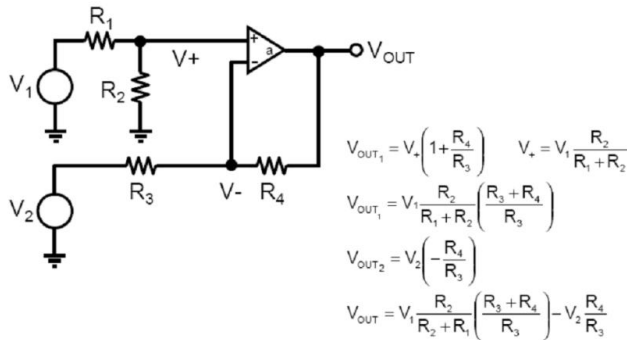


注：未受外力作用时，电桥平衡（左）；受到外力时阻值改变，电桥不再平衡（右）

这里我们用最简单的单电阻变化的电桥为例，说明信号调理过程中的挑战：



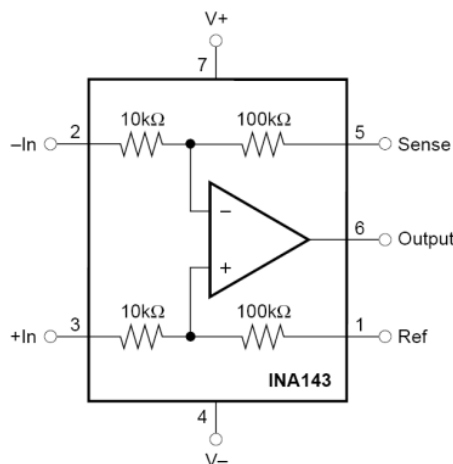
压力引起的电桥臂上应变片的形变实际上是非常的小，一个压力传感器的满量程差分输出通常都在  $20\text{mV}$  以下，而共模电压则通常在  $2.5\text{V}$  以上。如果直接对信号放大，共模信号会引起电路饱和。因此，首先我们需要进行共模抑制，提取出差模信号。如上图，共模信号为  $2.5\text{V}$ ，差模信号为  $6.3\text{mV}$ ，我们只需将  $V+$  减去  $V-$  即可，自然而然的，我们想到了运放的一个基本电路，减法器：



When  $R_2=R_1=R_4=R_3 \Rightarrow V_{out} = (V_1 - V_2) \times (R_4/R_3)$

所以，我们可以用运算放大器和外部电阻网络自己搭建一个差动放大器，但是这样的话，电路的共模抑制比（CMRR，定义为差模的信号放大倍数比上共模信号的放大倍数）是被外部电阻网络所限制。假如  $R_1, R_2, R_3, R_4$  中仅有一只电阻有 0.1% 的误差，导入上面的公式可以得到 CMRR 将下降到 66dB；若误差为 1%，CMRR 将下降到 46dB。那么，我们在通用电子市场上里通常能买到的最精密的电阻为多少误差呢？1%，而我们在学校里经常抓来使用的电阻常常只有 5% 的甚至更差的精度，这将使我们的共模抑制比更加“惨不忍睹”。上面的例子里， $V_{CM} = 2.5V$ ，若  $V_{DM} = 20mV$ ，60dB 的 CMRR 将使  $V_{CM} = 2.5V$  减小到 1/1000，此时  $V_{CM}$  仍将有 2.5mV，这相当于有用差模信号的 10%，对我们的测量结果有相当大的影响，因此我们需要更高的 CMRR。

TI 推出的集成型差动放大器将电阻网络放在运放内部（如下图为 INA143 的简化结构），通过激光微调的方式使得电阻网络的匹配达到非常高的水平——使得差动放大器的 CMRR 在直流处轻易达到 80dB 以上，有的产品在直流处能接近 100dB。同时，由于 4 只电阻都在运放内部被激光微调，他们的温度漂移也一致，从而在很宽的温度范围内获得一致的 CMRR 性能。



集成差动放大器除了 CMRR 高的优点外，还有一些其他的优点，以 INA143 为例：

1) 增益配置可选，比如 10 倍（2，3 脚为输入）或 1/10 倍（5，1 脚为输入）

2) 差动放大器可以接收大大高于供电电压的输入共模电压，如供电为  $\pm 6V$  电源供电时，增益为 1/10 时，可以承受  $\pm 55V$  的输入共模电压而不被损坏。这是因为虽然器件的共模电压很高，但是被内部电阻网络分压后，最终进入运放同相和反相端的电压还是会在允许的共模电压内。

3) 由于内部电阻网络匹配度高，可代替外部电阻网络，从而使得差动放大器成为增益误差非常小的放大器。可配置为加法器，同相/反相放大器，精密电流源等，请参考 INA143，INA133 的器件手册的第 9 页和第 10 页。

4) 差动放大器是仪表放大器的重要组成部分，如在 99 年的测量放大器一题中，虽然不允许使用仪表放大器成品，但是可以以差动放大器为核心，组建 CMRR 相当好的测量放大器。

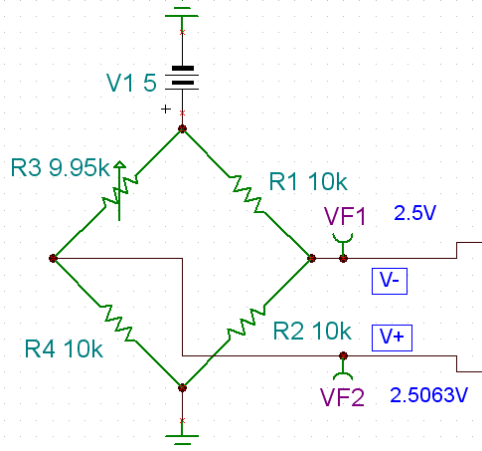
我们推荐使用的 TI 差动放大器有：

器件	电源电压 (+/-电源轨之差) (V)	带宽 (MHz)	$V_{IO}$ ( $\mu V$ ) (max)	CMRR @ DC (dB) (min)	其他特点	价格 (美元) (单位:片)	封装
INA133UA	4.5-36	1.5	450	80	单位增益	1.15	SOIC
INA2133UA	双通道版本的 INA133，高速精密差动放大器					1.8	SOIC
INA143UA	4.5-36	0.15	250	86	增益=0.1 或 10	1.05	SOIC
INA2143UA	双通道版本的 INA143					1.7	SOIC
INA157UA	8-36	4	500	86	增益=0.5 或 2	1.05	SOIC
INA117KU	10 to 36	0.2	1000	86	$\pm 200V$ CMV Range	2.7	SOIC
INA137PA	8-36	4	1000	74	Audio, High Slew Rate	1.05	DIP
INA2137PA	双通道版本的 INA137，音频差动线路接收器，增益=2 或 1/2					1.7	DIP

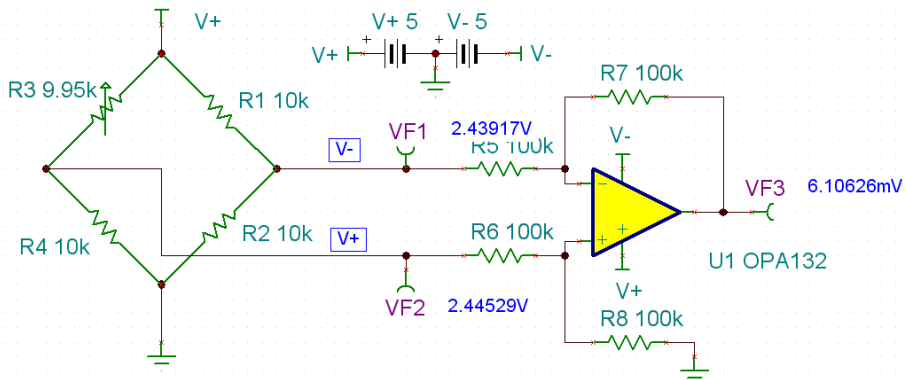
### 5.3 仪表放大器

然而，差动放大器也有其天生的弱点：由于电阻网络内置，使得其输入阻抗大大降低，比如当 INA143 的 3，2 脚作为为输入时，其输入阻抗降低到 10K 欧姆，这对高源阻抗的应用相当不利，因为过低的运放输入阻抗会称为信号源的负载，而且源阻抗的不匹配会造成差动放大器的电阻网络不再精密匹配，从而导致 CMRR 降低。我们用 TINA-TI 来仿真：

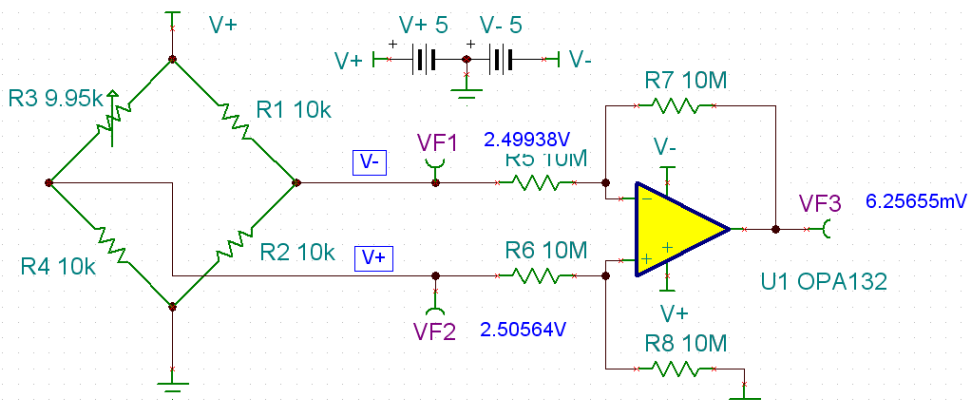




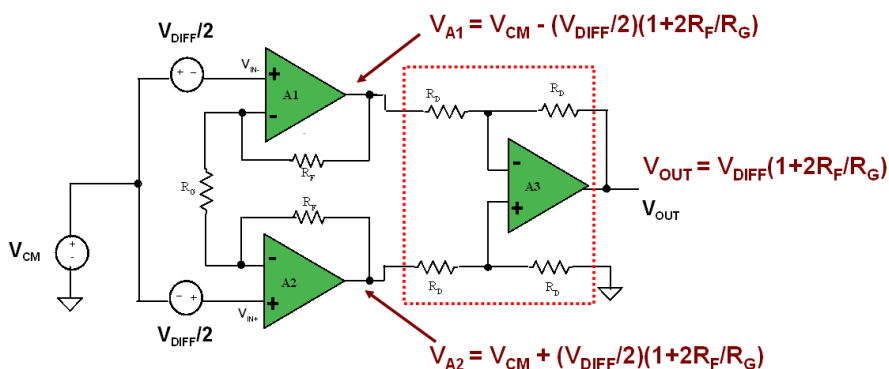
不接入差动放大器时，输出正确；



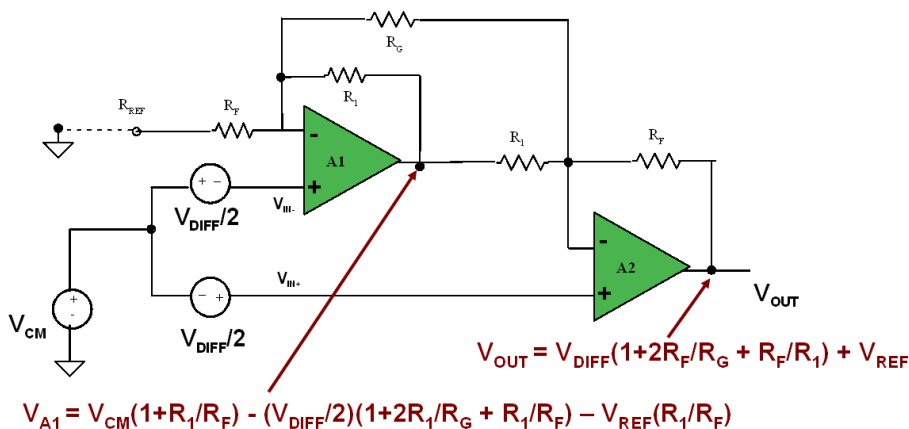
接入差动放大器（我们使用 OPA132 加上外部电阻网络来模拟一个增益为 1 的差动放大器）后，由于差动放大器较低的输入阻抗，反而成为了电桥输出的负载，电桥输出电压不再准确，最后的差模信号离了期望的 6.3mV 也有相当大的误差。我们将电阻网络的电阻值增大 100 倍到 10M 欧姆，可以获得接近于 6.3mV 的差模输出结果：



但是没有任何一家芯片厂商会制造电阻网络为 10M 欧姆的差分放大器，10M 欧姆的电阻占据了太大的芯片面积、带来非常大的热噪声、和偏置电流相乘后产生相当大的失调电压（所以这里用 FET 输入的 OPA132 为例，读者可以试用 OPA227 替换，即可发现 Bipolar 型放大器较大的偏置电流在 10M 欧姆电阻上带来的误差）、同时过大的反馈电阻非常容易造成运放不稳定（额外的 RC 极点被提前），因此对于惠斯通电阻桥这种源阻抗通常为 K 欧姆量级的应用中，差分放大器是不适合的。我们需要增加差分放大器的输入阻抗，于是我们在差分放大器的前面加入两个输入缓冲器作为第一级，并在第一级的外部通过  $R_G$  提供差分信号的增益（保持共模信号不变），在第二级（即差分放大器）提供第二次差分信号的增益，并抑制共模信号。这样差分信号可以被两级放大，因此仪表放大器的放大倍数可以相当大。同时，共模电压被抑制，由 CMRR 的定义，可以知道仪表放大器的 CMRR 可以比差分放大器更高，通常可以轻易超过 100dB，甚至达到 120dB。如下图，是对这种经典的三运放仪表放大器的推导（差分放大器为单位增益）：



除了三运放的仪表放大器，还有一种简化的两运放仪表放大器，它也能完成共模信号的抑制，并在直流处拥有和三运放仪表放大器相近的性能，当然，省略一个运放使得它拥有更低的成本，它每一级间的推导结果如下图所示：



两运放仪表放大器虽然价格低廉，并在直流处拥有同样优良的共模抑制比，但是由于输入引脚的信号路径不平衡（一个输入直接进入 A2，一个经过 A1 后才进入 A2），导致在频率稍高时 CMRR 急剧恶化。而三运放的仪表放大器可以提供最好的输入信号平衡，从而在频率稍高时（几百到数 kHz）也能达到极佳的 CMRR，如下图所示：

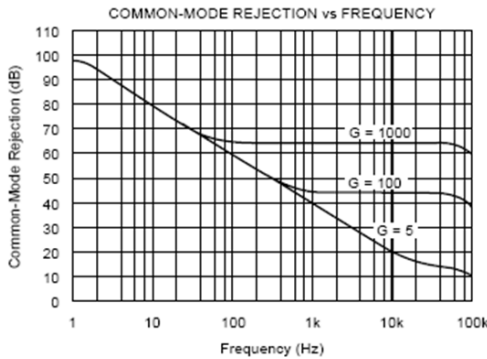


图 5.12 两运放仪表放大器 CMRR vs Fre

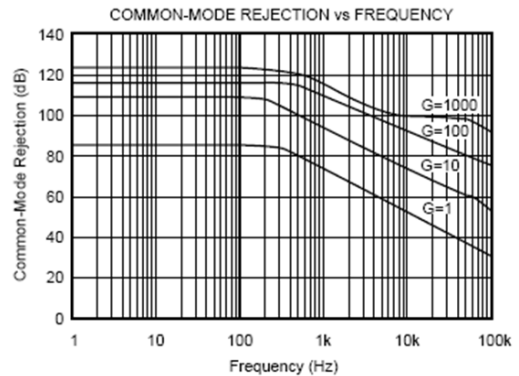


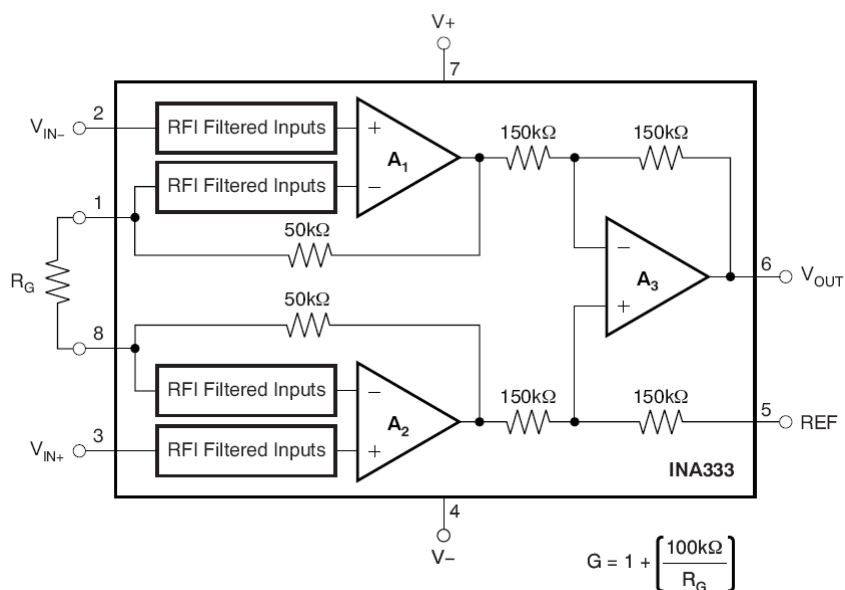
图 5.13 三运放仪表放大器 CMRR vs Fre

仪表放大器的 CMRR 随频率升高而降低的曲线

推荐使用的 TI 公司的仪表放大器有：

器件	电源电压 (V)	Gain	CMRR @ DC (dB) (min)	带宽 (kHz) G=100	V <sub>IO</sub> (uV) (max)	其他特点	价格 (美元) (单位:片)	封装
INA128PA	4.5-36	1-10K	120	200	60		3.05	DIP
INA2128UA	双通道版本的 INA128						4.9	SOIC
INA118P	2.7-36	1-10K	107	70	55		4.8	DIP
INA331AID GKT	2.7-5.5	5-1K	90	2000	500	R-R OUT	1.25	MSOP
INA2331AIP WT	双通道版本的 INA331						1.95	TSSOP
INA333AID GKT	1.8-5.5	1-1K	100	4	25	R-R I/O, 自归零	2	MSOP

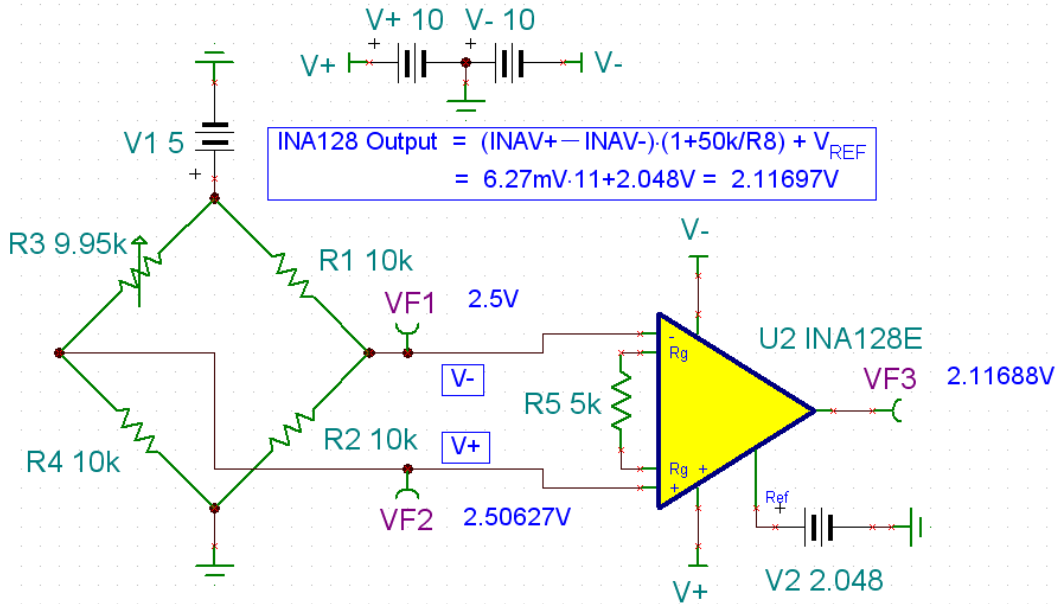
与差分放大器一样，仪表放大器也有其显著的优缺点，优点在于其输入阻抗非常高，共模抑制比非常好，适合用在信号源阻抗较高的需要抑制共模信号的场合，比如惠斯通桥，人体信号处理（在医疗信号处理中的模拟信号前端调理中，总是可以看到非常多的仪表放大器）。除此之外，TI 通过先进的模拟技术及工艺赋予了其仪表放大器一些新的特点，以 INA333 为例：



首先，INA333 是一个自归零的仪表放大器，和前面提到的运算放大器的自归零技术一样，INA333 通过比如斩波稳定等方法使其输入失调电压（最大 25 $\mu\text{V}$ ）及其漂移（0.1 $\mu\text{V}/\text{oC}$ ）非常的低；第二，INA333 是一个轨到轨输入输出的放大器；第三，内建的射频干扰滤波器可以有效减少空中电磁波对仪表放大器输入级的影响（手机信号，FM 电台信号无时无刻不存在在我们周围，特别是当输入走线或导线较长时，会产生天线效应将射频信号引入到 INA333 的输入级。虽然这些高频干扰由于 INA333 带宽的限制不会以高频信号的形式达到输出端，但它们会被运放输入级整流形成直流噪声，对于需要放大微弱信号的仪表放大器来说应该尽量消除这种噪声）；最后，REF 引脚可以使输出含有一个固定的直流偏置，如 2.5V，方便后端运放或 ADC 电路的设计，同样地，使用一个低阻抗电压源驱动它！

仪表放大器的缺点在于其不够灵活，使用方法单一，同时由于信号直接接入缓冲运放的输入端，导致输入共模信号的范围较窄，即使具有轨到轨输入的特点，也只能达到供电电源电压附近。

设计差分放大器和仪表放大器时，可以利用他们的 REF 脚，通过在其上添加一个电压可以用来调整差分放大器的输出直流偏置。如下图所示：



如上图，INA128 的输入 =  $V_{DM} * Gain + V_{REF}$ ，我们假设后端是一颗量程为 4.096V 的 ADC，因此我们通过  $V_{REF}$  脚将 INA128 的输出的直流偏置设置在 2.048V 上，这样当 R3 变大或变小时，INA128 无论是输出负还是正，最终都会在 2.048V 上下摆动，这样能获得最大的动态范围。但请务必小心的是，需使用一个低输出阻抗的电压源（比如通过运放缓冲）驱动  $V_{REF}$  脚，否则容易造成电阻网络的不匹配从而影响 CMRR，这一点非常重要！

现在，我们定量来计算一下并给出完整的运放链路。这里我们利用电阻电桥来测量一个未知电阻的阻值，假设这个电阻的变化范围为 9.9k 到 10.1k 欧姆，电桥输出的差模信号为 12.56mV 到 -12.44mV：

期望的精度为 0.1 欧姆，即需要 2000 个读数

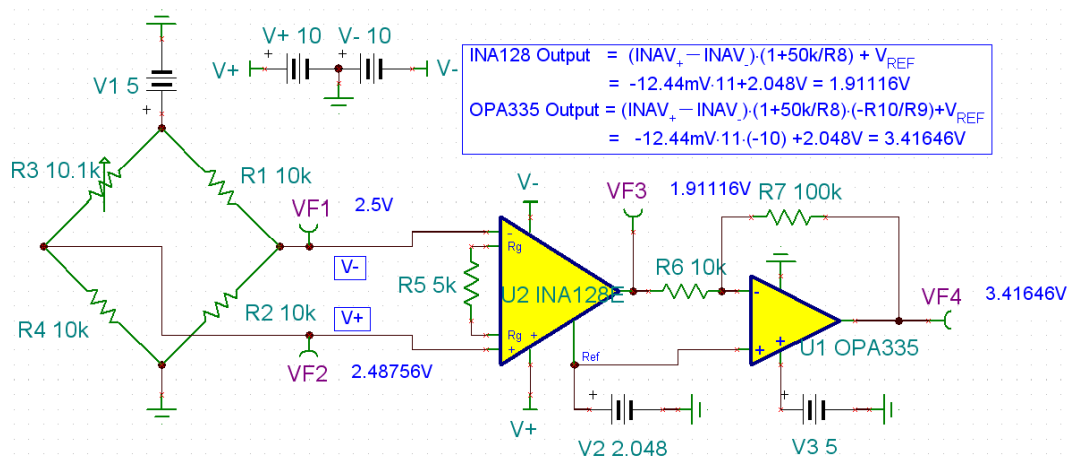
即在 25mV 的范围内需要 2000 个读数，即每个读数为 12.5uV

一个 12 位 4.096V 满量程输入的 ADC 的最小分辨率，即  $1LSB = 1mV \gg 12.5uV$ 。在电桥 25mV 的满量程差模输出中只能得到 25 个读数，远不能满足要求。

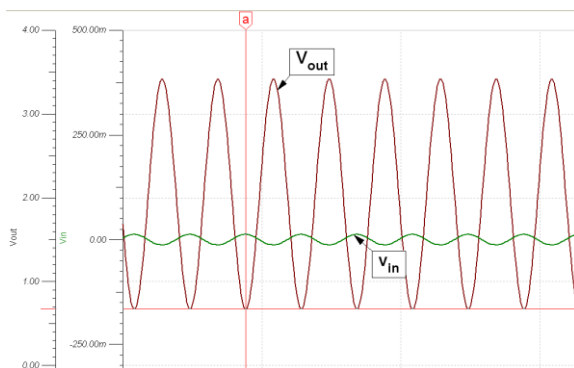
因此，我们可以把信号放大 110 倍，得到 -1.3684V 到 +1.3816V 的模拟电压，这时 1LSB 为 1mV 的 12 位 ADC 就可以获得 2750 个读书，满足设计要求。

接下来，在系统设计中，控制系统噪声（包括器件噪声，辐射噪声和传导噪声等）的峰值小于 1mV，从而确保 2750 个读数都是可靠的。

在前面，我们利用 INA128 完成了 11 倍的信号放大，下面我们再接一只自归零的 CMOS 运放 OPA335 来完成 10 倍的放大工作（减少 INA128 的失调误差影响）：

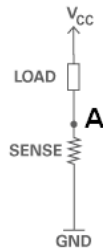


得到当  $R3=10.1\text{k}$  时的最终输出为  $3.41646\text{V}$ ，减去固定直流偏置  $2.048\text{V}$  得到  $1.3684\text{V}$ ，和我们开始计算的结果  $-1.3684$  一致。之所以没有了负号，是因为经过了配置成反相放大器的 OPA335 电路。另请注意我们是如何通过在 OPA335 的同相端加入  $2.048\text{V}$  来完成单电源供电运放的直流偏置设置的（同相端采用和反相端一致的直流偏置，设置为 OPA335 的共模电压，从而可以仅放大反相和同相端端的差模信号）。我们下面使用一个幅度为  $12.56\text{mV}$  到  $-12.44\text{mV}$  的正弦波来模拟输入电阻的变化，得到最终 OPA335 的输出波形如下：

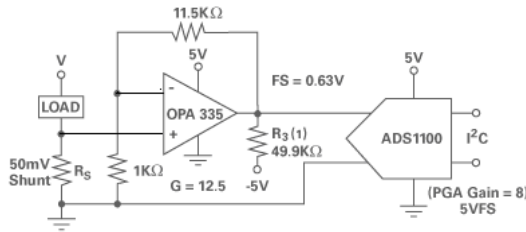


## 5.4 电流检测放大器

电流并联检测，就是通过测量置于电流路径上的电阻上的压降来监视电流的电路（尽管存在着其它技术，例如磁相关技术，但这里的讨论仅限于并联电阻电流测量）。并联电阻测量电流的方法主要有两种，高侧和低侧。低侧测量方法直接简单，它通过在 A 点处测量电流经过置于负载和地之间的电阻时所产生的压降来检测电流，如下图：

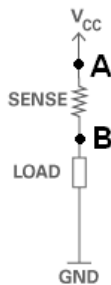


低侧电流测量的特点就是直接简便，只需一个运算放大器便可完成测量，且非常准确：



但其在接地路径上加入了阻值，这非常不利，因为流入地平面的电流将在感应电阻上产生电压，这个电压将以地平面噪声的形式出现在系统的所有地节点上。由于数字电路在 0, 1 间切换，导致电流将是动态的，这将在地平面上形成高频噪声，影响模拟部分的精度甚至引起数字部分的误动作。所以若能接受地平面的噪声，低侧电流测量是最简单最好的方法。若不能接受，我们可以选择高侧电流测量。

高侧电流测量技术通过测量 A 点和 B 点间电流经过置于电源和负载间的电阻时所产生的压降来测量电流，如下图：

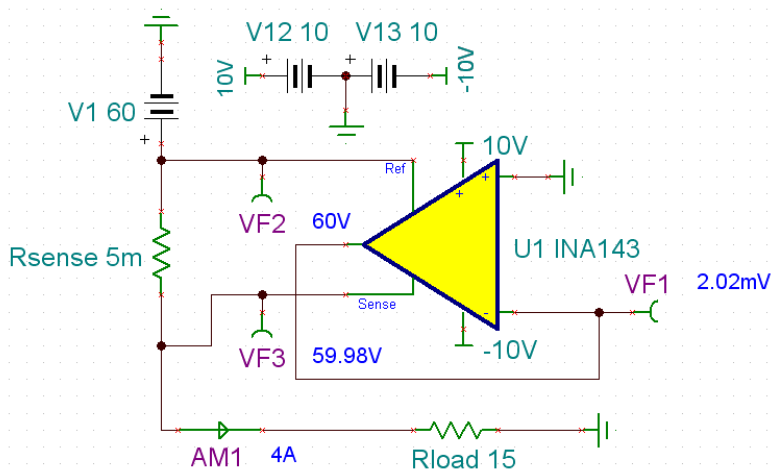


高侧电流检测器的优势和低侧相比非常明显，它直接连接至电源，并且可以检测所有的下行故障以及触发适当的更正措施，并且不会产生额外的接地干扰。但它对信号调理提出了更高的要求，因为一般我们选择 10m 欧以下的电阻做为感应电阻，这样在感应电阻上不会产生大的压降，从而减少对后端系统的影响同时减少无用功率消耗，当这样的话，在 AB 间会有一个 mV 级的差模电压，同时在 AB 点处存在等于 VCC 的共模电压。所以我们需要非常好的共模抑制比和能接受非常高且经常变动的共模电压（经常超出放大器所使用的电源轨的限制）。备选的有差动放大器和电流检测放大器，差动放大器通过衰减输入信号并相减来实现高

共模信号的抑制，而电流检测放大器通过高耐压的晶体管输入级和电阻将电压转化为电流，进行电流的相减，再通过第二级放大并转化为电压信号(或不转化)再输出。因此电流检测放大器通常还拥有较大的带宽和响应速度，两者的优劣列表简述如下：

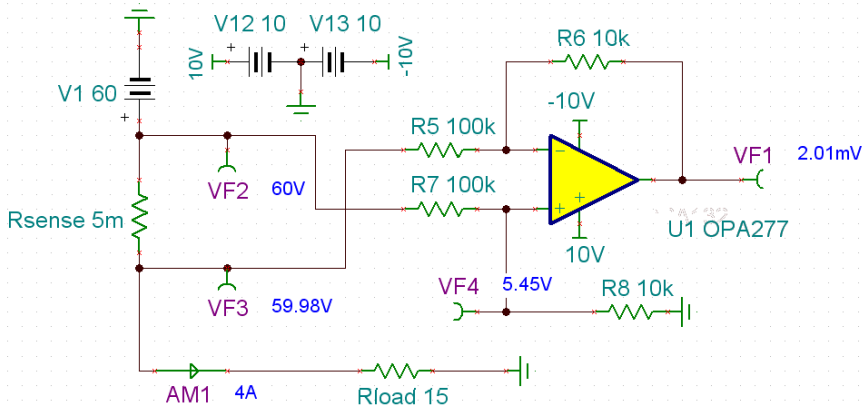
特点	电流检测放大器	差动放大器
速度	快，可测量瞬时电流	慢，适合测量平均电流
输入 CMRR (DC)	高， >100dB	80dB
输入 CMRR (PWM)	80dB	80dB
静态时输入级漏电流	低	由于输入级分压电阻网络的原因，“漏电流”大
外部滤波器	输入级之后	输入级前或后均可
输入超出范围	可能损坏输入级晶体管，危害大	分压电阻网络在输入级晶体管前，危害小

下面我们假设 VCC 为 60V，负载为 15 欧姆，这样电流大小为 4A。我们选用 5m 欧的并联测流电阻，用 INA143 和 INA194 来分别做电流检测。



如上图，±10V 供电，配置成 0.1 倍增益的 INA143 的确可以实现 60V 高共模电压下的电流检测。60V 的共模输入电压被其内部的电阻网络分压后，实际进入运放输入级晶体管上的共模电压落在了供电电源轨内，但同时有用差模信号也被衰减了 10 倍，从 5m 欧电阻器两端的 20mV 衰减到最终输出的 2mV，以至于运放自身的 20uV 失调电压现在看上去都这么刺眼。让我们拆开 INA143，给出更直观的等效电路如下：





这里可以看到 VF4 即为真正进入运放输入级晶体管的共模电压，落在了电源电压轨内。若使用 INA194 来调理同样的测流电路，TINA 仿真结果如下：

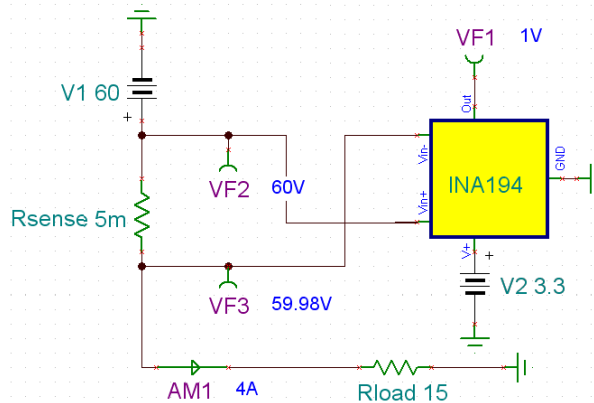


图 5.23 INA194 电流检测电路

非常让人振奋的结果，3.3V 单电源供电的 INA194 成功抑制了 60V 的共模电压，并将 5m 欧并联测流电阻上的 20mV 差模放大了 50 倍，得到了精确的 1V 输出结果！

推荐使用的 TI 电流检测放大器和功率检测器：

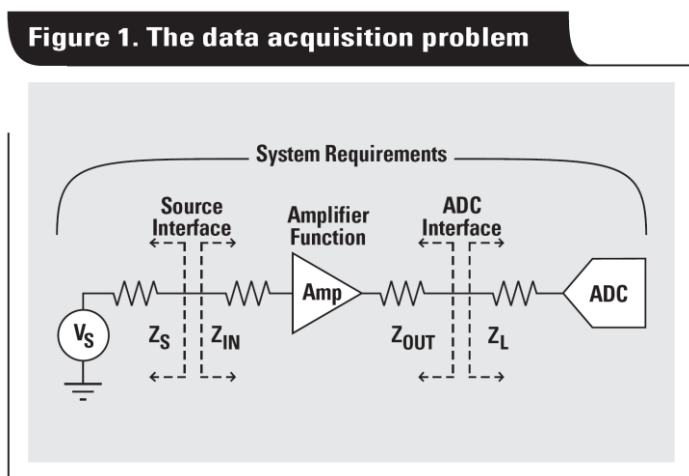
器件	电源电压 (V)	Gain	CMRR @ DC (dB) (min)	输入共模电压范围	其他特点	价格 (美元) (单位:片)	封装
INA200AID	2.7-18	20	100	-16 到 80V	内建比较器	0.9	SOIC
INA194AIDBVT	2.7-18	50	100	-16 到 80V		0.8	SOT23
INA213AIDCKT	2.7-16	50	100	-0.3 到 26V	双向电流检测，零温漂	0.75	SC70
INA209AIPW	3-5.5	程控	100	0 到 26V	内建 ADC，完成电流，电压和功率测量功能	3.5	TSSOP

上表中的 INA209 是一个数模混合器件，内建 ADC 和乘加器，可测量电流，电压和功率并将结果保持在寄存器中，通过 I2C 接口读取。同时内部有数字比较器（看门狗），一旦寄存器中的值超过预定阈值，INA209 就会输出电平跳变以触发控制系统的保护程序。

## 5.5 全差分运算放大器

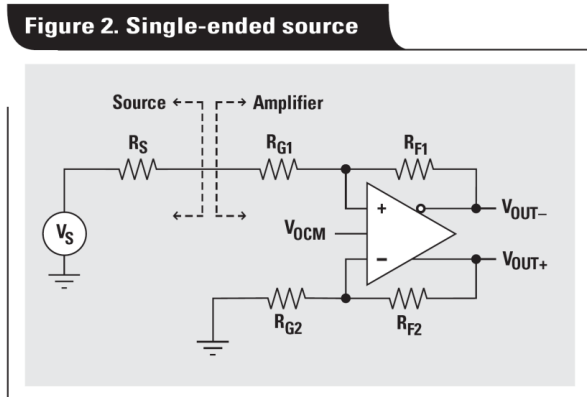
TI 公司的 THS45xx 全差分运算放大器系列具有高带宽、低失真以及低噪声的特点，非常适合于运用在 12 位或者 14 位的数据转换器中。

如下图所示，数据采集系统可以分成 4 个部分：整个系统的指标需求、信号源接口、放大器的功能以及 ADC 接口。必须要采用合适的放大器功能去实现 ADC 与信号源之间的接口以达到系统的需求。



### A. 信号源与放大器的接口

让我们考虑单端信号源，使用全差分放大器来实现单端到差分的转换。放大器的输入阻抗是放大器设计中最重要的一点，差分运算放大器也是如此。



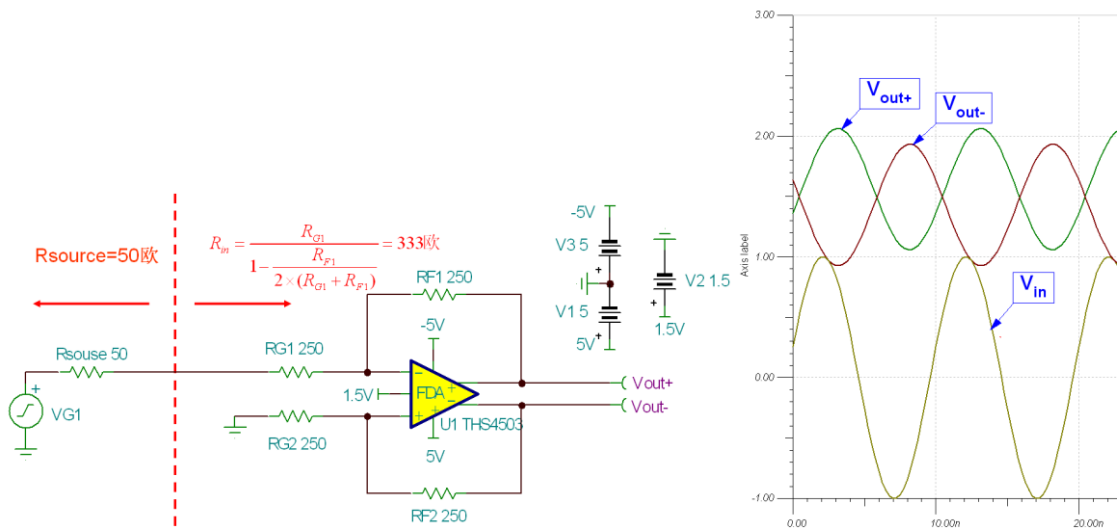
我们将以这个电路为基础，将一个输入±1V 的 100MHz 正弦波，转换为满足 ADS5500 输入的差分信号。查阅 ADS5500 的数据手册，在输入部分有这样的描述：

ANALOG INPUT			
Differential input range	2.3		V <sub>PP</sub>
V <sub>CM</sub> Input common-mode voltage <sup>(1)</sup>	1.45	1.55	1.65
	V		

给模拟输入留出一些净空，我们的设计目标即为一个差模电压为 2V<sub>pp</sub>，共模电压为 1.5V V<sub>CM</sub> 的差分信号对。

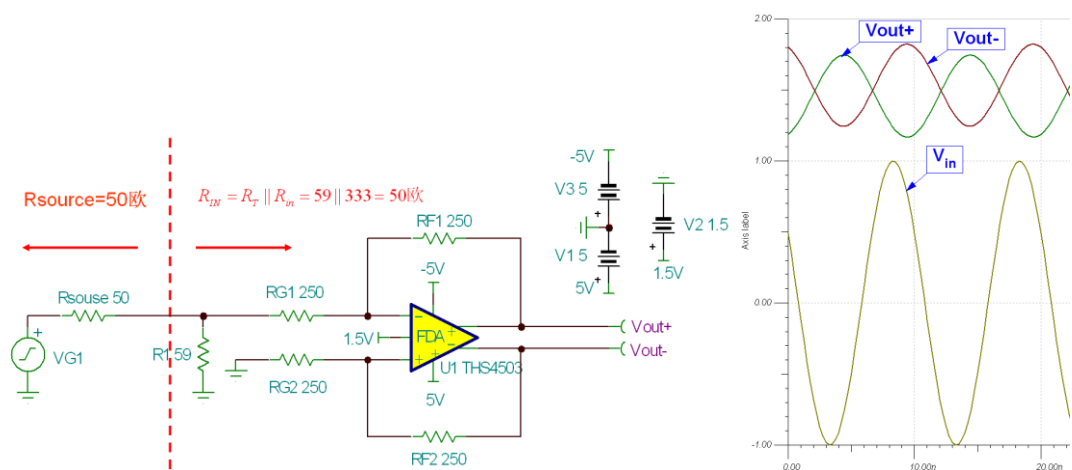
### 平衡与增益

与差动放大器（INA）一样，全差分放大器的电阻网络的平衡也非常重要，当稍微复杂的是，在中频采样中，信号路径上的阻抗匹配是非常重要的。常用的信号源的输出阻抗为 50 欧姆，如下图所示：

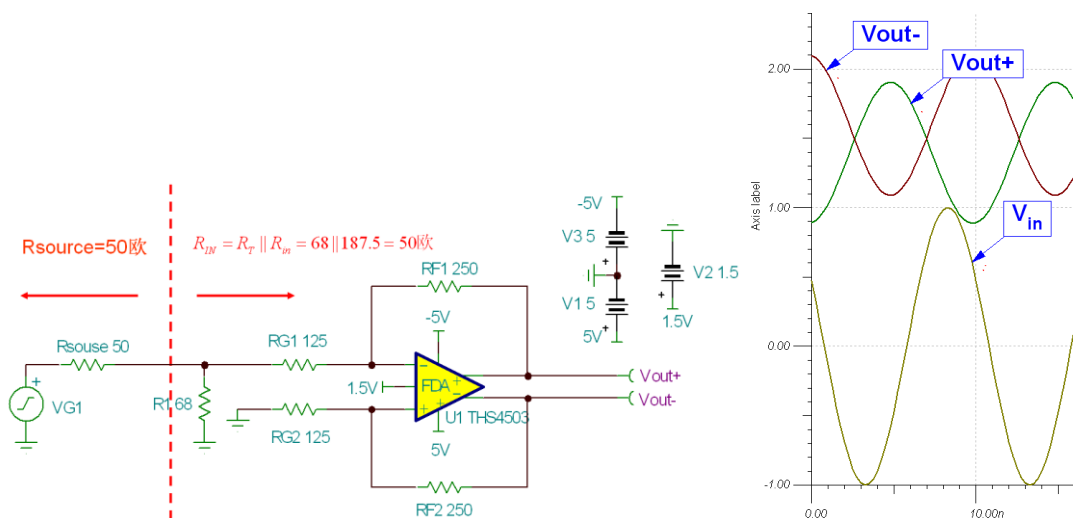


上图左的问题在于忽略了阻抗匹配（信号源的输出阻抗为 50 欧姆，要求运放的输入阻抗也为 50 欧姆，从而避免信号的反射），同时在全差分运放的单端转差分操作中忘记了这个 50 欧姆的源阻抗，反相输入端的  $R_G = R_{G1} + R_{source}$ ，破坏了原来  $R_{G1}$  和  $R_{G2}$  相等的关系，结果得到了上图（右）中的不匹配的输出结果。

让我们首先解决阻抗匹配的问题，再想办法保持全差分放大器的平衡。首先，计算出上图中差分放大器的输入阻抗  $R_{in}$  等于： $R_{in} = R_{G1} / (1 - K / (2 \times (1 + K)))$ ， $K$  为放大器的增益，这里的  $K = R_{F1} / R_{G1} = 1$ ，得到  $R_{in} = 333$  欧姆。为了使  $R_{source}$  和  $R_{in}$  能够匹配。我们可以放置一个  $R_T$  和  $R_{in}$  并联，使得新的输入阻抗： $R_{IN} = R_T || R_{in} = 50$  欧，反推得到  $R_T = 59$  欧姆：



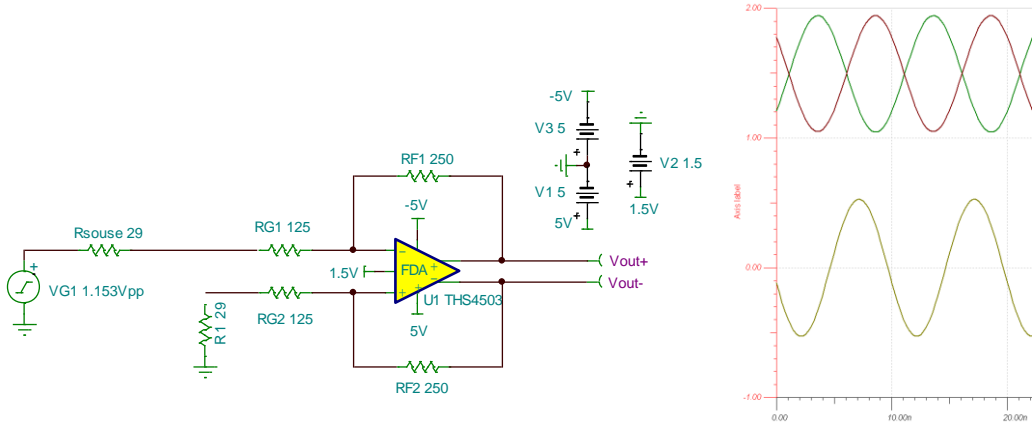
通过放置  $R_T$ ，我们解决了阻抗匹配的问题，但是我们由于信号源的输出阻抗和运放的输入阻抗的分压作用，输出信号的幅度降低了一半。于是，我们降低  $R_{G1}$  为原来的一半即 125 欧姆，重复上面的设计过程：



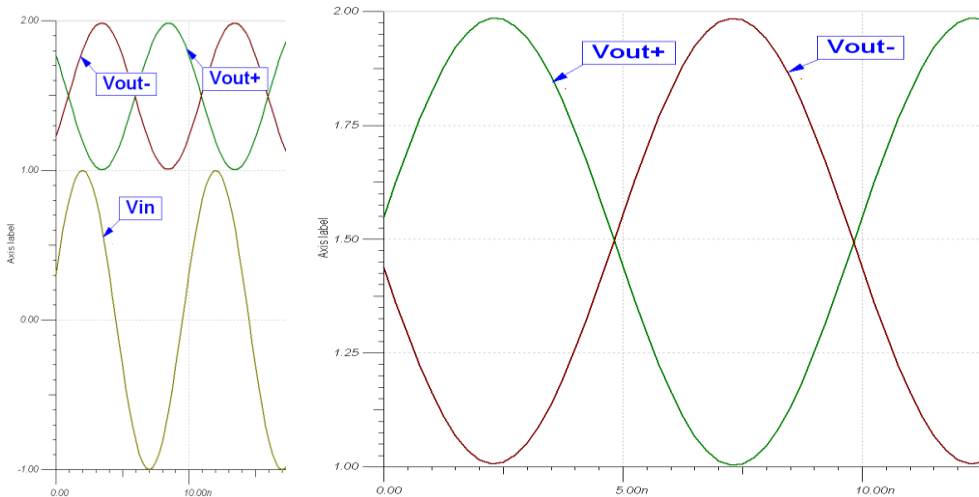
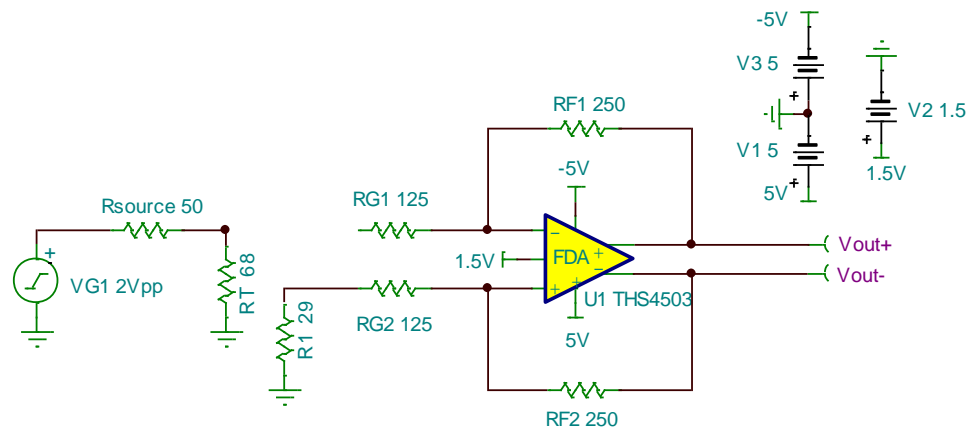
更改  $R_{G1}=125$  欧姆，设置  $R_T=68$  欧后，THS4503 的输入阻抗为 50 欧姆，衰减两倍和放大两倍抵消后，信号的幅度恢复了差模 2Vpp。但是差分信号仍然没有平衡，我们需要对  $R_{source}$  和  $R_T$  进行戴维南等效电路分析，得出一个等效电路：



于是，我们在 RG2 端也串入一个 29 欧到地的电阻，就可以获得平衡的输出：



上图为等效电路，实际的最终电路如下：



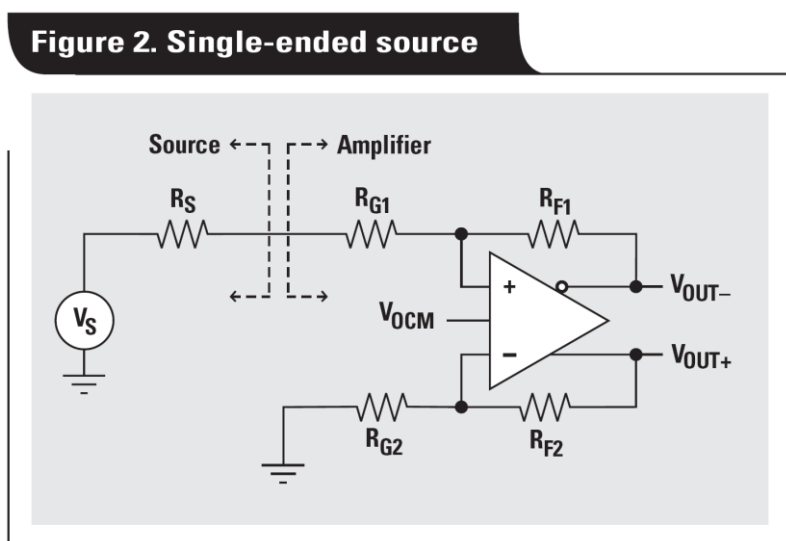
至此，我们成功将单端输入的 $\pm 1V$ ， $100MHz$ 正弦波转化为了 $2V_{pp}$ 差模信号， $1.5V$ 共模信号的差分对。值得强调的是， $1.5V$ 共模信号的设置是由 THS4503 的  $V_{OCM}$  的引脚输入  $1.5V$  直流电平来提供的，这个  $1.5V$  的直流电平在实际设计中由 ADS5500 的  $V_{CM}$  引脚输出来提供，这个直流电平不包含任何有用的信息，但是为差分信号满足 ADS5500 的输入范围提供了参考共模电压，注意 ADS5500 的这个输出电压范围在  $1.45V$  到  $1.65V$  间，这其实是无关紧要的，我们这里仅以  $1.5V$  为例子。在后面我们会详述 THS4503 的  $V_{OCM}$  引脚。

### 输入共模电压

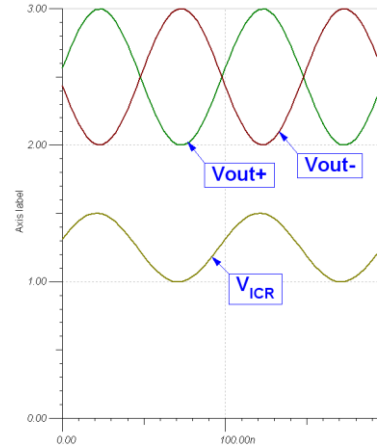
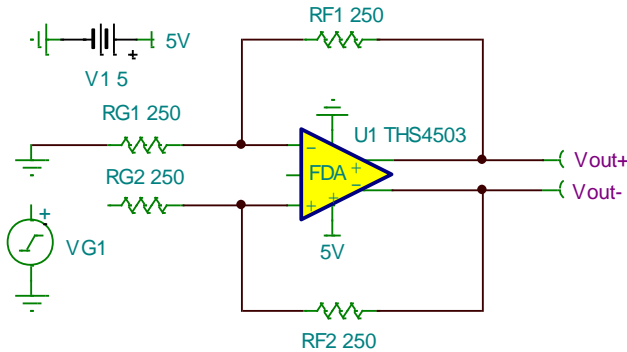
不能够超过运算放大器的输入共模电压 ( $V_{ICR}$ ) 的范围。假设运算放大器工作在线性区域，同相和反相输入管脚间的压降只有若干毫伏；因此通过确定某一输入管脚上电压就可确定共模电压的大小。运算放大器反相输入管脚上的电压等于：

$$V_{IN-} = V_{OUT+} \times \frac{R_{G2}}{R_{G2} + R_{F2}} = V_{ICR} \quad (6-1)$$

为了确定运算放大器的  $V_{ICR}$ ，反相输入管脚的电压可以通过  $V_{OUT+}$  的极限值来估算。当放大器工作在单电源模式下并且需要提供高增益的时候，输入共模电压的范围会更明显地影响放大器的性能。



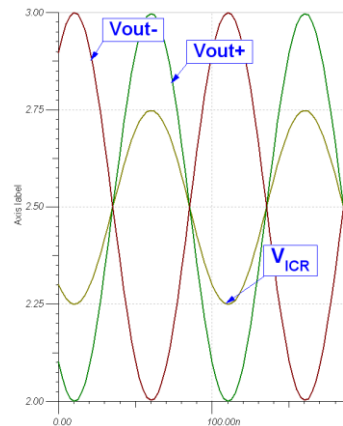
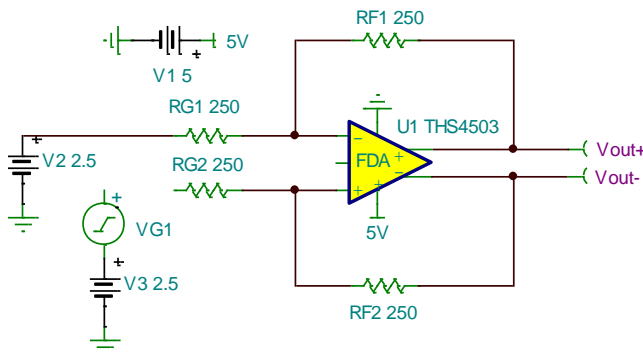
例如，假设 THS4503 采用如上图配置，工作在  $+5V$  单电源下，输入信号  $\pm 1V$ ， $10MHz$  正弦波， $V_{OCM}=+2.5V$ （当  $V_{OCM}$  悬空时， $V_{OCM}$  的电压即为电源轨的中点），差分输出电压等于  $V_{OD} = 2V_{pp}$ ，则  $V_{OUT+}$  在  $2V$  到  $3V$  间摆动，仿真如下：



一个放大器的增益等于 1 (即  $RF/RG=1$ , 代入式 4.1, 得到  $V_{IN-} = V_{ICR}$  均从 1V 到 1.5V), 此时的共模输入电压范围  $V_{ICR}$  从 1V 到 1.5V。THS4503 在 5V 供电时的输入共模电压为:

PARAMETER	TEST CONDITIONS	THS4502 AND THS4503					
		TYP	OVER TEMPERATURE			MIN/ TYP/ MAX	
		25°C	25°C	0°C to 70°C	-40°C to 85°C		UNITS
<b>INPUT</b>							
Common-mode input range		1 / 4	1.3 / 3.7	1.6 / 3.4	1.6 / 3.4	V	Min

THS4503 在 5V 单电源供电时的输入共模范围的典型值为 1V 到 4V, 这里计算得到的 1V 到 1.5V 的输入共模电压范围正好满足要求。实际上, THS4503 的最优输入共模范围被设计为电源轨的 1/2 处, 若输入信号的共模电压为  $(V_{EE}+V_{CC})/2$  时, 可以得到最好的动态范围。例如, 上图中, 我们的 THS4503 的单端输入信号是以  $V_{EE}$  (这里为地电平) 为参考的 ( $\pm 1V$  输入), 而 THS4503 在 5V 单电源供电时的最佳共模信号为 2.5V。因此, 如果输入信号以 2.5V 为直流偏置, 那么我们可以采用下面的电路来进行放大:

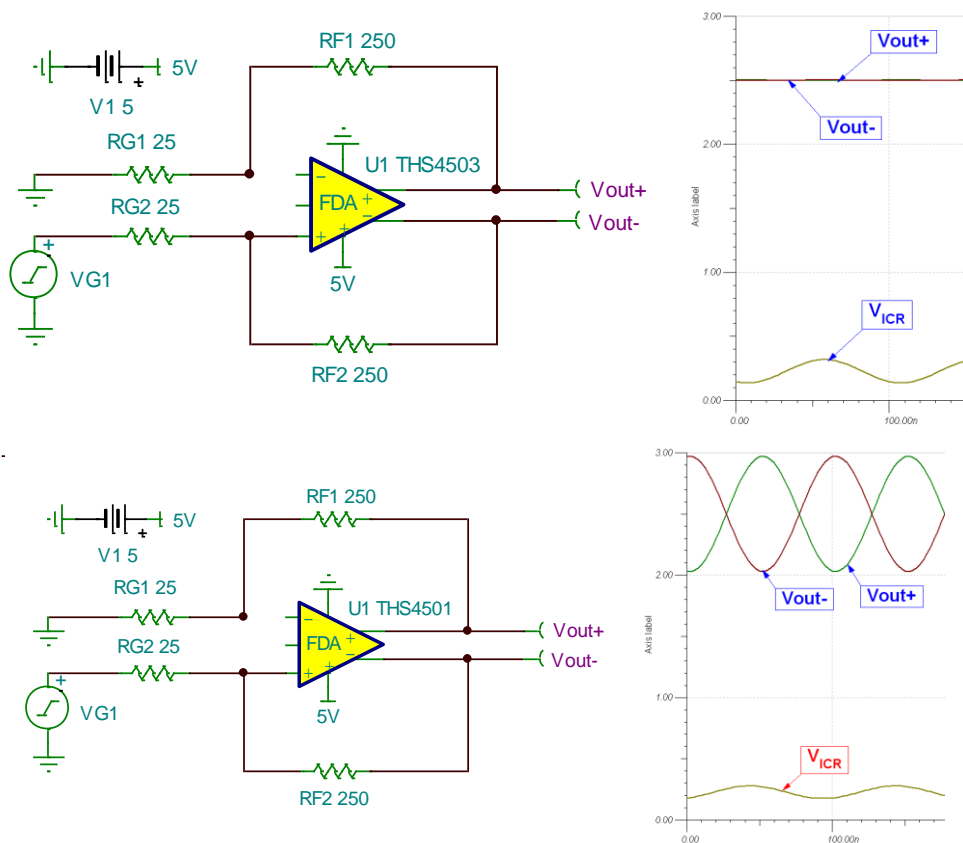


如上面的仿真结果， $V_{ICR}$  以 2.5V 为直流电平，从而在其允许的范围内（1V 到 4V 间）可以获得最大的动态范围。因此，若输入信号以  $(V_{EE}+V_{CC})/2$  为参考，应该选择 THS4503；如果输入信号以  $V_{EE}$  为参考，我们可以选择 THS4501，其输入共模电压范围如下：

PARAMETER	TEST CONDITIONS	THS4502 AND THS4503					MIN/ TYP/ MAX
		TYP	OVER TEMPERATURE			UNITS	
		25°C	25°C	0°C to 70°C	-40°C to 85°C		
<b>INPUT</b>							
Common-mode input range		-0.7/2.6	-0.4/2.3	-0.1/2	-0.1/2	V	Min

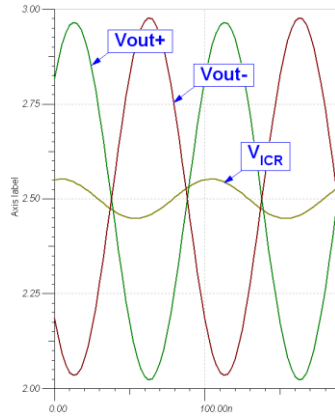
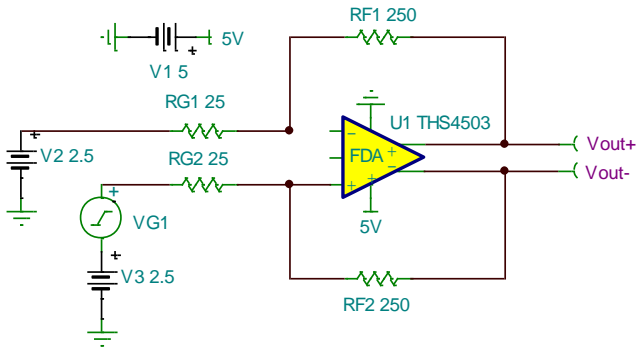
THS4501 的应用在下面这个例子中得到体现：

降低输入信号的幅度为  $\pm 0.1V$ ，设定放大器的增益等于 10（即  $R_F/R_G=10$ ，代入式 4.1，得到  $V_{IN-} = V_{ICR}$  均从 0.18V 到 0.27V），此时的共模输入电压范围  $V_{ICR}$  从 0.18 到 0.27V，非常接近电源的最小值，对于 THS4503 来说，已经无法实现放大，而对于 THS4501 来说，却仍然可以正常工作：



通过修改电路，让 THS4503 的输入信号以 2.5V 为参考，我们也可以用 THS4503 得到期望的结果，如下图：





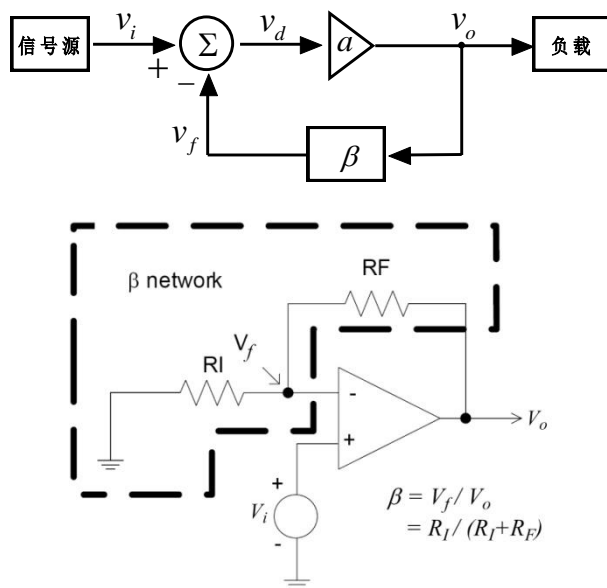
## 第六章 放大器的稳定性

负反馈电路在运算放大器的应用中起着非常重要的作用，它可以改善运放的许多特性，比如稳定增益，减小失真，扩展频带，阻抗变换等。但是任何事情都有两面性，同样地，负反馈的引入也有可能使得运放电路不稳定。不稳定轻则可能带来时域上的过冲，而最坏情况就是振荡，即输出中产生预料之外的持续振幅和频率信号。当不期望的振荡发生时，通常会给电路带来许多负面影响：一个最明显的例子是，当恒压源通过运放缓冲后送到 ADC 的参考电压端，如果运放发生振荡，会给整个电路的测量结果带来完全不可靠的数据。

本章中主要分析了电压反馈型运算放大器不稳定的原因；给出了使用波特图来分析运放稳定性的方法；最后结合 TINA-TI SPICE 仿真软件，通过一个实例介绍了分析和解决运算放大器稳定性问题的方法。关于本章使用的断开环路获得环路增益曲线的方法的更多信息可以参考 TI 公司线性产品应用经理 Tim Green 先生所撰写的《Operational Amplifier Stability》一文。

### 6.1 运算放大器为什么会不稳定？

要分析和解决运放的稳定性问题，首先要清楚为什么运算放大器会不稳定。我们还是先从负反馈电路谈起，以同相放大器的方框图为例来推导反馈系统的一系列方程，如下图所示。同时为更形象地描述运算放大器中的负反馈，绘制一个与负反馈电路等效的同相放大器，注意  $\beta$  等系数在两图中的对应关系。



在这个负反馈电路中，有三个重要的部件：

一个增益模块，其增益为  $a$ ，他接受差值信号  $v_d$ ，并产生输出信号  $v_o$ ，即  $v_o = av_d$ 。当这个增益模块为一运算放大器时， $a$  就是该运放的开环增益  $A_{ol}$ 。

一个反馈网络，产生一个反馈信号： $v_f = \beta v_o$ ，式子中的  $\beta$  为该反馈网络的增益，称为该网络的反馈系数。

一个求和点  $\Sigma$ ，它产生差值信号： $v_d = v_i - v_f$ 。这就是负反馈的得来：我们总是将  $v_o$  的一部分，即  $v_f$ ，回馈给输入端，然后从  $v_i$  中减去它以形成一个减小了的信号  $v_d$ 。如果换成相加，则成为正反馈。

令该电路的闭环增益为  $A_{cl}$ ，从上面的分析可推出：

$$A_{cl} = v_o / v_i = \frac{a}{1 + a\beta} = \frac{A_{ol}}{1 + A_{ol}\beta},$$

其中  $A_{ol}\beta$  非常重要，我们称之为环路增益。从上式看出，一个系统稳定与否主要取决于环路增益  $A_{ol}\beta$  随频率变换的方式。因为现实中的  $A_{ol}\beta$  是复数，所以它有幅度和相角。比如，当  $A_{ol}\beta$  在某频率处的相角为  $-180^\circ$ ，这时  $A_{ol}\beta$  为一负的实数，此时若  $|A_{ol}\beta| = 1$ ，即  $1 + A_{ol}\beta = 0$ ，闭环增益趋于无穷大！这时任何轻微的输入扰动都会在输出引起剧烈的反应，由于此时负反馈变成了正反馈，反馈会引起更剧烈的输出，这样振荡就出现了。

判断稳定性时，我们经常是采用临界状态来分析，比如检查当  $A_{ol}\beta$  的相角为  $-180^\circ$  时  $|A_{ol}\beta|$  的值；或是检查当  $|A_{ol}\beta| = 1$  时相角的大小。

当  $A_{ol}\beta$  的相角为  $-180^\circ$  时：

若  $|A_{ol}\beta| < 1$ ：此时  $0 < 1 + A_{ol}\beta < 1$ ，正反馈信号逐渐衰减，暂时改变输出，会产生过冲等，但不会振荡；

若  $|A_{ol}\beta| \geq 1$ ：上面分析了  $|A_{ol}\beta| = 1$  时会出现振荡；当  $|A_{ol}\beta| > 1$ ，由于运算放大器内部限幅的缘故，会最终导致  $|A_{ol}\beta| = 1$ ，而继续振荡。因此在  $|A_{ol}\beta| \geq 1$  的任何时候都要避免反馈环路的相移达到或超过  $180^\circ$ 。

或是当  $|A_{ol}\beta| = 1$  时：

若  $A_{ol}\beta$  的相移  $< 180^\circ$ ，视相位余量的大小，也许会非常稳定，也许会产生过冲等，但不会振荡；

若  $A_{ol}\beta$  的相移  $\geq 180^\circ$ ，会振荡；

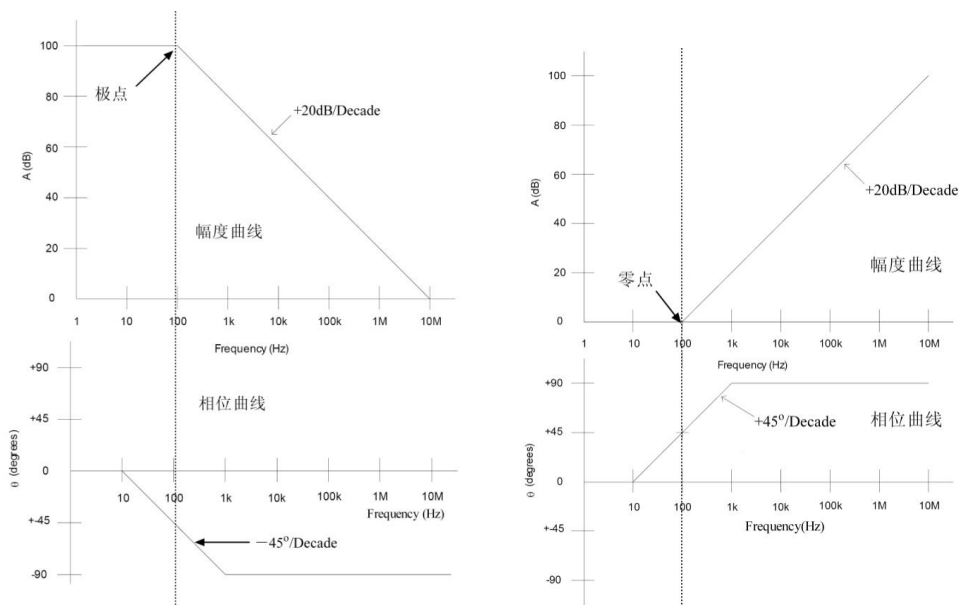
实际应用中，我们更多地使用  $|A_{ol}\beta| = 1$  这个临界条件来分析运放的稳定性，这是因为相位提供的信息更加丰富。

为更形象地说明上面两点结论，下面我们以图示的方法来给出进一步的解释。

## 6.2 分析运算放大器的工具：波特图

由于包含乘法和除法操作，分析反馈电路的数学分析很复杂，为此，H. W. Bode 发明了一种快捷而精确的反馈放大器分析方法，利用图形技术简化了分析，这种方法简称为波特图法。波特公式是一个对数公式，形式  $20\text{Log}(F(t))=20\text{Log}(|F(t)|)+\text{相角}$ 。由于是对数操作，原先公式里的乘法和除法变成了加法和减法，并且是图形化的，从而降低了运算复杂度，并给了设计人员关于电路性能的直观表示。

在波特图中，幅度曲线的频率响应是电压增益改变与频率改变的关系。这种关系可用波特图上一条以分贝 (dB) 来表示的电压增益比频率 (Hz) 的曲线来描述。波特幅度图被绘成一种半对数曲线：x 轴为采用对数刻度的频率 (Hz)、y 轴则为以 dB 为单位的“线性刻度”电压增益，y 轴最好是采用方便的每主格 20dB。波特图的另一半则是相位曲线（相移比频率），并被描绘成以“度”来表示的相移比频率关系。波特图相位曲线亦被绘成一种半对数曲线：x 轴为采用对数刻度的频率 (Hz)、y 轴为采用线性刻度的相移（度），y 轴最好是采用方便的每主格 45 刻度。单个极点和单个零点的波特图如下图所示：



结合上图总结波特图中的术语和特性如下：

1. 幅度改变率 (Roll off Rate): 幅度曲线中幅度改变的速率，一般用 dB/decade 为单位。为正 (+) 值时表示上升，为负 (-) 时表示下降。
2. 相位改变率: 相位曲线中相位改变的速率，一般用 °/decade 为单位。为正 (+) 值时表示上升，为负 (-) 时表示下降。
3. Decade: 十倍频，频率按 x10 的速度增加，如 10KHz 到 100KHz 为一个 Decade。常与

其他单位配合用来表示某个量在 10 倍频程中改变的大小。

4. 极点：传递函数分母上的转折点称为极点。以上图为例，单个极点响应在波特图（幅度或增益曲线）上具有按  $-20\text{dB/decade}$  斜率下降的特点。与图中的理想曲线不一样的是，在现实中，极点位置在增益等于直流增益减去  $3\text{dB}$  的地方，该处对应的频率即为转折频率。在相位曲线上，极点在转折频率上具有  $-45^\circ$  的相移。相位在转折频率的两边以  $-45^\circ/\text{decade}$  的斜率变化为  $0^\circ$  和  $-90^\circ$ 。请注意极点是如何影响直到高于和低于极点频率 10 倍频程处的相移的。单极点电路可以用简单的 RC 低通滤波器表示。

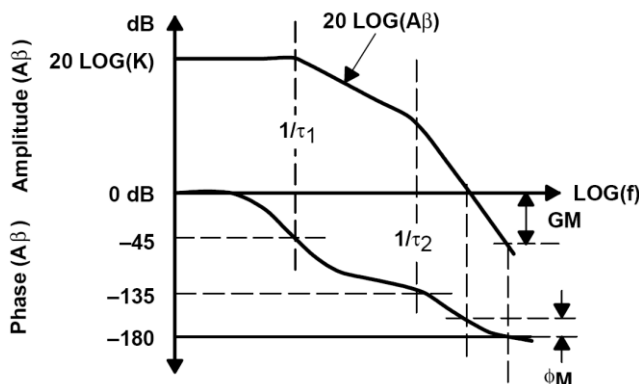
5. 零点：和极点对应地，传递函数分子上的转折点称为零点。以下图右图为例，单个零点响应在波特图（幅度或增益曲线）上具有按  $+20\text{dB/decade}$  斜率上升的特点。与图中的理想曲线不一样的是，在现实中，零点位置在增益等于直流增益加上  $3\text{dB}$  的地方，该处对应的频率即为转折频率。在相位曲线上，极点在转折频率上具有  $-45^\circ$  的相移。相位在转折频率的两边以  $+45^\circ/\text{decade}$  的斜率变化为  $0^\circ$  和  $+90^\circ$ 。请注意零点是如何影响直到高于和低于零点频率 10 倍频程处的相移的。单零点电路可以用简单的 RC 高通滤波器表示。

到这里为止，我们已经复习了什么是波特图以及波特图中的一些重要概念。现在，我们来看一看如何用这个工具来帮助我们分析运算放大器的稳定性。

首先，从 6.1 节中我们看到，负反馈电路中环路增益  $A_{ol}\beta$  决定着电路的稳定性，当  $A_{ol}\beta = -1 = |1| \angle 180^\circ$  时，系统出现振荡现象。所以判断稳定性的最基本方法就是检查当  $|A_{ol}\beta| = 1$  时，相移是否小于  $180^\circ$ ？

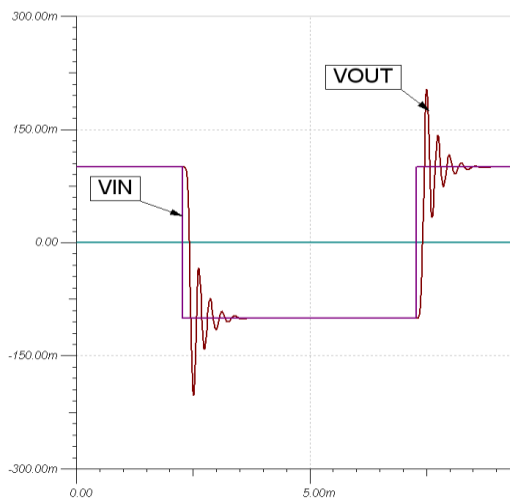
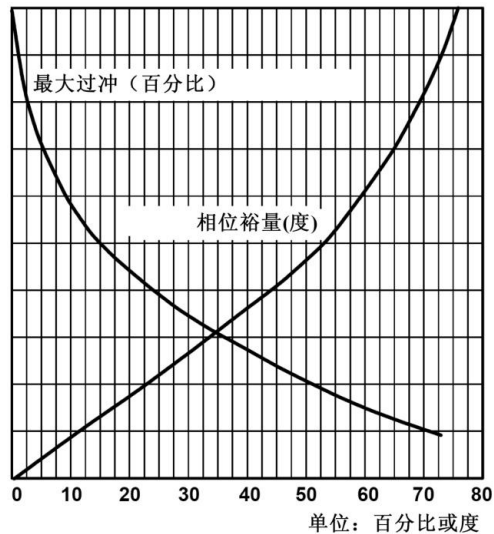
下面我们介绍如何从波特图中获取这个信息，例如，一个系统的  $A_{ol}\beta$  具有如式 6.1 的传递函数，这是一个双极点函数，比如  $A_{ol}$  贡献一个低频极点， $\beta$  贡献一个高频极点或两个极点都由  $A_{ol}$  贡献。

$$A_{ol}\beta = \frac{(K)}{(1 + \tau_1(s))(1 + \tau_2(s))} \tag{6-1}$$



上图是式 6.1 对应的波特图。其中  $K$  是直流电压增益， $A_{ol}\beta$  的幅度曲线开始于  $20\text{Log}(K)$ 。由于传递函数存在两个极点  $\omega = \omega_1 = 1/\tau_1$ ， $\omega = \omega_2 = 1/\tau_2$ ，每个极点都带来  $-20\text{dB/decade}$  的斜率和  $90^\circ$ （上下两个 decade 共同贡献）的相移。由于是两个极点，这个传递函数也被称为双斜度函数。我们前面讲到，一个极点只能累计  $90^\circ$  相移，所以当只有一个斜度（ $-20\text{dB/decade}$ ）的传递函数穿过  $0\text{dB}$  处，不能形成振荡；而两个斜度（ $-40\text{dB/decade}$ ）却有可能累积  $180$  度相移。因此，含有两个或两个以上极点的传递函数可能形成振荡。如上图所示，当曲线以  $-40\text{dB/decade}$  的斜率穿过  $0\text{dB}$  处时，已暗示了电路有可能是 不稳定甚至是振荡的，这取决于累积的相移。上图定义了两个与稳定性相关的术语，相位余量  $\phi_M$  和增益余量  $G_M$ 。相位余量  $\phi_M$  是指开环增益曲线穿过  $0\text{dB}$  处时，实际相移和  $180$  度的差值。增益余量  $G_M$  是指当相移达到  $180$  度时， $|A_{ol}\beta|$  与  $0\text{dB}$  轴的差值，为使电路稳定，这个差值必须是负数（ $\text{dB}$  为单位）以保证  $0 < |A_{ol}\beta| < 1$ 。在这两者中，相位余量较多地被用来判断稳定性，因为相位对于稳定性来说更为重要。

在上图中，相位余量大概为  $20^\circ$  是正值，因此电路不会出现振荡。但是，这不是一个好电路呢？实际上，设计人员很可能不希望只有  $20^\circ$  的相位余量，因为这样的系统的过冲和振铃将会很严重。

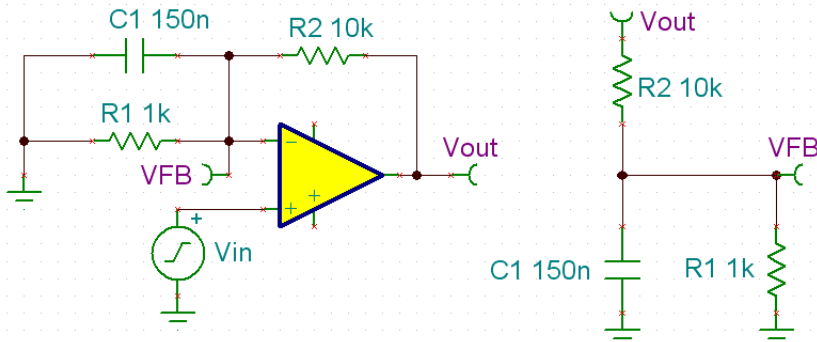


如上图中的左图，我们看到当相位余量为  $20$  度时，系统在时域上的过冲（或超调）将达到  $55\%$ 。我们使用  $100\text{Hz}$ ， $200\text{mVpp}$  的方波信号来激励运放，得到仿真结果如图 6.5 的右图。如此大的过冲和较长的稳定时间说明这不能算作一个好的设计，我们需要更多的相位余量。另外，现实的板卡上由于负载电容、引脚和走线上的寄生电容的影响，可能在实际测试中减少我们原本设计得充裕的相位余量，因此，在原理设计中确保有至少  $45$  度的相位余量是

一个很好的设计习惯。

现在我们以至少 45 度的相位余量作为我们的设计目标。注意到第二个极点会在其上十倍频就开始影响（增加）环路增益的相移，因此在幅度曲线上第二个极点出现（斜率增加为  $-40\text{dB/decade}$ ）时，我们就只剩下 45 度的相位余量（此时相移为 135 度）。所以实际设计时我们常常将“不稳定”的判据提升到一个更苛刻的要求：即当  $|A_{ol}\beta|$  在穿越 0dB 横轴（ $|A_{ol}\beta|=1$ ）时， $A_{ol}\beta$  至少有 45 度的相位余量，或者说  $|A_{ol}\beta|$  与 0dB 横轴的闭合速度（即  $|A_{ol}\beta|$  的斜率）不能大于或等于  $-40\text{dB/decade}$ 。

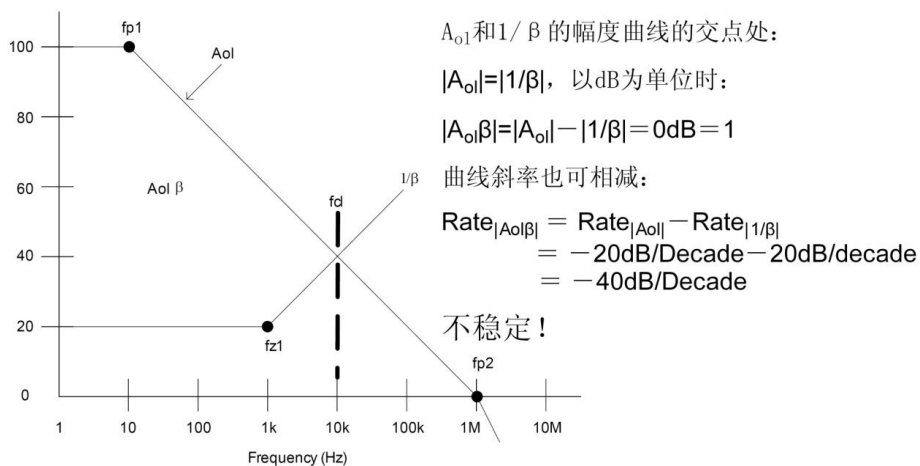
我们下面几节的讨论将主要使用  $|A_{ol}\beta|$  与 0dB 横轴的闭合速度作为判据来判断系统的稳定性。实际仿真中，我们其实并不把  $A_{ol}\beta$  作为一个整体来仿真，而是分别作出  $A_{ol}$  和  $\beta$  的曲线，然后观察出  $A_{ol}\beta$  的特点。这是因为  $A_{ol}$  和  $\beta$  可能都含有极点或零点从而导致很难判断出  $A_{ol}\beta$  曲线上的极点或零点究竟来自谁。特别是在需要补偿的时候，我们必须非常清楚  $A_{ol}$  和  $\beta$  曲线各自的特点，从而在  $A_{ol}$  或  $\beta$  中添加所需要的零点或极点



上图是一个反馈回路中含有极点的例子，从右边简化的  $\beta$  网络来看，当低频时， $C1$  开路，电路为放大倍数为 11 倍（约 21dB）的同相放大器。当频率高到一定程度时， $C1$  开始发挥作用， $R1$  逐渐被短路， $1/\beta$  将趋于无穷大，很显然，这种放大倍数趋于无限大的电路是不稳定的。下面我们在波特图上验证电路的稳定性，首先通过一阶分析确定  $\beta$  中的极点，这个极点由  $R2\parallel R1$  与  $C1$  决定，即

$$f_p = \frac{1}{2\pi(R_1 \parallel R_2)C_1} = 1.167\text{KHz} \approx 1\text{KHz}$$

我们画出  $A_{ol}$  和  $\beta$  的幅度曲线大致如下图：



先看  $A_{ol}$  的幅度曲线。例子中的运放是一颗内部补偿型电压反馈运算放大器。之所以要有内部补偿，是为了让出厂的运放在单位增益带宽内只含有一个极点，从而拥有单位增益稳定的特点（单位增益即指  $\beta=1$  或  $0\text{dB}$ ，如同相跟随器）。运放的生产厂商，如 TI，通常会采用主极点补偿方式在极低频处引入一个极点， $fp1$ ，使  $A_{ol}$  幅度曲线在高频极点出现之前或出现时就与  $0\text{dB}$  轴（即  $\beta=1$  时的  $|\beta|$  和  $|1/\beta|$  曲线）闭合。这样通过牺牲带宽和速度的方式换来单位增益稳定。本例中，由于  $A_{ol}$  的第二个极点出现在单位增益带宽外，所以只要  $\beta$  在单位增益带宽前不出现极点（ $A_{ol}\beta$  就不会在单位增益带宽前有第二个极点），这个电路就会稳定。

接下来分析  $\beta$  的幅度曲线。从上图中看到，我们没有使用  $\beta$ ，却使用了  $1/\beta$ ，这是因为当  $|A_{ol}\beta|=1$ ，有  $|A_{ol}| = |1/\beta|$ ，这样在幅度曲线上我们看到  $|A_{ol}|$  与  $|1/\beta|$  相交的那一点， $f_{cl}$ ，即有  $|A_{ol}\beta|=1$ 。刚才我们分析出在 B 网络中含有一个  $1\text{KHz}$  左右的极点，但在上图中，我们看到  $|1/\beta|$  曲线上却是一个  $1\text{KHz}$  左右的零点  $fz1$ 。这是因为  $1/\beta$  是  $\beta$  的倒数，那么  $\beta$  中的极点就成为  $1/\beta$  中的零点，同样的，而  $\beta$  曲线中的零点就成为  $1/\beta$  中的极点。图 6.7 中， $1/\beta$  中的这个零点使得  $|1/\beta|$  曲线在  $f_{z1}$  后以  $20\text{dB/decade}$  的斜率上升，并最终与  $-20\text{dB/decade}$  斜率的  $|A_{ol}|$  相交于  $f_{cl}$ 。这时通过计算在  $f_{cl}$  处  $|A_{ol}|$  与  $|1/\beta|$  的闭合速度之差来间接获得  $|A_{ol}\beta|$  与  $0\text{dB}$  轴的闭合速度：

$$\text{Rate}_{|A_{ol}\beta|} = \text{Rate}_{|A_{ol}|} - \text{Rate}_{|1/\beta|} = -20\text{dB/decade} - 20\text{dB/decade} = -40\text{dB/decade}$$

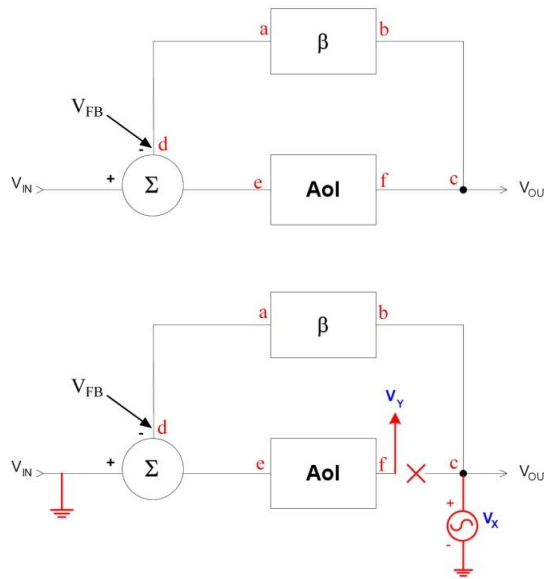
根据我们“苛刻”的判据，可得到电路不稳定的结论。

### 6.3 断开交流反馈环路以获得 $A_{ol}$ 和 $1/\beta$ 的波特图的方法

前面两节我们主要分析了什么是运放的稳定性，什么是实际设计中更为“苛刻”的稳定性判据，什么是波特图以及如何使用波特图来判断运放的稳定性。那么我们如何得到我们自己设计中的  $A_{ol}$  和  $1/\beta$  曲线呢？本节我们将介绍一种断开交流反馈环路来获得  $A_{ol}$  和  $1/\beta$  的



波特图的方法。



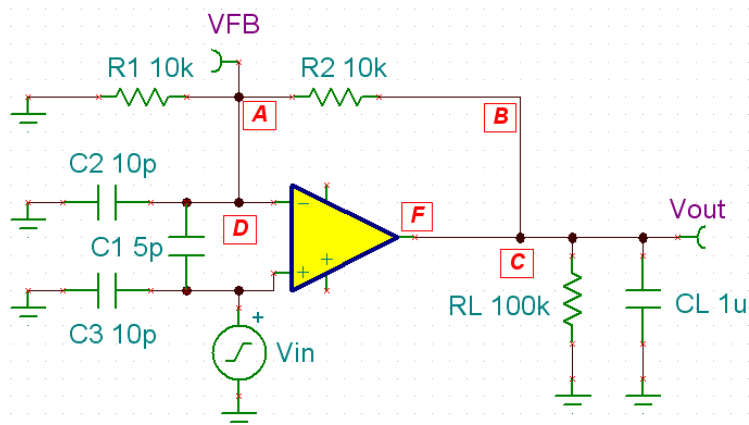
如上图，以同相放大器的框图为例，为了计算电路的  $A_{ol}$  和  $1/\beta$ ，我们将输入电压接地（输入电流开路），并将交流环路在  $f$  点和  $c$  点间断开，在  $c$  点注入一个交流信号  $V_X$ （不在  $f$  点注入是因为要让交流信号最终进入运放的输入端），则  $A_{ol}$ 、 $1/\beta$  和  $A_{ol}\beta$  的计算方式如下：

$$\begin{aligned} \because V_X \beta &= V_{FB}, \\ \therefore 1/\beta &= V_X / V_{FB} \quad (\text{重要}) \\ \because V_{FB} A_{ol} &= V_Y, \\ \therefore A_{ol} &= V_Y / V_{FB} \quad (\text{重要}) \\ \therefore A_{ol} \beta &= V_Y / V_X \end{aligned}$$

这样，我们通过仿真，得到  $V_{FB}$ 、 $V_Y$  和  $V_X$ ，就可以得到相应的  $A_{ol}$  和  $1/\beta$  的幅度和相位曲线。然后通过观察  $|A_{ol}|$  与  $|1/\beta|$  的闭合速度来判断运放的稳定性。

为什么是在  $f$  点和  $c$  点间断开环路，而不是在其他几点间呢？实际上，环路断开的技术并没有特定要求在某两点间断开，在上图中，除了  $de$  段在现实中是在运放内部我们没办法去断开之外， $ad$ 、 $bc$  和  $fc$  段都是可以的。具体选择哪一段，取决于应用中运放的哪一部分对  $A_{ol}$  和  $1/\beta$  的影响更大。比如，寄生电容常常会使  $A_{ol}\beta$  曲线上出现额外的零点或极点。对于实际的运放电路来说，有两种我们设计之外的电容需要小心对付。一种是负载电容，比如用运放驱动长电缆时，电缆上的可能达到  $\mu F$  级的容性负载很可能使运放的  $A_{ol}\beta$  在  $|A_{ol}\beta|=1$  前出现额外的极点，从而导致运放的输出出现巨大的过冲甚至振荡。另一种是运放引脚上的寄生电容，比如双列直插封装的输入引脚上通常会有  $pF$  至  $nF$  级的寄生电容，当运放为高速运

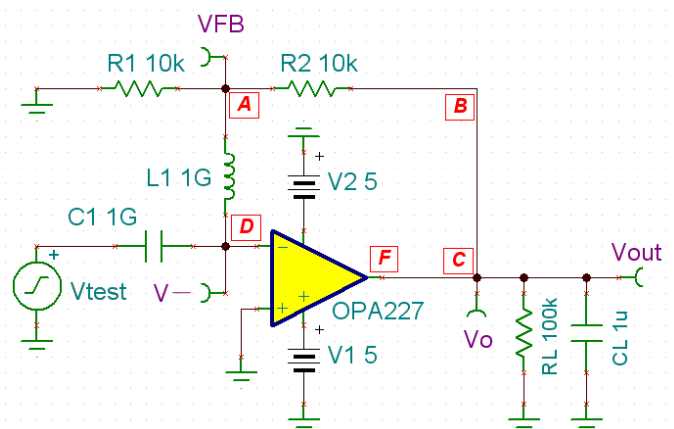
放时，其单位增益带宽一般较高，即使是 pF 级的寄生电容和百欧级的电阻组合有时也能在  $|Aol\beta|=1$  前之前在  $Aol\beta$  中引入额外极点，从而引起运放不稳定。所以我们看到特别是在高速的运放芯片中，已经看不到双列直插的封装，而是封装越小，引脚越短越好（减少寄生电容和电感）。



如上图，我们在运放电路中画出输入寄生电容  $C_1, C_2$  和  $C_3$ ，画出负载电容  $C_L$ （略去输出引脚上的寄生电容因为  $C_L$  远大于它）：

1. 如果我们关注的是负载电容，可以在 A 点和 D 点间断开环路，保留运放的输出电阻和  $C_L$  组合对电路的影响；
2. 如果关注的是输入寄生电容，可以在 F 点和 C 点间断开环路，保留输入电阻、反馈电阻和输入寄生电容组合对电路的影响；
3. 如果同时关注负载电容和输入寄生电容，可以在 B 点和 C 点间断开环路。

对带宽 20MHz 以下的运放来说，只要对芯片封装和 PCB 布线稍加注意，输入寄生电容通常不会占稳定性问题的主导因素。所以下面的例子将在 A 点和 D 点间断开环路，并略去输入寄生电容：



如图，为确定输出负载电容对运放稳定性的影响，我们在运放的输入处断开反馈环路。由于运放的稳定性测试是交流测试，因此，断开交流信号的路径采用在回路中插入大电感 L1（高频开路）来实现。同时该电感也提供了直流信号的通路（低频短路），因为即使我们是做交流分析，也必须先确定运放的直流工作点。插入测试信号源 Vtest 通过 C1 做交流耦合（低频开路，高频短路）后进入运放的反相输入引脚，之所以是在电感 L1 的下面插入 Vtest，是为了使交流信号能按运放的工作路径流动，即从输入到输出。这样：

$$1/\beta = V_o / V_{FB}$$

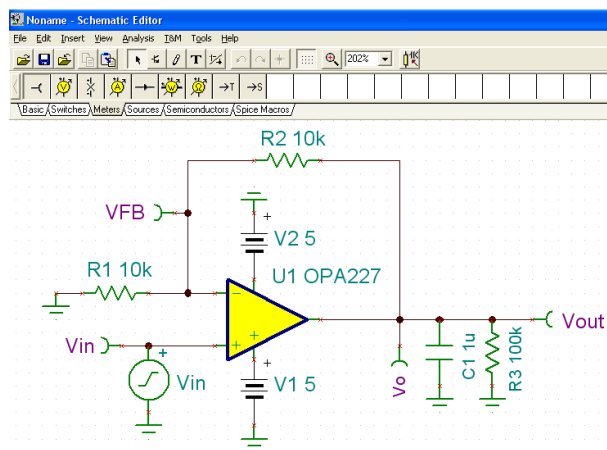
$$A_{ol} = V_o / V_-$$

下一节我们将以 OPA227 为例，根据上面所描述的方法，介绍在驱动大的容性负载时，如何利用 TINA-TI 进行稳定性分析和补偿。

## 6.4 使用 TINA-TI 判断运放的稳定性

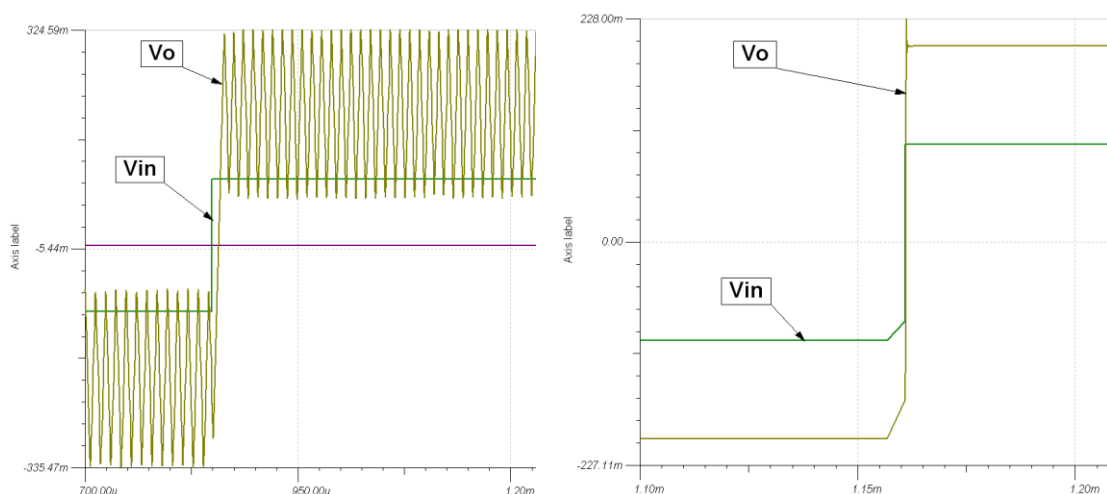
TINA-TI，是 TI 公司和 DesignSoft 公司联合推出的专门为 TI 器件进行 SPICE 仿真的软件，它基于 SPICE 模型，是一款科学而且功能强大的电路仿真软件。TI 公司在其网上免费提供这个软件，并专门为几乎所有的 TI 运算放大器，部分特殊功能放大器和一些开关电源芯片制作了 TINA 的器件模型，这样用户将不再需要自己从 SPICE 模型转换为 TINA 模型，节约了大量的时间。同时，TINA-TI 中还内建了大量的例子，包括 TI 大部分运放的测试电路及一些常用的模拟电路。

仿真 6.3 节中电路的第一步，就是在 TINA 中建立 OPA227 驱动容性负载的电路，这个步骤比较简单，首先在 TINA 的微模型库（Spice Macro）中找到 OPA227；在标准器件库(Basic)中找到电容，电阻，电感，电源，地和信号源，放置后修改器件的参数；最后在仪表（meters）中找到电压测试点加入电路：



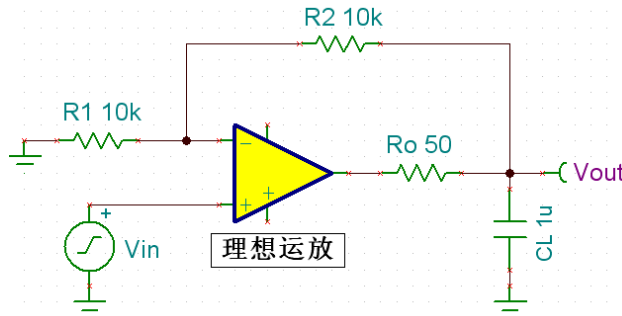
建立好的驱动容性负载的同相输入放大器的原理图如上图，这是一个放大倍数为 2 的同相放大电路， $\beta=0.5$ ， $1/\beta=2$ 。当然，如果这个电路是稳定的，那是最好不过的事情。那么如何从时域上直观地判断运放电路的稳定性如何？需要我们按 6.2 节中那样断开环路分析  $A_{ol}$  和  $1/\beta$  吗？

实际上如果仅是为了直观观察运放的稳定性如何，没有必要分析  $A_{ol}$  和  $1/\beta$ 。无论是在仿真阶段还是现实电路，最简单有效的方法就是用一个远小于运放电路带宽的小信号方波作为输入来激励运放电路，通过观察运放输出的过冲大小，稳定时间长短或振荡与否来方便地获得稳定性的第一手资料。比如，我们设置  $V_{in}$  为一个 500Hz，200mVPP 的方波，在 TINA 内建的示波器（T&M 中的 Oscilloscope）或交流瞬态测试中（Analysis 中的 Transient）观察时域波形：



从图左边看到，OPA227 的输出已经不再像输入那样是一个完美的方波，相反，它振荡得非常厉害。不带容性负载时，如图右边，虽然也有一些过冲，但是运放能很快稳定下来，不会对后面的数据采集电路有影响。那么为什么一个输出负载电容会对我们的运放电路带来如此大的影响？

这需要理解运放的一个参数：开环输出电阻。我们学习运放的时候都是从理想运放开始的，而现实中的运放总是有很多不尽如人意的地方，比如开环输出电阻不为 0，实际运放的输出级可以看着是一个理想运放和开环输出电阻的串联，如下图：

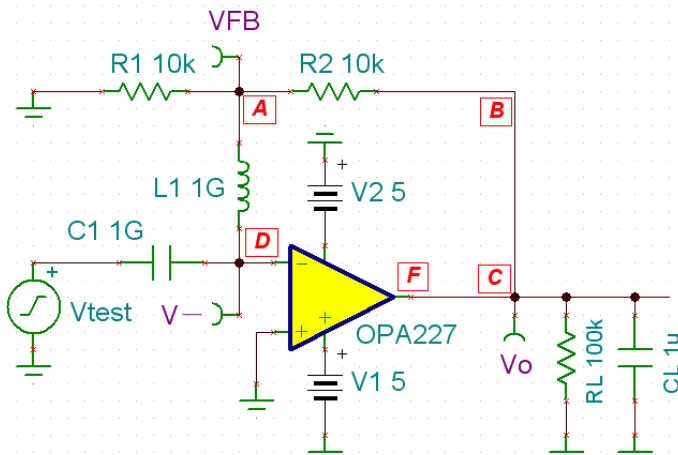


这个开环输出电阻  $R_o$  会与  $C_L$  作用，在  $A_{ol}$  曲线中形成第二个极点。因为 OPA227 是高性能双极性运放，其开环输出电阻较小，如果  $C_L$  是 pF 级，这个极点会出现在运放的单位增益带宽外，不会造成问题；但如果  $C_L$  较大，如 nF 到  $\mu F$  级，这个极点可能会在  $|A_{ol}\beta|=1$  前出现，导致  $|A_{ol}|$  的下降速率增加到  $-40\text{dB/decade}$ ，若不加以补偿， $|A_{ol}|$  和  $|1/\beta|$  的闭合速度将会大于  $-40\text{dB/decade}$ ，运放电路将不稳定！也就是说， $A_{ol}$  上的这个额外极点将可能在  $|A_{ol}\beta|=1$  前出现额外的相移，使得相位余量不足而引起过冲甚至振荡。

TINA-TI 中使用的 OPA227 SPICE 模型的开环输出电阻大约为 20 欧姆，推算出开环增益  $A_{ol}$  曲线中的这个额外极点大致在：

$$f_p = \frac{1}{2\pi R_o C_L} = \frac{1}{2\pi \times 20 \times 10^{-6}} \approx 8\text{KHz}$$

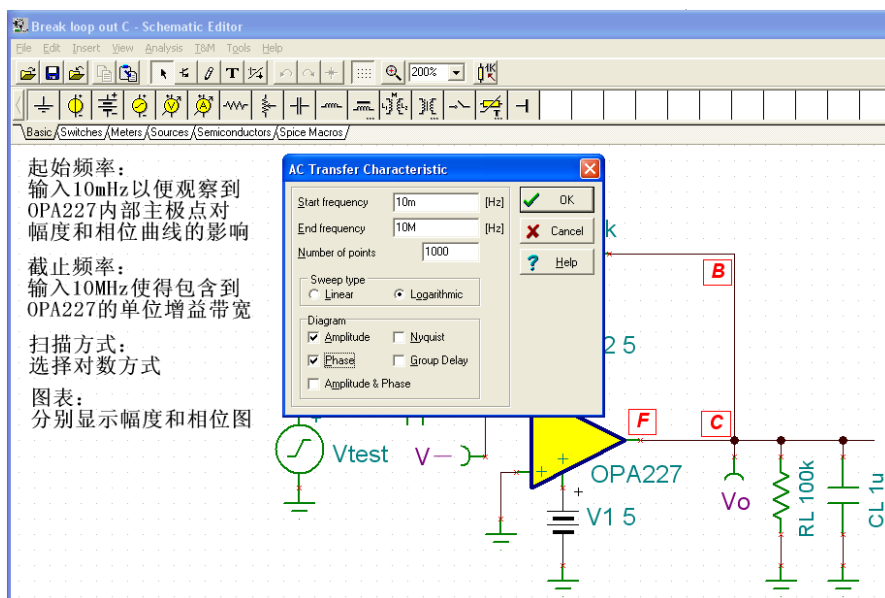
这个极点的位置远小于 OPA227 的单位增益带宽 8MHz，极易引起运放的不稳定。接下来，我们通过 TINA-TI 来分析这个电路，看看仿真结果和我们推出的极点位置是否一致。按 6.3 节的方法，我们去掉同相端的输入信号，并将同相端接地；在 A 点和 D 点间使用电感 L1 断开交流环路，并通过 C1 引入交流测试信号  $V_{test}$  到反相输入端。如下图



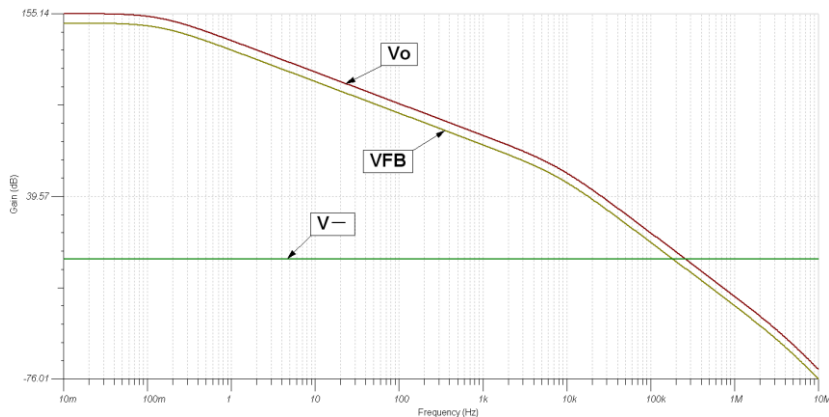
在 6.3 节中我们分析得到:

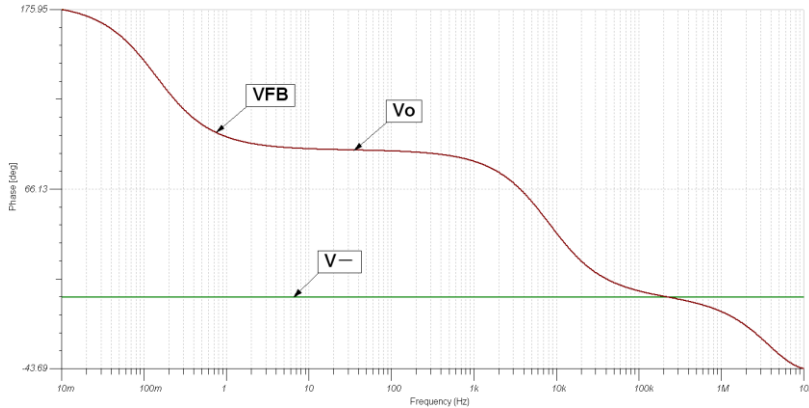
$$1/\beta = V_o / V_{FB} \quad A_{ol} = V_o / V_-$$

因此, 为获取  $A_{ol}$  和  $1/\beta$ , 我们首先使用 TINA-TI 的交流分析功能获取  $V_o$ ,  $V_{FB}$  和  $V_-$  的曲线, 然后进行后处理 (Post Processing)。首先, 在 TINA-TI 中选择交流测试 (AC Analysis) 中的交流传输特性 (AC Transfer Characteristic), 然后设定参数:



如上图, 首先确定需要被分析的起始和截止频率, 比如这里选择 10mHz 为起点是为了看到运放内部在 140mHz 左右的主极点; 选择 10MHz 为终点是因为 OPA227 的单位增益带宽为 8MHz; 为更清楚地看到每 10 倍频增益和相位的变化, 扫描方式选择为对数; 这里我们分别给出幅度和相位图, 这样每个图会大一些, 便于阅读。



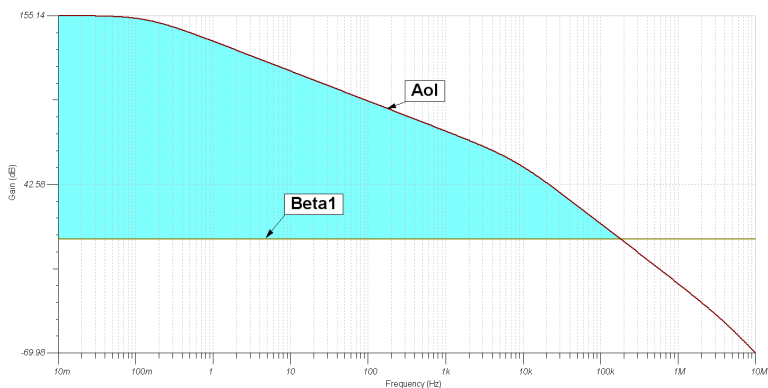


在上图中，我们没有看到想要的  $A_{ol}$  和  $1/\beta$  曲线，也没有看到  $-20\text{dB/decade}$  的斜率或每十倍频程  $45^\circ$  的相移。因此，我们需要按照式并进行一些“后处理”来获得  $A_{ol}$  和  $1/\beta$  的幅度曲线，并对于纵轴刻度重新定标使斜率更加清晰。

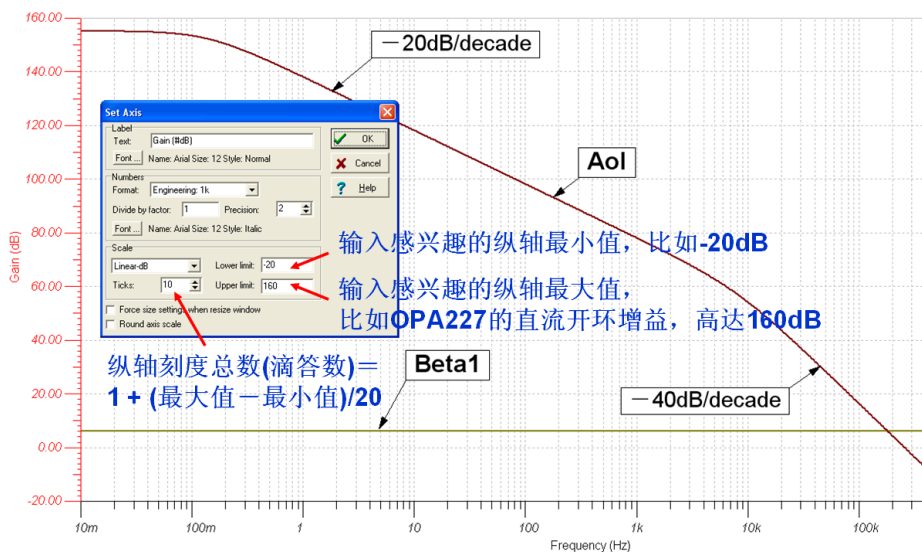
The screenshot shows the TINA-TI software interface. The main window displays a plot of Gain [dB] vs Frequency [Hz]. A red circle highlights the 'Postprocessing' dialog box, which is used to select curves for post-processing. The 'Available curves' list includes V-, VFB, and Vo. The 'Curves to insert' list includes Beta1. The 'Line Edit' window shows the function name 'Beta1' and the expression 'Vo(s) / VFB(s)'. Chinese annotations provide instructions: '点击Add Curves, 激活后处理功能' (Click Add Curves, activate post-processing function), '根据需要选择待处理的信号类型' (Select the signal type to be processed according to need), '在可用曲线中选择Vo和VFB, 运算符选择除法"/"。点击此两按钮, 分别输入被处理信号和运算符' (Select Vo and VFB in the available curves, choose the division operator "/". Click these two buttons, and enter the signal to be processed and the operator respectively), '点击More, 显示运算和创建信号功能' (Click More, show calculation and signal creation functions), and '给信号取名Beta1并创建之' (Name the signal Beta1 and create it).

TINA-TI 提供强大的后处理功能，利用此功能，可以通过已有的曲线获得隐藏的信息。如下图，介绍了如何利用式  $1/\beta = V_o / V_{FB}$  获得  $1/\beta$  的幅度曲线。注意由于函数名不能含有“/”符号，这里使用 **Beta1** 代替  $1/\beta$ ！同样的方法，利用式  $A_{ol} = V_o / V_-$  可获得  $A_{ol}$  的幅度曲线：





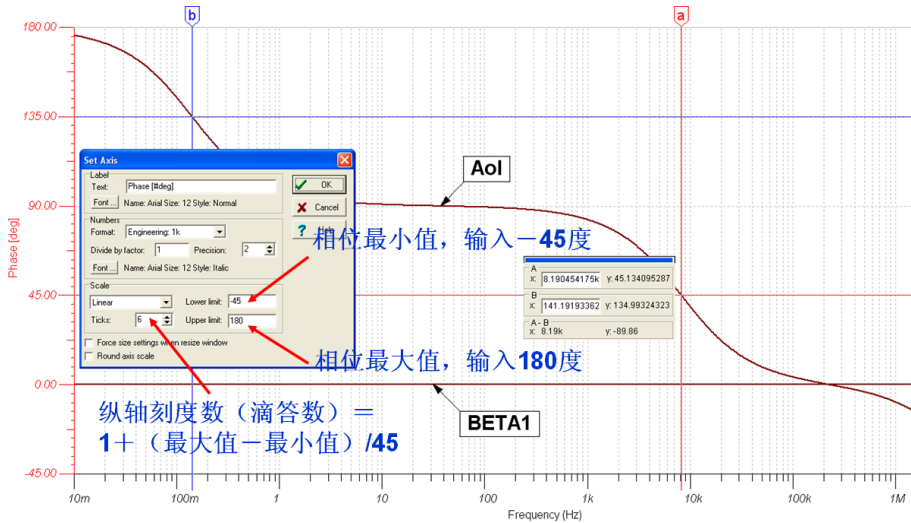
在上图中我们看到了  $A_{ol}$  和  $1/\beta$  的幅度曲线，阴影部分即为  $|A_{ol}\beta| = |A_{ol}| - |1/\beta|$ （当以 dB 为单位时，除法运算即为相减）。由于上面介绍过电路的反馈系数  $\beta$  为纯阻性的  $R_1/(R_1 + R_2) = 0.5$ ，不含有极点或零点，这样  $1/\beta$  的幅度曲线就为 6dB 处（或 2 倍， $\beta = 0.5$  的倒数）一条直线。同时，也注意到  $|A_{ol}|$  在极低频率（约 140mHz）处由于内部主极点补偿的缘故开始以固定速率下降，在开环增益和负载电容产生的第二个极点处开始加速下降。但是没有呈现出明显的  $-20\text{dB/decade}$  和  $-40\text{dB/decade}$  的速率。这需要对幅度轴进行重新定标。



如上图，对幅度轴重定标的方法为输入感兴趣的幅度轴最大值和最小值（最好取 20dB 的倍数，因为我们感兴趣的斜率以  $-20\text{dB/decade}$  为倍数）；从而确定幅度轴的刻度数（滴答数） $= 1 + (\text{最大值} - \text{最小值})/20 = 10$ 。幅度轴重定标后，在图 6.20 中我们清晰看到， $1/\beta$  为 6dB 处的一条直线。对于  $A_{ol}$ ，在第二个极点出现之前，其幅度曲线的确是以  $-20\text{dB/decade}$  的斜率下降，比如 10Hz—100Hz 这个 10 倍频区间，幅度增益的确从约 118dB 下降到约 98dB。



在 10K 左右的位置出现了第二个极点， $A_{o1}$  的幅度曲线开始以  $-40\text{dB/decade}$  的斜率下降，比如  $10\text{KHz}-100\text{KHz}$  这个 10 倍频区间，幅度增益从约  $54\text{dB}$  下降到约  $14\text{dB}$ 。但是我们从幅度图上，我们难以看出第二个极点是否出现在我们推出的  $8\text{KHz}$  处。这时我们可以参考的相位曲线。同样地，我们采用后处理技术，获得  $A_{o1}$  和  $1/\beta$  的相位曲线。



后处理法获得  $A_{o1}$  和  $1/\beta$  的相位曲线的方法和图 6.18 一致，不再赘述。这里介绍对相位轴重新定标的方法，使得每十倍频程 45 度的相移更加清晰。我们提到过当  $A_{o1}\beta$  的相移为 180 度时为一个关键的判断点，因此，相位轴（体现相位余量）的最大值为 180 度，最小值可取为  $-45$  度，以观察有相移有没有达到或超过 180 度。对应的，纵轴的刻度数（滴答数） $= 1 + (\text{最大值} - \text{最小值}) / 45 = 6$ 。重定标后的相位曲线如图 6.21，极点在其上下十倍频程带来的 45 度相移非常清晰。

从图 6.20 中我们读出  $|A_{o1}|$  和  $|1/\beta|$  的闭合速度为  $-40\text{dB/decade}$ ，我们可以肯定这个电路是不稳定的。现在我们利用图 6.21 给出的相位信息进行一些验证。首先看  $1/\beta$  的相位曲线，由于  $1/\beta$  是纯阻性的，所以它相移为 0，一条相移为 0 度的直线。 $A_{o1}\beta$  的相移将由  $A_{o1}$  贡献，从图 6.21 的 b 标尺中我们看到在  $140\text{mHz}$  左右，相位余量为 135 度，即相移了 45 度，这是由  $140\text{mHz}$  处的主极点在其前十倍频贡献的，同样，该主极点后十倍频也贡献了 45 度相移，在  $1.5\text{Hz}$  左右相移将达到 90 度。这样，主极点一共贡献了 90 度的相移。从 a 标尺读出在  $8.2\text{KHz}$  处，相移达到了 135 度（纵轴体现的相位余量即为 45 度），这就表明在  $8.2\text{KHz}$  处有一个高频极点，这和我们前面分析出的极点位置非常接近（误差由计算式中近似估算的开环输出电阻值带来）！该高频极点在  $8.2\text{KHz}$  的前十倍频贡献了 45 度相移，在  $8.2\text{KHz}$  的后十倍频还将贡献另外 45 度相移，这样在  $82\text{KHz}$  左右相移将接近 180 度。而从图 6.20 看到，在  $180\text{KHz}$  以下， $|A_{o1}\beta|$  都是大于 1 的，这样 180 度的相移很容易引起电路振荡，而且，它也的

确振荡了！

振荡，让我们的电路没有办法正常工作，因此我们需要对电路进行修改，或称为补偿。最终的目的就是让 $|A_{ol}|$ 和 $|1/\beta|$ 的闭合速度减少到 $-20\text{dB/decade}$ ，这样就主要有三种方法：

1. 在 $|A_{ol}|$ 和 $|1/\beta|$ 闭合前让 $|A_{ol}|$ 的斜率从 $-40\text{dB/decade}$  减缓到 $-20\text{dB/decade}$ ，这需要在 $|A_{ol}|$ 中增加零点。

2. 让 $|1/\beta|$ 与速率为 $-20\text{dB/decade}$  的 $|A_{ol}|$ 相交。这需要大量提升 $|1/\beta|$ （减少  $\beta$ ，即增加运放的闭环增益）

3. 让 $|1/\beta|$ 以 $-20\text{dB/decade}$  的速率下降，与 $-40\text{dB/decade}$  的 $|A_{ol}|$ 相交，使得 $|A_{ol}\beta|$ 的闭合速率依然为 $-20\text{dB/decade} = -40\text{dB/decade} - (-20\text{dB/decade})$ ，这需要在  $1/\beta$  中引入极点（ $\beta$  中引入零点）。

从上面三种方法看来，方法 2 看来是最简单的方法，因为它不需要在电路中加入电容，只需要提高反馈电阻的值，使得 $|1/\beta|$ 增大到一定程度即可。定义  $1/\beta$  为噪声增益，当现实情况允许使用提高噪声增益的方法补偿电路的时候，这将是最好的方法。但在本例中，从图 6.20 看到，如果仅采用方法 2，那么需要将 $|1/\beta|$ 提高到  $60\text{dB} - 80\text{dB}$ ，这在实际应用中并不现实。同样，如果仅采用方法 3， $|A_{ol}|$ 与 $|1/\beta|$ 的交点将出现在 $|A_{ol}|$ 相当小甚至是负数的地方，而当 $|A_{ol}|$ 越小，即 $|A_{ol}|$ 曲线越往下走， $A_{ol}$  的相移就越大，甚至有可能落入第三个极点的前十倍频程中去，导致  $A_{ol}$  的相移更大，这样有可能使得我们在  $\beta$  中故意添加的这个零点带来的向上的相移不足以抵消  $A_{ol}$  向下的相移，最后相位余量依然不足。所以，我们常将方法 2 和方法 3 结合起来使用，一方面增加噪声增益，同时一方面在  $1/\beta$  中添加合适的零点，使得 $|A_{ol}|$ 与 $|1/\beta|$ 的闭合速度为 $-20\text{dB/decade}$ 。

下面两节中，我们将通过修改  $A_{ol}$  和修改  $1/\beta$  这两种方法来介绍如何补偿驱动大容量性负载的运算放大器。

## 6.5 修改 $A_{ol}$ 的补偿方法：添加 RISO

上一节中提到过，为使 $|A_{ol}|$ 的下降速度从 $-40\text{dB/decade}$  减少到 $-20\text{dB/decade}$ ，我们需要在 $|A_{ol}|$ 中增加零点。在许多运放的数据手册中，关于驱动容性负载时，都会建议在运放的环路外放置一个 RISO 再与负载电容相连，如图 6.22:

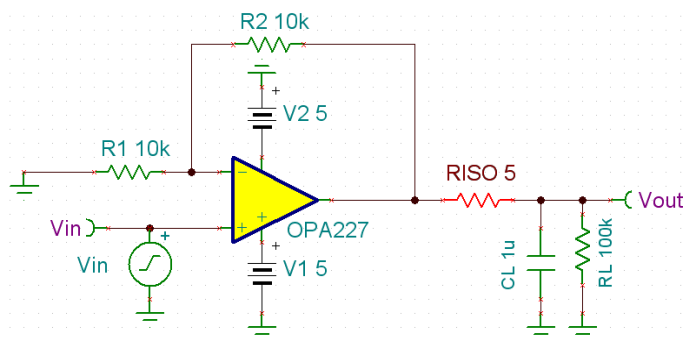


图 6.22 添加 RISO 以驱动大容量性负载

加入 RISO 会给我们的电路带来什么样的影响呢？我们先看看新电路的时域瞬态响应。我们在 TINA-TI 中设置输入信号源 Vin 为 200mVpp，500Hz 的小信号方波，分析得到的时域响应如图 6.23:

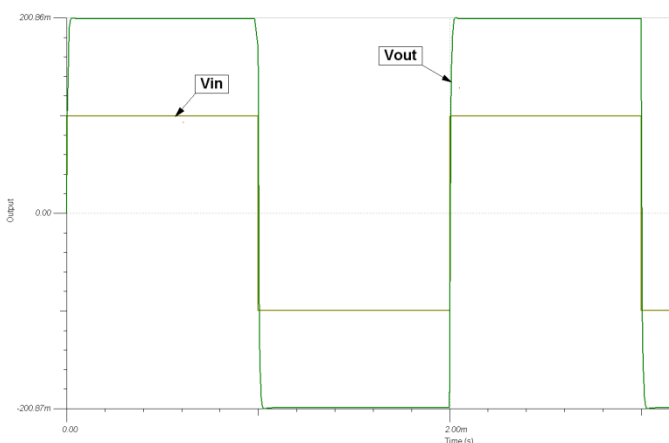


图 6.23 添加 RISO 后的运放时域瞬态响应

从上图我们惊喜地看到，激烈的振荡消失了，甚至连过冲都不见踪影！这是因为 RISO 加入后， $A_{ol}$  发生了两点变化：

- 1、生成了一个新的零点  $f_{z1}$ ，位置由 RISO 与 CL 决定：

$$f_{z1} = \frac{1}{2\pi R_{ISO} C_L} = \frac{1}{2\pi \times 5 \times 10^{-6}} \approx 31.83 \text{ KHz}$$

- 2、 $R_o$  与 CL 引起的极点  $f_{p2}$  位置发生了小小改变，现在由  $R_o$  与 RISO 串联后与 CL 决定：

$$f_{p2} = \frac{1}{2\pi (R_{ISO} + R_o) C_L} = \frac{1}{2\pi \times 25 \times 10^{-6}} \approx 6.37 \text{ KHz}$$

当然，让运放不再振荡的最主要原因是来自于新的零点  $f_{z1}$  的加入，为观察  $A_{ol}$  的幅度和相位因为  $f_{z1}$  而发生的变化，我们断开反馈环路，用 TINA-TI 进行分析：

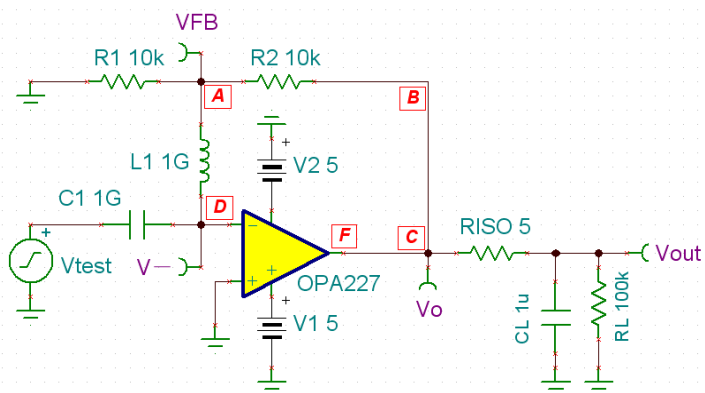


图 6.24 断开环路利用 TINA-TI 分析 RISO 补偿法

和 6.4 节里描述的方法一样，我们先获取  $V_O$ 、 $V_{FB}$  和  $V_-$  的曲线，然后进行后处理 (Post Processing)，计算出  $A_{ol}$  和  $1/\beta$  的幅度和相位曲线如下：

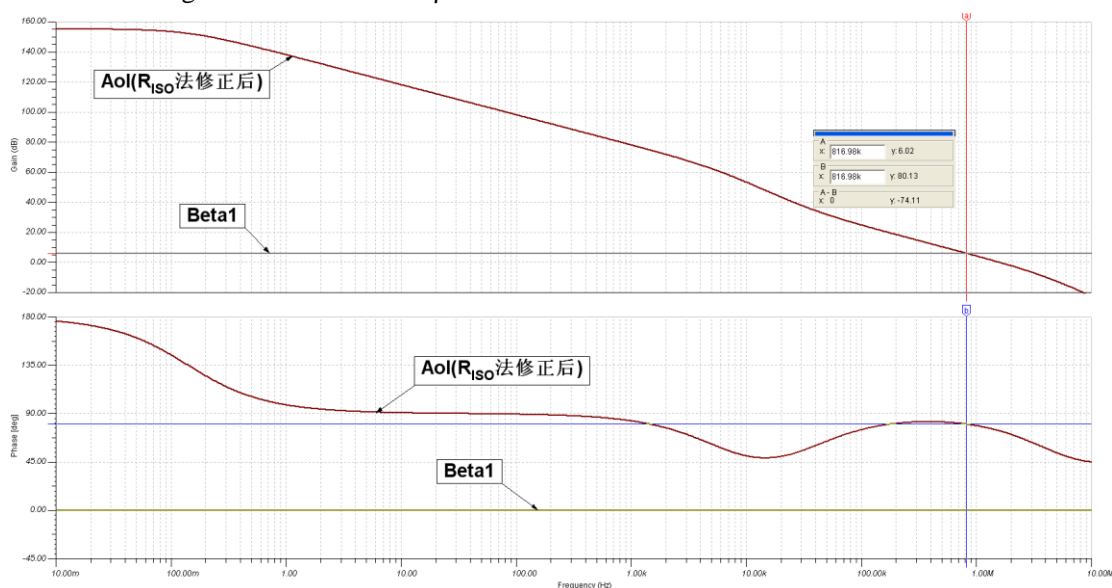


图 6.25 RISO 补偿后的  $A_{ol}$  和  $1/\beta$  的幅度和相位曲线

对比图 6.20，我们清晰地看到，无论是在幅度还是相位曲线中  $1/\beta$  都没有被改变。在图 6.26 的相位曲线中，经过我们的补偿， $A_{ol}$  在 32KHz 处的零点在其前十倍频程的相移作用使得  $A_{ol}$  的相位余量从零点前的持续下降变为开始上升，最终在  $|A_{ol}|$  和  $|1/\beta|$  相交时， $A_{ol}\beta$  的相位余量有 80 度之多。这样好的相位余量不仅消除了振荡，过冲和振铃也被很好地抑制了。为了更清晰地看到幅度曲线上的斜率变化，我们放大 1KHz 到 1MHz 间的  $|A_{ol}|$  和  $|1/\beta|$  的幅度曲

线，得到图 6.26:

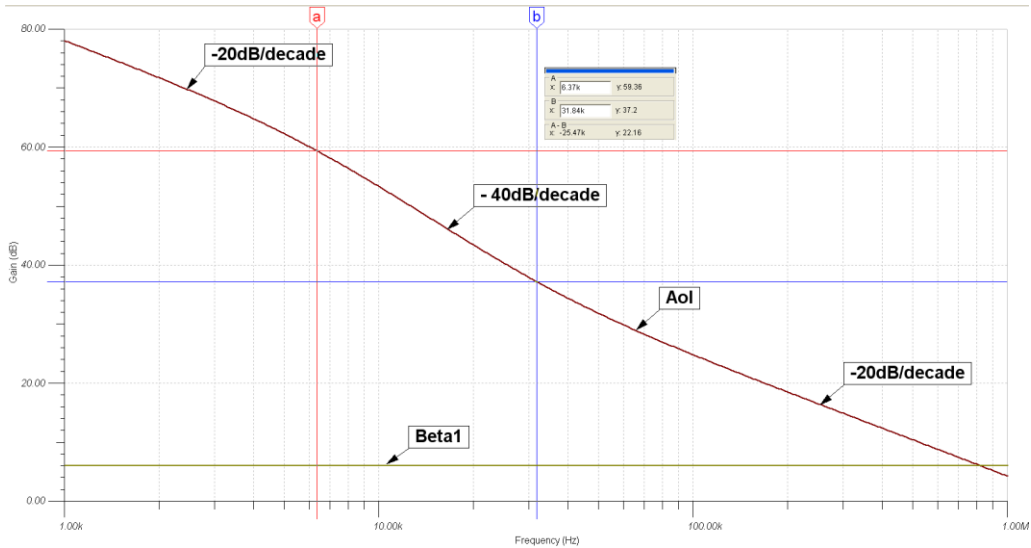


图 6.26 RISO 补偿后放大的  $A_{ol}$  和  $1/\beta$  的幅度曲线

从上图我们可以看到，a 标尺处（6.37KHz）的极点使得  $|A_{ol}|$  的下降率加速到 -40dB/decade（注意观察 10KHz 和 20KHz 间，幅度增益下降的快慢，记住  $-12\text{dB/octave} = -40\text{dB/decade}$ ），而 b 标尺处（31.84KHz）的零点使得  $|A_{ol}|$  的下降率又恢复到 -20dB/decade（注意观察 100KHz 和 200KHz 间，幅度增益下降的快慢，记住  $-6\text{dB/octave} = -20\text{dB/decade}$ ），并最终与  $|1/\beta|$  以 -20dB/decade 的闭合速度相交。这样，通过我们前面的判据也可以得到电路是稳定的这个结论。

从上面的分析和验证看到，RISO 的加入很好地补偿了振荡的电路。同时我们应注意到 RISO 和  $R_L$  会组成一个分压网络，当  $R_L$  远大于 5 欧时，这不是问题。但如果  $R_L$  较小，那么在后端处理中就要把这个分压效应考虑进去。同时，RISO 和  $C_L$  在环路外的极点会进一步限制运放电路（ $V_{in}$  到  $V_{out}$ ）的带宽。应该说，所有应用补偿而获得稳定性的方法都是通过牺牲带宽和速度来达到的。如同下一节我们将看到的一样。

## 6.6 修改 $1/\beta$ 的补偿方法：增大噪声增益和添加 CF

上一节中，我们添加 RISO 对运放电路进行补偿是通过修改  $A_{ol}$  曲线来达到的。请记住我们的最终目的就是让  $|A_{ol}|$  和  $|1/\beta|$  的闭合速度减少到 -20dB/decade。所以同样的，我们可以通过修改  $1/\beta$  来实现这一目标。增大噪声增益（ $1/\beta$ ）和添加 CF 就是这么一种常用的方法。如图 6.28，我们保持  $R_1$  不变，增大  $R_2$  到 9 倍的  $R_1$ （使同相放大倍数为 10， $\beta=0.1$ ， $1/\beta=$

10 即 20dB)，同时添加与 R2 并联的 68pF 电容 CF：

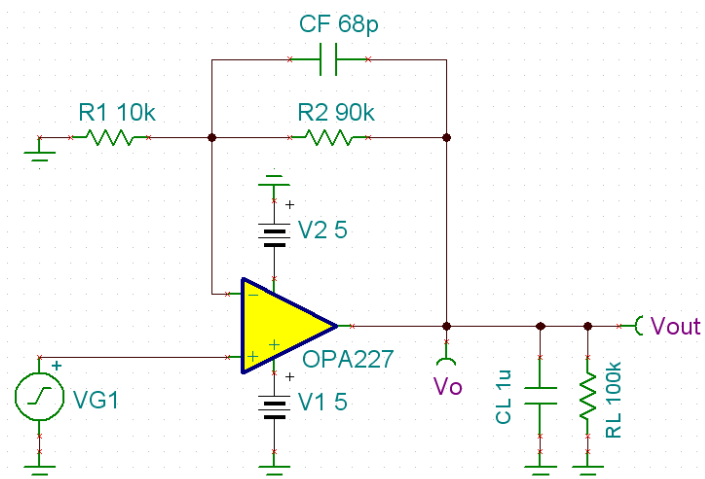


图 6.27 增大噪声增益并添加 CF 后的运放电路

补偿后，电路的时域瞬态响应如图 6.28：

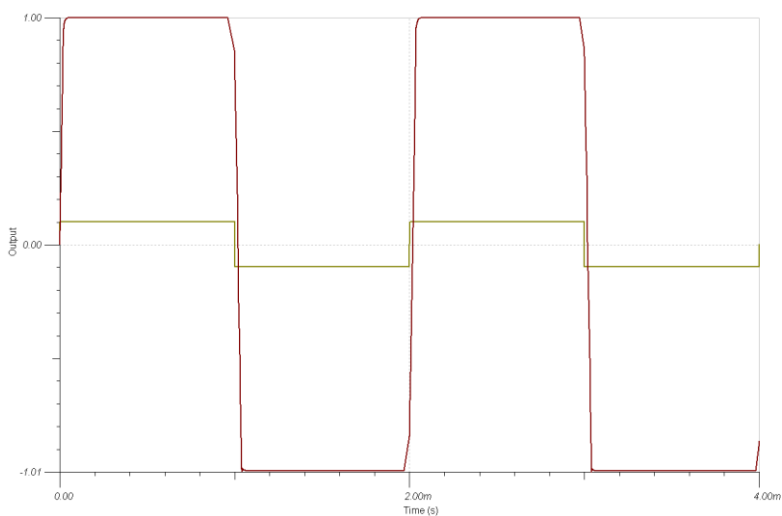


图 6.28 增大噪声增益并添加 CF 补偿后的运放电路的时域瞬态响应

因为同相放大倍数为 10，所以当我们设置输入信号源  $V_{in}$  为 200mVpp，500Hz 的小信号方波，输出为 2Vpp 的方波。同时我们看到运放的时域响应不再有振荡，只是在低电平跳变处有非常小的过冲，而且稳定时间也非常短。可以说电路非常稳定，符合我们的要求。

要了解为什么运放电路会变得稳定，我们先看看反馈系数  $\beta$  在补偿后的简化网络：

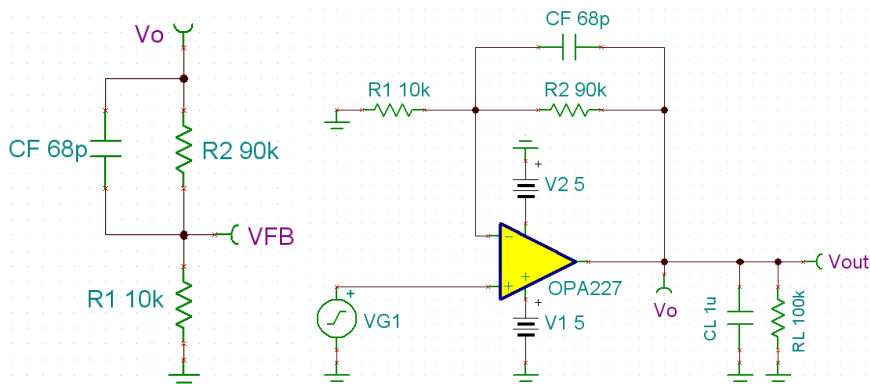


图 6.29 简化的  $\beta$  网络（左）与完整的运放电路

如上图，补偿电容 CF 为  $\beta$  引入了一个零点和一个极点。因为  $R_2 > R_2 \parallel R_1$ ，零点通常发生在极点之前。当 VO 输入低频信号时，CF 开路， $\beta = R_1 / (R_1 + R_2) = 1/10$ ，即运放电路是一放大倍数为 10 倍（20dB）的同相放大器。当频率逐渐升高，CF 开始发挥作用，R2 逐渐被 CF 短路。当 R2 被完全短路时， $\beta = R_1 / (R_1 + 0) = 1$ ，运放为一单位增益跟随器。CF 开始发挥作用的那一点出现在 R2 与 CF 形成的零点处，即  $\beta$  中的零点位置在：

$$f_z = \frac{1}{2\pi \times R_2 \times C_F} = \frac{1}{2\pi \times 90 \times 10^3 \times 68 \times 10^{-12}} = 26 \text{ KHz}$$

$\beta$  中的极点出现在：

$$f_p = \frac{1}{2\pi \times (R_1 \parallel R_2) \times C_F} = \frac{1}{2\pi \times 9 \times 10^3 \times 68 \times 10^{-12}} = 260 \text{ KHz}$$

这样  $1/\beta$  将有一个 26KHz 的极点和 260KHz 的零点。为验证上面的一阶分析并研究补偿后的  $A_{ol}$ ， $1/\beta$  的幅度和相位曲线，我们断开环路并在 TINA-TI 中建立仿真电路：

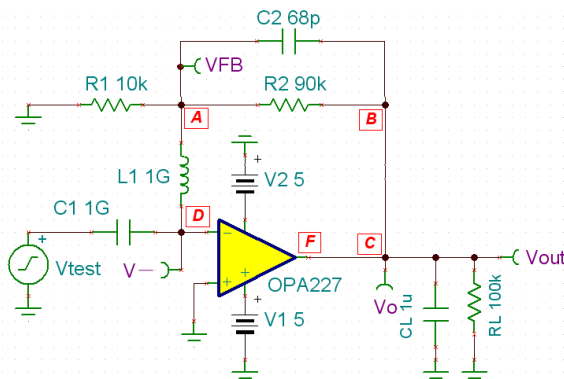


图 6.30 断开环路利用 TINA-TI 进行仿真

和 6.4 节里描述的方法一样，我们先获取  $VO$ ， $VFB$  和  $V-$  的曲线，然后进行后处理 (Post Processing)，可以计算出  $Aol$  和  $1/\beta$  的幅度和相位曲线。

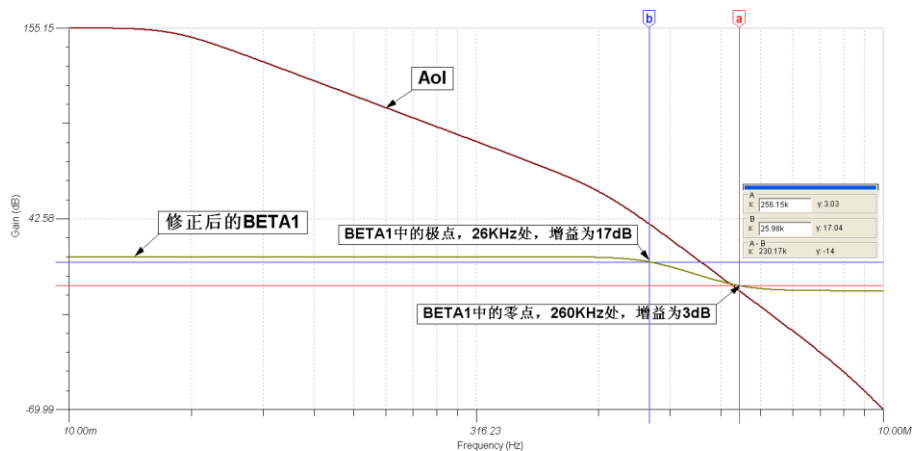


图 6.31 补偿后  $1/\beta$  中的零点和极点

首先我们验证下我们关于  $1/\beta$  中的极点和零点的一阶分析。如图 6.31，我们可以清晰地看到，在  $|1/\beta|$  曲线中，极点出现在  $20\text{dB} - 3\text{dB} = 17\text{dB}$  的地方，即 26KHz，使得  $|1/\beta|$  以  $-20\text{dB/decade}$  的速度下降；零点出现在  $0\text{dB} + 3\text{dB} = 3\text{dB}$  的地方，即 260KHz，这时  $R2$  被完全短路，运放进入单位增益放大状态。下面给出补偿后  $Aol$  和  $1/\beta$  的幅度和相位曲线用以分析相应的稳定性信息。

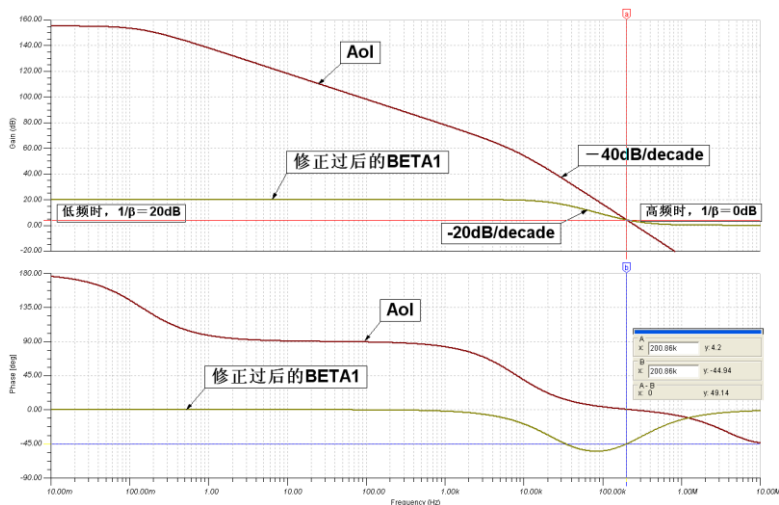


图 6.32 补偿后的  $Aol$  和  $1/\beta$  的幅度和相位曲线

先根据图 6.32 观察得到的  $Aol$  和  $1/\beta$  的幅度曲线，和图 6.20 对比可以看到我们没有改变  $|Aol|$ 。对于  $|1/\beta|$ ，和我们一阶分析得到的结果一样，低频时  $|1/\beta|$  为 20dB，直到 26KHz 处的极点出现， $|1/\beta|$  开始以  $-20\text{dB/decade}$  的速率下降，并最终与斜率为  $-40\text{dB/decade}$  的  $|Aol|$  相交，



这样可以计算得到 $|Aol\beta|$ 与 0dB 轴的闭合速度为 $-20\text{dB/decade}$ ，根据我们前面的判据，这个电路是稳定的。而在高频处，R2 被短路，运放电路成为单位增益跟随器， $|\beta|=1/\beta=0\text{dB}$ 。

再看 Aol 和  $1/\beta$  的相位曲线，在 $|Aol\beta|=0\text{dB}=1$  处，Aol 的相移为 180 度（图中读出从 180 度到 0 度）， $1/\beta$  的相移为 45 度（图中读出从 0 度到 $-45$  度），这样 Aol $\beta$  总的相移为二者相减，即 135 度，这样相位余量将有 45 度。符合我们的稳定性判据。为了更清晰地看到 Aol $\beta$  曲线，我们对图 8.32 再进行一次后处理，让 Aol 和  $1/\beta$  再进行一次除法运算，如下图：

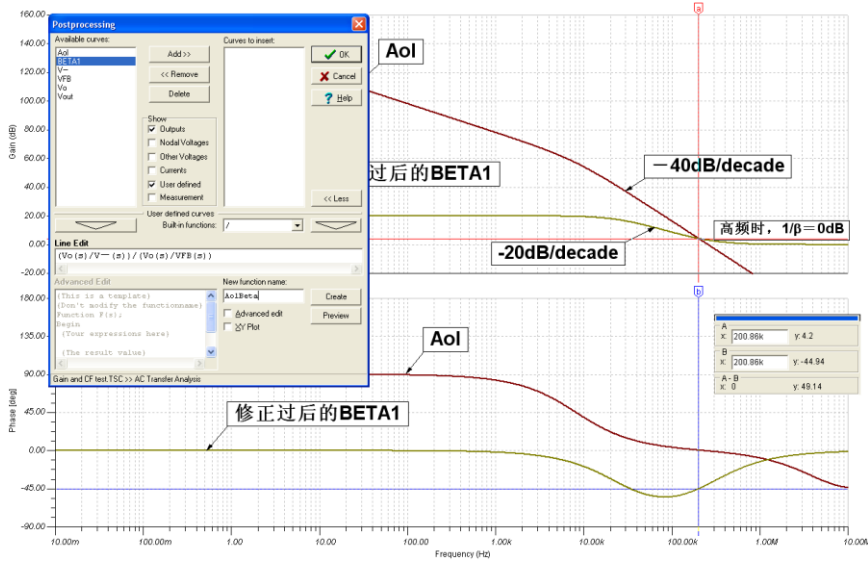


图 6.33 再次通过后处理获得 Aol $\beta$  的幅度和相位曲线

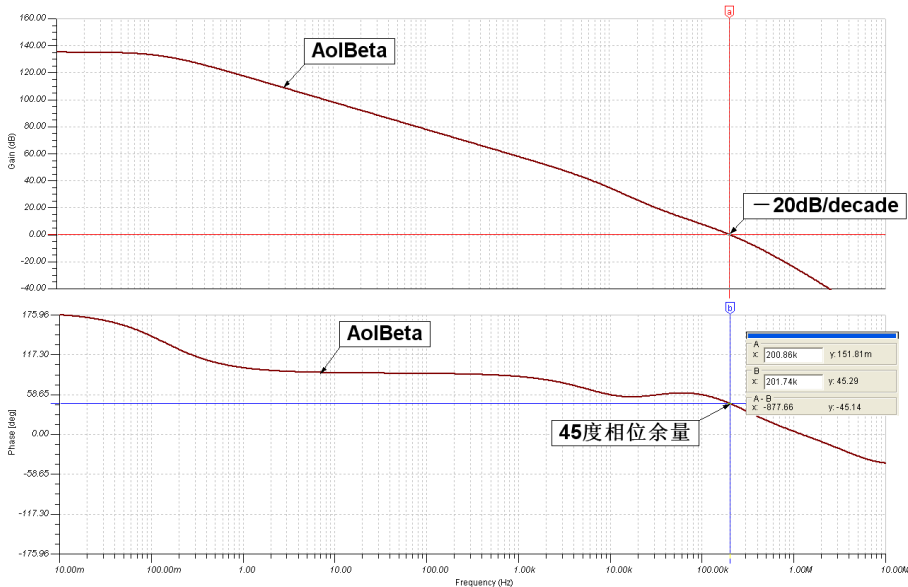


图 6.34 Aol $\beta$  的幅度和相位曲线

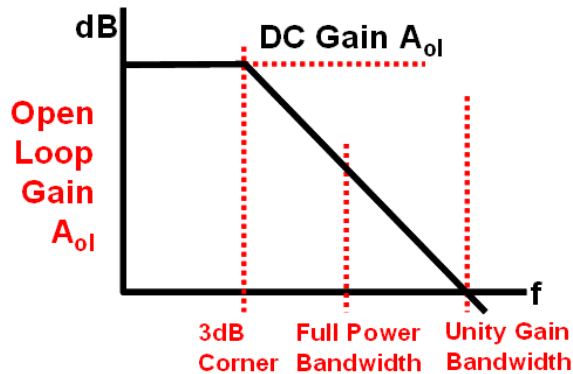
在图 6.34 中，我们清晰地看到了  $A_{ol}\beta$  的幅度和相位曲线，包括在  $|A_{ol}\beta| = 0\text{dB}=1$  时， $|A_{ol}\beta|$  与  $0\text{dB}$  轴的  $-20\text{dB/decade}$  的闭合速度（观察  $100\text{KHz}$  到  $200\text{KHz}$  的增益变化量，记住  $-6\text{dB/octave} = -20\text{dB/decade}$ ），以及  $|A_{ol}\beta| = 0\text{dB}=1$  时， $A_{ol}\beta$  拥有的  $45$  度的相位余量，这都说明了运放电路是稳定的。

至此，我们已经从原理和实际电路中充分认识到了运算放大器的稳定性，以及如何利用 TINA-TI 分析和解决容性负载导致的运算放大器不稳定问题。在深刻理解了运放为什么会不稳定之后，再有针对性地对  $A_{ol}$  或  $1/\beta$  进行补偿会变得事半功倍。

## 第七章 高速放大器的选型

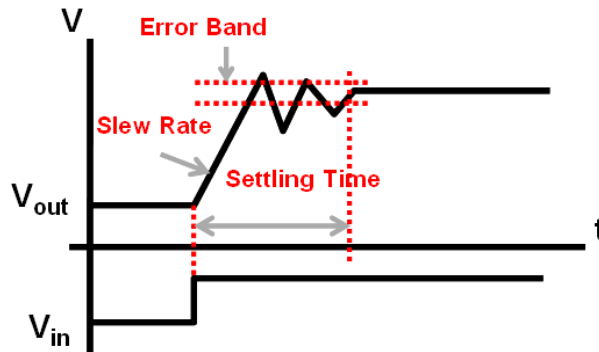
### 7.1 高速放大器的关键指标

高速放大器有两个重要指标，带宽和压摆率，带宽决定了小信号通路时放大器的速度，而压摆率主要决定在大信号通路时放大器的速度：



**带宽：**根据不同的条件，有一些不同的带宽定义：

- -3dB 带宽：主极点带来的-20dB/decade 的下降率使得 DC 增益降低 3dB 时的带宽；
- 全功率带宽：运放满程输出时能达到的最大带宽，此带宽与压摆率密切相关；
- 单位增益带宽：当开环增益降为 1 时的带宽，此指标是以小信号通路来衡量，对电压反馈放大器来说，通常等于其增益带宽积（对精密放大器准确，对高速放大器，由于寄生电容的影响，单位增益带宽常常大于其增益带宽积）。



**压摆率：**是衡量大信号通路时，运放的输出能否及时响应快速变化输入信号的指标，可以用该指标来计算运放的全功率带宽： $Bandwidth = SR / (2 \times \pi \times V_{pp})$ ;

**建立时间：**当输入信号快速变化时，比如当多通道选通输入，有可能产生阶跃信号，这时，运放能在多长的时间使输出稳定到指定的误差范围内在信号采集中是一个非常重要的指标。

**THD+N 和运放的位数：**通常，我们都很少听见说运放是多少位的，但是在 OPA300 的页面上写到 OPA300 是一个 16 位精度的运算放大器，但这个 16 位精度不是指它的直流精度，而是指其交流特性，类似于通过频谱分析推算 ADC 的有效位数（ENOB）。计算方式如下：先找到 OPA300 的 THD+N 指标：0.0008%（频率为 1KHz，3Vpp 信号，单位增益，5V 供电）。按照 THD+N 的定义：所有谐波和噪声能量之和与基波能量之比，得知其是 SINAD 的倒数，那么  $SINAD = 125000 = 100\text{dB}$ ， $ENOB = (SINAD - 1.76) / 6.02 = 16.3$  位，非常适合驱动 16 位的 ADC 做交流信号采集。同时，OPA300 在 150ns 内能稳定到理想输出信号的 16 位精度的误差范围内，这也是它被称作 16 位精度运放的另一个重要原因。

回顾和改编 2009 年电子设计竞赛的 C 题，宽带直流放大器，通过分析这个题目来解释各种高速放大器的异同，从而帮助大家做出正确的选型。这里我们直接以发挥部分的要求为设计指标。

• **题目：宽带直流放大器**

• **要求：**

- 输入阻抗大于 1M Ohm;
- 输入信号：正弦波, 10MHz,  $\leq 10\text{mV}_{\text{RMS}}$
- 增益：0dB - 60dB, 步进尽可能小
- 输出信号： $10\text{V}_{\text{RMS}}$ ，负载为 50 欧姆
- 肉眼观察无明显失真
- 增加一个自动增益控制模块使得： $4.5\text{Vpp} \leq V_{\text{out}} \leq 5.5\text{Vpp}$

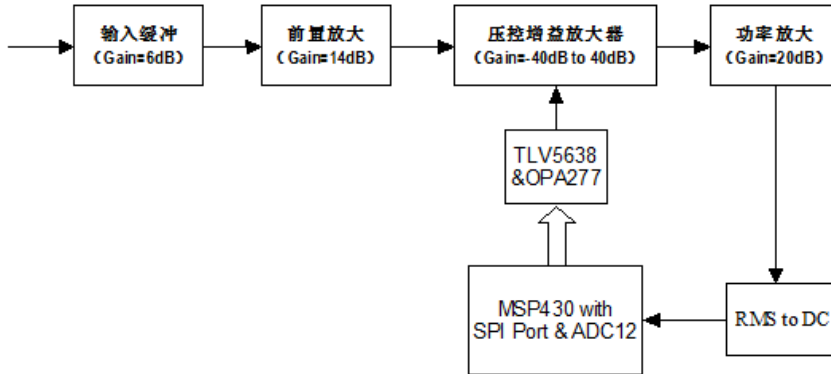
这个题目是一个典型的偏考察运放知识的例子，如何正确地对运放选型是非常重要的，这个题目中的设计要点在于：

- 输入阻抗大于 1M Ohm；（选择高输入阻抗的宽带放大器）
- 输入信号：正弦波, 10MHz,  $\leq 10\text{mV}_{\text{RMS}}$ ；
- 增益：0dB - 60dB, 步进尽可能小；（选择灵活的增益可变宽带放大器）
- 输出信号： $10\text{V}_{\text{RMS}}$ ，负载为 50 欧姆（高压摆率和高输出功率）
- 肉眼观察无明显失真
- 增加一个自动增益控制功能： $4.5\text{Vpp} \leq V_{\text{out}} \leq 5.5\text{Vpp}$ （闭环控制）

从上面的描述可以看出，主要的设计要点在于：输入阻抗，大带宽且高压摆

率，增益调节方便，高输出功率和数字反馈控制五个方面。通过一一解决上面的 5 个问题，我们将讨论什么是 Bipolar 和 FET 输入的高速放大器；什么是电压反馈放大器和电流反馈放大器；什么是电压控制增益可调放大器；使用高速缓冲器简化功率驱动设计以及如何做数字 AGC。

这个题目的思路其实很清楚，就是输入缓冲+宽带压控增益放大+宽带功率驱动，运放部分的流程图如下所示：



## 7.2 Bipolar & FET 输入的高速放大器

首先是第一个问题，要求输入阻抗>1M 欧姆，这个要求对于精密放大器来说，通常不是问题，但是在高速放大器中，为了降低输入寄生电容对带宽的影响，输入阻抗被降低了，这需要在器件选型上动脑筋。前面我们提到过大多数高速放大器的输入级是 Bipolar 工艺的，它能实现极好的带宽和压摆率，低噪声，和优秀的频域响应，但是和精密型的 Bipolar 放大器一样，它的输入阻抗和 FET 型相比，相对偏低，高速型的 Bipolar 放大器的差分输入阻抗一般在数十欧姆或数百 K 欧姆。因此，为了达到发挥要求中的输入阻抗大于 1M 欧姆，需要选择 FET 型输入的高速放大器，FET 型输入的高速放大器解决了输入阻抗的问题。但其噪声系数和 Bipolar 相比较差一些。

在示波器等测量仪器中，为保证时域信号幅度的准确，通常要求在相当宽的带宽内都能保证高输入阻抗，这时应选择 FET 型输入的放大器。不过，在高速模拟信号调理的过程中，50 欧姆的阻抗匹配用得最多，此时可选择噪声性能更好的 Bipolar 放大器。因此除了在输入级有阻抗要求（或等效地说，对输入偏置电流有要求的场合，如高速 I/V 转换的跨阻放大器）的场合外，我们较少在高速信号调理中使用 FET 放大器。在上面的题目中，为达到发挥部分关于输入阻抗的要求，我们应该选择一颗 FET 输入的放大器。

推荐使用的 TI 的电压反馈型 FET 高速放大器有（Bipolar 产品见下一节）：

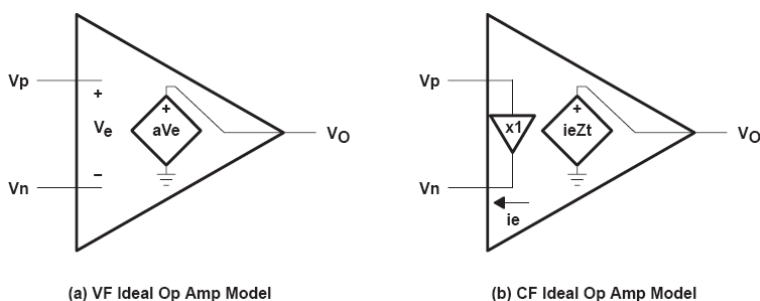
器件	简介	每整包所含芯片数	价格 (美元) (单位:片)	封装
OPA656U	最大 10V 供电, 500MHz, 290V/uS, 单位增益稳定, FET 输入放大器	75	4.5	SOIC
OPA657U	最大 12V 供电, 1600MHz, 700V/uS, 增益大于 7 稳定, FET 输入放大器	75	5.05	SOIC
THS4631D	最大 30V 供电, 500MHz, 1000V/uS, 单位增益稳定, FET 输入放大器	75	3.55	SOIC

注意: OPA 高速产品和 THS 高速产品的主要区别是: OPA 通常只能 10V 以下供电, 而 THS 系列拥有更宽的供电电压范围 (可至 36V)。

### 7.3 电压反馈、电流反馈和去补偿型高速放大器

#### 7.3.1 什么是电压反馈, 什么是电流反馈?

在理解电压反馈运放的工作模型时, 理想电压反馈模型是一个很有效工具。下图左图所示为理想电压反馈模型, 而右图所示则为理想电流反馈模型。



对于电压反馈运放, 有:

$$V_o = a \times V_e \tag{7-1}$$

其中,  $V_e = V_p - V_n$ , 称为误差电压,  $a$  为放大器的开环电压增益。

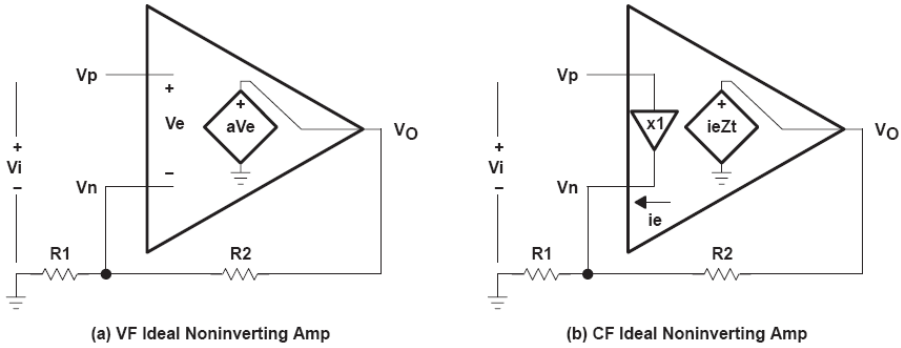
对于电流反馈运放, 有:

$$V_o = i_e \times Z_t \tag{7-2}$$

其中,  $i_e$  称为误差电流,  $Z_t$  称为运算放大器开环跨导增益。如果一个放大器的输出是电压, 并且这个电压和输入电流有关, 那么这个运放就被称为跨导倒数放大器, 因为其转移函数等于一个阻抗, 即  $V_o / i_e = Z_t$ 。

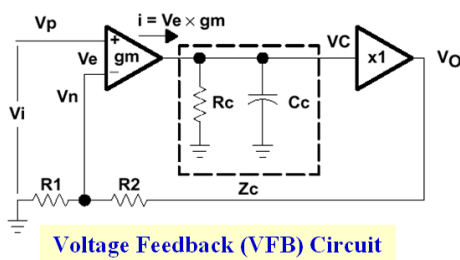
在理想模型中引入负反馈, 如上图所示, 就变成了同相放大器。对于电压反馈运放而言,

当引入负反馈时，那么负反馈最终会使误差电压为零。同样，在电流反馈运放中采用负反馈时，负反馈最终会使误差电流为0，这也是电流反馈这个术语的由来。

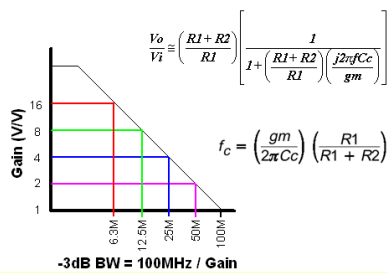


### 7.3.2 电压反馈放大器和电流反馈放大器的区别：带宽 vs 增益

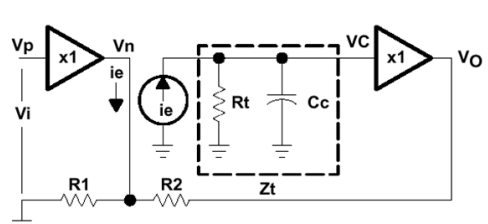
电压反馈放大器和电流反馈放大器与频率相关的反馈模型如下图所示（具体推导过程请参考应用笔记 SLVA051）：



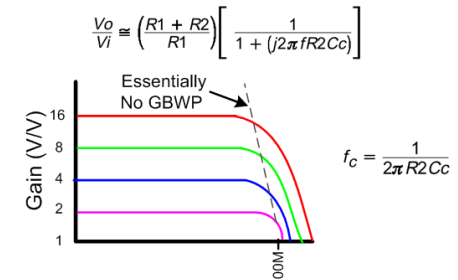
Voltage Feedback (VFB) Circuit



Bandwidth is Dictated by gm (fixed by design) and Gain – Hence Gain Bandwidth Product



Current Feedback (CFB) Circuit



Bandwidth is Dictated by R2 (Feedback Resistor)

具体而言，如上图，两种放大器的开环增益分别为  $a(f)$  和  $Z(f)$ ，都是和频率相关的，且都限制了工作的带宽。对于电压反馈运放而言，其在正常工作的频带内：

$$\frac{V_o}{V_i} \cong \left( \frac{R_1 + R_2}{R_1} \right) \left[ \frac{1}{1 + \left( \frac{R_1 + R_2}{R_1} \right) \left( \frac{j2\pi f C_c}{g_m} \right)} \right], \quad f_c = \left( \frac{g_m}{2\pi C_c} \right) \left( \frac{R_1}{R_1 + R_2} \right)$$

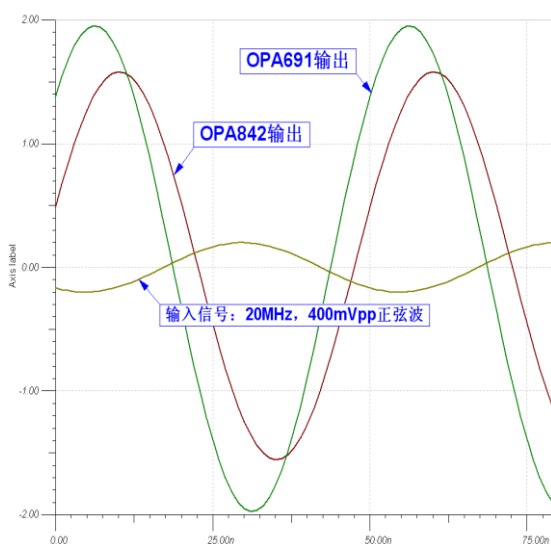
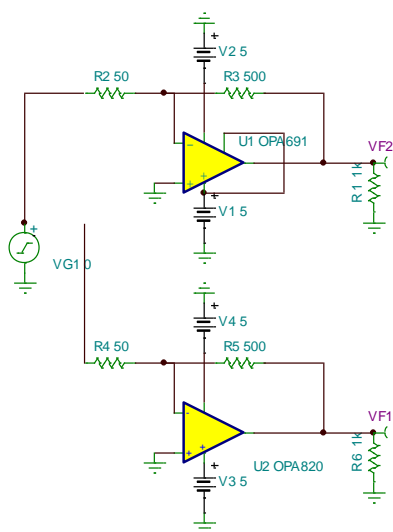
$$\text{即: } f_c \left( \frac{R1 + R2}{R1} \right) = \left( \frac{gm}{2\pi C_c} \right) = \text{常数}$$

可以看出电压反馈型放大器的-3dB 带宽位置  $f_c$  受  $(R1+R2)/R1$  和  $gm$  共同决定，这就是所谓的增益带宽积的概念，噪声增益增大，带宽成比例下降。同时，运放的稳定性由输入阻抗  $R1$  和反馈阻抗  $R2$  共同决定。

而对电流反馈放大器而言：

$$\frac{V_o}{V_i} \cong \left( \frac{R1 + R2}{R1} \right) \left[ \frac{1}{1 + (j2\pi f R2 C_c)} \right], \quad f_c = \frac{1}{2\pi R2 C_c}$$

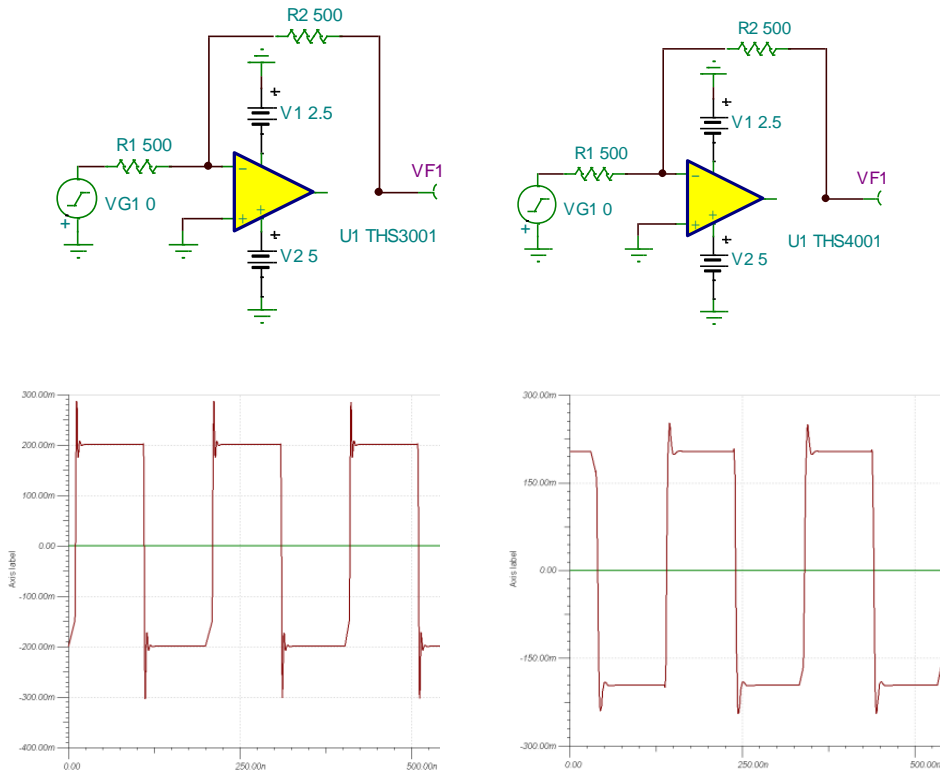
从上式看出，电流反馈运放的增益和带宽是相互独立的，其-3dB 带宽位置仅受  $R2$  的影响，可以通过设定  $R2$  的值得到不同的带宽。再设定电阻  $R1$  得到不同的增益。同时，其稳定性也仅受反馈阻抗  $R2$  决定，要想维持电路的稳定， $R2$  必须大于一个最小值；与之对应，对于给定的相移范围，有一个最大的工作带宽。基于上述原因，如果将一个缓冲放大器的输出短接到负反馈的输入时，电路就会振荡。而且，在作积分器和低通滤波器应用时，应该慎重考虑负反馈中的电容。如下是使用 OPA691（单位增益为 280MHz）和 OPA842（增益带宽积为 200MHz）来对一个 20MHz，±200mV 输入的正弦波进行 10 倍的反相放大，这时 OPA842 的带宽已经显现出不足，不能输出 ±2V 的正弦波了。而电流反馈型的 OPA691 在这样大倍数的放大下仍然游刃有余。



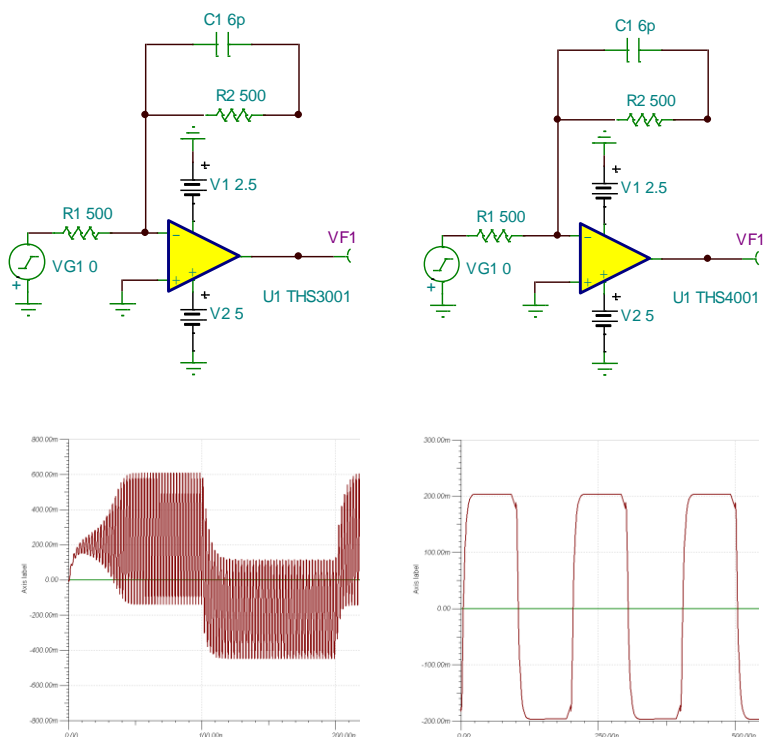


### 7.3.3 电压反馈放大器和电流反馈放大器的区别：反馈电阻的取值

正如前文所述，电流反馈放大器的反馈电阻应根据数据手册在一个特定的范围内选取。而电压反馈放大器的反馈电阻阻值的选取相对而言宽松一些，放大器的驱动能力限制了电阻的最小值，而整体电路的噪声又限制了电阻的最大值。需要留意的是电容的阻抗随着频率的升高而降低，因此在电流反馈放大器的反馈回路中应谨慎使用纯电容性回路，一些在电压反馈型放大器中应用广泛的电路在电流反馈放大器中可能会导致振荡。比如在电压反馈型放大器中我们常会在反馈电阻  $R_F$  上并联一只电容  $C_F$  来限制运放的带宽从而减少运放的宽带噪声（ $C_F$  也常常可以帮助电压反馈型运放电路稳定），这在电压反馈放大器中会有很好的效果，但是如果运用在电流反馈放大器上，则十有八九会使你的电路振荡起来。如下面的例子，我们用 THS3001 和 THS4001 分别来反相放大一个 5MHz 的方波：

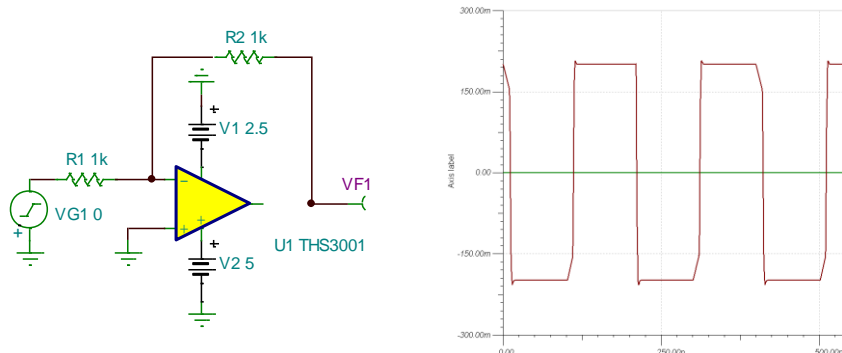


THS3001 和 THS4001 都不约而同的出现了一些过冲，如果你经常设计精密放大器电路，你肯定能想到在  $R_F$  上放置一个并联小电容  $C_F$  来改善这种过冲，这个小电容能增强电压反馈运放的稳定性，但是会限制其带宽（请记住任何增强的稳定性都是以带宽的牺牲作为代价的）。我们对 THS3001 和 THS4001 都施以同样的补偿方法，让我们看看补偿的结果：

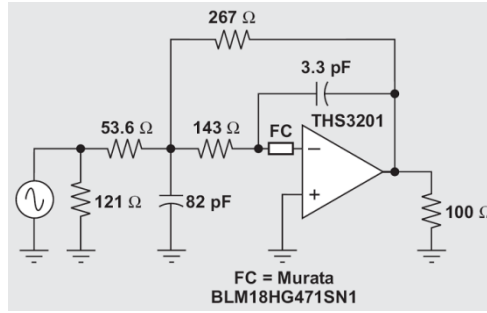


电压反馈放大器 THS4001 在 CF 的帮助下工作得非常好，但是电流反馈放大器在 CF 的作用下却无可救药的振荡起来。这是由于电容具有“隔直流通交流”的特性，电容容抗会随着信号频率的增高而减小，当信号频率高到一定程度后，反馈电容近似一跟导线，将导致电路振荡。

那么如何改善 THS3001 的过冲呢？很简单，增大 RF 即可：



如上图 THS3001 在增大 RF 到 1k 欧姆后，输出了非常完美的方波。因此，对于 MFB 型滤波器，由于其反馈回路中的纯电容支路，也不推荐在电流反馈放大器中使用，但是如果你确实需要这一种有源滤波器，可以考虑下面这种方法：

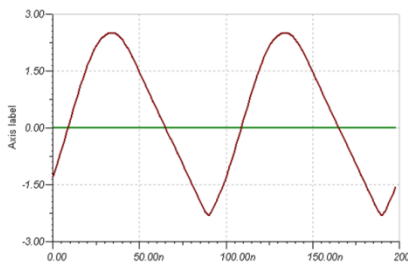
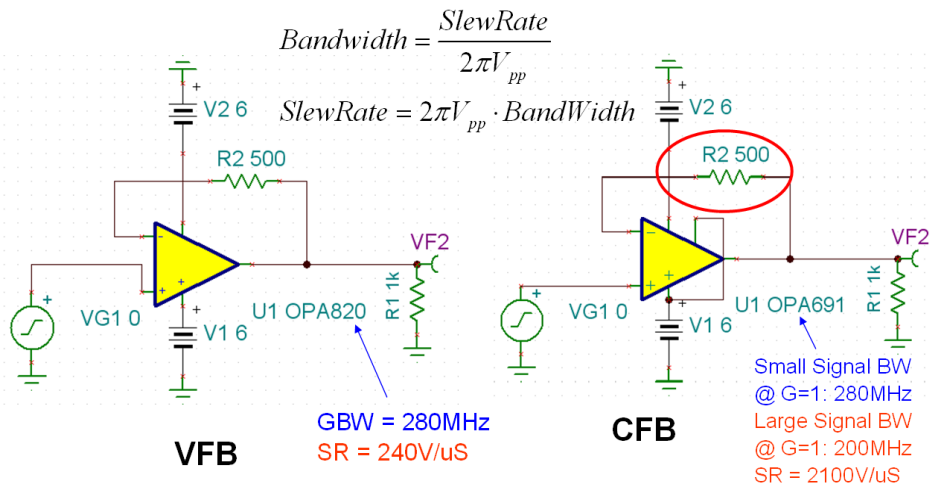


如上图，FC 是一颗磁珠，其在高频下将呈现出电阻的特性，当然，你也可以使用电阻来代替 FC，具体的技术详情请参考 TI 应用笔记 SLYT081。

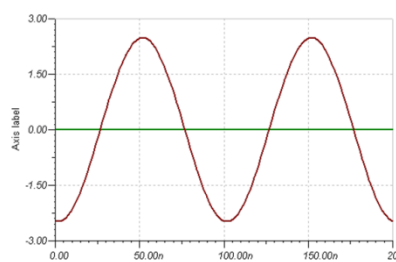
### 7.3.4 电压反馈放大器和电流反馈放大器的区别：压摆率

当信号幅度较大时，压摆率常常比带宽更占据主导地位，比如下面这个例子，同样用单位增益为 280MHz 的放大器来缓冲 10MHz，5Vpp 的信号，电流反馈放大器能轻松完成工作，而电压反馈放大器的输出将呈现三角波，这是压摆率不足的典型表现：

Buffer for a 10MHz Sinewave with 5Vpp Amplitude => SR needs 300V/uS



VFB



CFB

通常来说，电压反馈放大器的压摆率一般在 500V/uS 以下，相对于电流反馈放大器拥有的数千 V/uS 的压摆率来说，在放大大幅度信号时要非常小心。但是，绝不能以压摆率的大小来区分电压反馈和电流反馈放大器，TI 推出的一些特殊结构的电压反馈放大器就兼顾了高压摆率的特点，比如 OPA690，其压摆率高达 1800V/uS！

### 7.3.5 何时选用电压反馈放大器，何时选用电流反馈放大器？

A. 在低速精密信号调理中，基本上看不到电流反馈放大器的身影，因为其直流精度远不如精密电压反馈放大器。

B. 在高速信号调理中，应考虑设计中所需要的压摆率和增益带宽积；一般来说，电压反馈放大器在 10MHz 以下、低增益和小信号条件下会拥有更好的直流精度和失真性能；而电流反馈放大器在 10MHz 以上、高增益和大信号调理中会表现出更好的带宽和失真度。在高速信号调理中，当下面两种情况任意出现一种时，你就需要考虑一下选择电流反馈放大器：1、噪声增益大于 4；2、信号频率大于 10MHz。

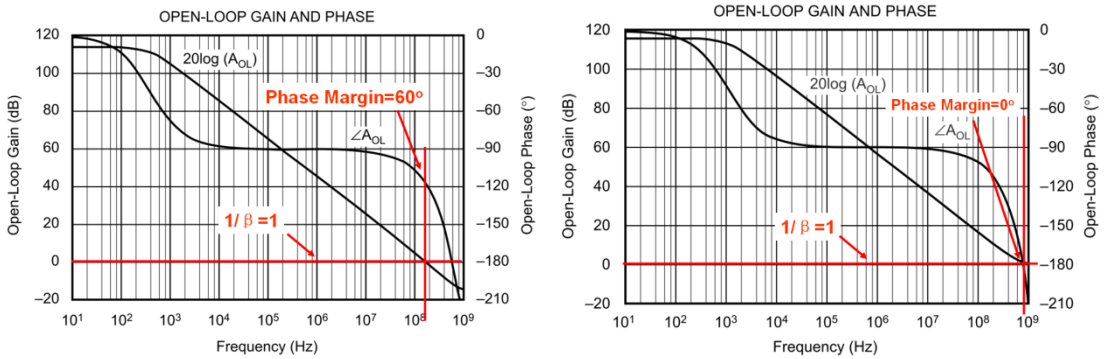
### 7.3.6 去补偿 (Decompensate) 电压反馈放大器

在高速放大器家族中，除了电流反馈放大器和常规的电压反馈放大器，TI 还推出两种非常规的高速电压反馈放大器，一种是拥有高压摆率的电压反馈放大器，如 OPA690；另一种是去补偿的电压反馈放大器如 OP842/843/846/847 家族，和 THS4011/4021 等：

型号	供电电压范围	增益带宽积	稳定噪声增益	带宽	压摆率 (V/uS)
OPA842	±6V	200MHz (G>5 时准确)	Unit Gain Stable	20MHz @ (G=10) 350MHz @ (G=1)	400
OPA843	±6V	800MHz (G>10 时准确)	3	80MHz @ (G=10) 500MHz @ (G=3)	1000
OPA846	±6V	1750MHz (G>40 时准确)	7	110MHz @ (G=20) 500MHz @ (G=7)	625
OPA847	±6V	3900MHz (G>50 时准确)	12	350MHz @ (G=20) 600MHz @ (G=12)	950
THS4011	±16V	200MHz	Unit Gain Stable	290MHz @ (G=1) 20MHz @ (G=10)	400
THS4021	±16V	1600MHz	10	350MHz @ (G=10) 80MHz @ (G=20)	470

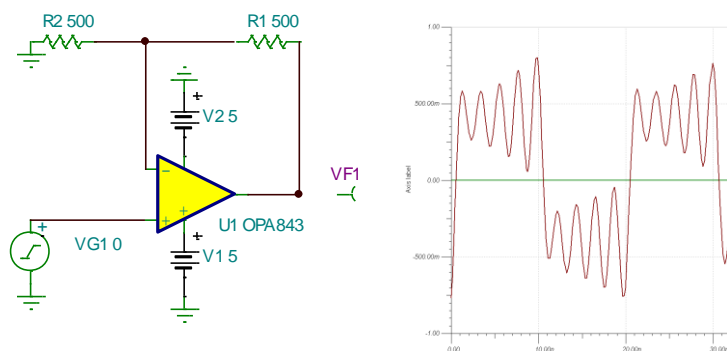
上表中，对于增益带宽积这个指标来说，宽带放大器中只在相对高增益下才有效，这时由于在封装过程中引入高速放大器反相输入端的寄生电容使得在低增益下实际表现比设计时

更宽。这个寄生电容过大时会引起放大器振荡，请牢记稳定性是以牺牲带宽为代价，而牺牲稳定性能换来更大的带宽。接下来让我们解释一下什么是去补偿放大器,首先，让我们对比一下 OPA842 和 OPA843 的开环增益图：

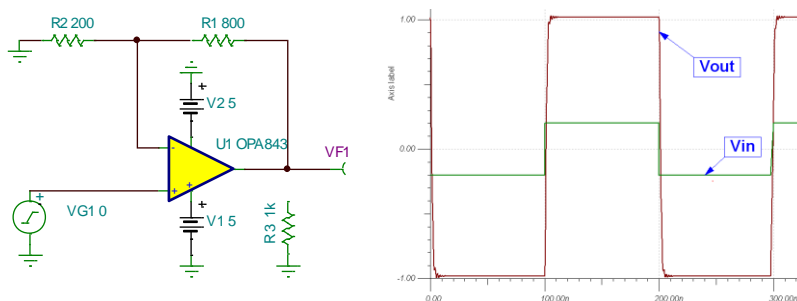
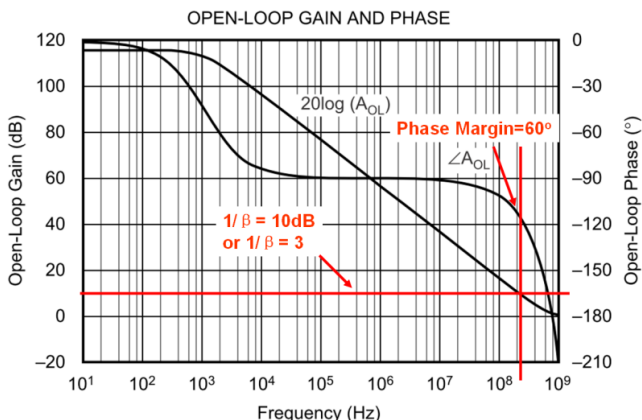


先看 OPA842 的开环增益曲线，因为决定放大器系统稳定性的是环路增益 ( $A_{ol}\beta$ )，我们需要自行添加噪声增益曲线。为了考察在单位增益下放大器的稳定性，我们添加了幅度增益等于 1 的噪声增益曲线（即  $1/\beta=1$ ，图中红色的横线），与 0dB 轴重合。当噪声增益曲线与开环增益的幅度曲线相交时， $|A_{ol}\beta|$  等于 0dB ( $A_{ol}=1/\beta$ , 即  $|A_{ol}\beta|=1$ )，此时环路增益的相移为 120 度（因为设定的噪声增益为纯阻性，不会在环路增益曲线中引入零/极点，所以环路增益的相位曲线和  $A_{ol}$  的相位曲线重合），相位余量为 60 度。是一个稳定的系统。另外，我们还可以观察到 OPA842 的主极点大概在 200Hz，为方便计算，取此时的  $|A_{ol}|$  为 120dB。在主极点后  $|A_{ol}|$  将按照  $-20\text{dB/decade}$  的下降率下降，下降到  $|A_{ol}|$  为 0dB 时需要  $120/20=6\text{decade}$ ，一个 decade 是 10 倍频程，这样可以推出理论的单位增益带宽为  $106 \times 200\text{Hz}$  即 200MHz。和图中给出的一致。

同样地，我们在 OPA843 的开环增益图中添加增益为 1 的噪声增益曲线，在  $|A_{ol}\beta|=1$  处，环路增益的相移为 180 度，相位余量为 0，是不稳定的。之所以造成 OPA843 在单位增益下不稳定的原因是 OPA843 的主极点出现在 1KHz 左右，导致 OPA843 单位增益时的带宽为 1GHz，观察 OPA843 开环增益的相位曲线，第二个极点的位置在 500MHz 左右（相移为 145 度时），这个极点带来的 90 度相移最终导致了在单位增益时 OPA843 的不稳定。回过头来再看 OPA842 的开环增益的相位曲线，可以发现第二个极点在 400MHz 左右，出现在单位增益 200MHz 之后，所以不会导致系统不稳定。下面我们用 TINA-TI 来看看 OPA843 在噪声增益为 2 时，其输出振荡得非常厉害：



使不稳定的 OPA843 变得稳定的方法有很多，比如改变主极点的位置，在  $1/\beta$  中加入极点来抵消  $A_{ol}$  上第二个极点的相移（如添加 CF），等等。而最简单的方法就是提高运放的噪声增益，如下图，我们提高  $1/\beta$  到 3 倍或约 10dB 时， $|A_{ol}\beta|=0\text{dB}$  处的相位余量就可以达到 60 度，从而获得一个不振荡的系统；而当  $1/\beta$  到 5 倍时，相位余量达到 80 度，系统更加稳定。所以，OPA843 被描述为一只增益大于 3 时稳定，而推荐噪声增益大于 5 的高速放大器。



另外，在为 OPA842 挑选反馈电阻  $R_F$ （上图中的  $R_1$ ），增益设定电阻  $R_G$ （上图中的  $R_2$ ）的时候，虽然电压反馈放大器的电阻选择范围较电流反馈放大器轻松，但是在高速放大器中，必须同时考虑功耗、 $R_F$  上并联寄生电容对带宽的影响以及  $R_F||R_G$  与输入寄生电容  $C_{in}$  作用下

的影响。首先考虑功耗，为了使反馈电阻从运放输出吸取尽量小的电流，从而保证运放的失真表现，反馈电阻  $R_F$  应该大于 200 欧姆；其次，1k 欧姆的  $R_F$  应上大约有 0.2pF 的并联寄生电容，这个寄生效应已经开始影响运放的带宽，因此要控制  $R_F$  应的阻值小于 1k 欧姆；最后，由于  $R_F \parallel R_G$  后和运放反相输入端的寄生电容  $C_{in}$ （芯片内部约 1pF，PCB 上控制在 1pF 之内，共 2pF）作用会在  $1/\beta$  中产生一个零点从而产生附加相移，因此保证  $R_F \parallel R_G$  小于 200 欧姆会使这个附加的零点在 400MHz 以上，这样对我们的环路稳定性影响最小。因此，我们可以先设定  $R_G$  为 200 欧姆，再根据增益挑选  $R_F$ ，当计算出的  $R_F$  超过 1k 欧姆的时候，再降低  $R_G$  的阻值。

推荐使用的 TI 信号调理和后级驱动的高速放大器有：

器件	电源电压 (+/-电源轨之差) (V)	小信号 带宽 (Gain=2) (MHz)	压摆率 (V/uS)	其他	价格 (美元) (单位:片)	封装
OPA300AID	2.7-5.5	80	80	CMOS, VFB	1.6	SOIC
OPA355UA	2.7-5.5	100	360	CMOS, VFB	0.8	SOIC
OPA3355UA	3 通道的 OPA355				1.8	SOIC
OPA820ID	5-12	240	240	VFB	0.9	SOIC
OPA2822U	6-12	200	170	双通道, VFB	1.35	SOIC
OPA842ID	10-12	200	400	VFB, 单位增益稳定	1.55	SOIC
OPA843ID	10-12	260 (G=5)	1000	VFB, 最小稳定增益: 3	1.6	SOIC
OPA690ID	4.5-12	220	1800	VFB, 新结构高压摆率	1.35	SOIC
OPA890ID	3-12	115	500	VFB, 低功耗, $I_Q=1.1mA$	0.75	SOIC
OPA2890ID	双通道 OPA889				1.2	SOIC
THS4031ID	10-30	100	100	VFB	2.35	SOIC
THS4011ID	10-30	290 (G=1)	310	VFB	1.95	SOIC
THS4032ID	双通道 THS4031				3.35	SOIC
THS4012ID	双通道 THS4011				3.05	SOIC
THS4271D	5-15	390	1000	VFB	2.25	SOIC
OPA684ID	9-12	170	820	CFB	1.35	SOIC
OPA2684ID	双通道 OPA2684, CFB, 低功耗, $I_Q=1.7 mA$				2.1	SOIC
OPA691ID	5-12	225	2100	CFB	1.45	SOIC
OPA2691ID	双通道 OPA691				2.3	SOIC
OPA695ID	5-12	850	4300	CFB	1.35	SOIC
OPA2695ID	双通道 OPA695				2.7	SOIC
OPA694ID	7-12	690	1700	CFB	1.25	SOIC
THS3001ID	9-32	385	6500	CFB	4.1	SOIC
THS3001HVIDGN	9-36	385	6500	CFB, 输出电流 $\pm 20mA$	7.6	SOIC
THS3091D	10-30	210	7300	CFB, 输出电流 $\pm 250mA$	3.3	SOIC
THS3201D	6.6-15	850	10500	CFB, 输出电流 $\pm 100mA$	2.1	SOIC

注意：OPA 高速产品和 THS 高速产品的主要区别是：OPA 通常只能 10V 以下供电，而 THS 系列拥有更宽的供电电压范围（可至 36V）

根据电压反馈和电流反馈放大器各自的特点，在题目中的前置放大部分，信号的幅度较小，我们可以选择 $\pm 5\text{V}$ 供电的电压反馈放大器 OPA842 来进行 14dB 的固定增益放大；在功率级的 20dB 放大中，我们必须选择 $\pm 18\text{V}$ 供电的电流反馈放大器 THS3001HV 来实现大电压的高速信号输出。

## 7.4 可控增益放大器的应用

现在，我们开始考虑如何实现增益步进可调的问题，当然最笨的办法是，采用多个电流反馈放大器级联，用电阻网络选通的方式来实现增益可调，想想也知道，这个办法太复杂，而且不容易稳定。可能大家已经想到了精密放大器里的程控增益放大器，如果能用这种方法控制，岂不简单。但很可惜，程控增益放大器的本质决定其带宽和压摆率远远不够 10MHz 放大如此多倍的要求，这里，我们可以使用另一种增益可变放大器：压控增益放大器，它就是专门为宽带高速模拟信号放大而专门设计的。

AD603 是前几年在高校中用得最为广泛的压控增益放大器，但是其缺点是在于：

1. 增益和带宽关系不确定，需要通过外部硬件电路确定，如下图，导致不够灵活；

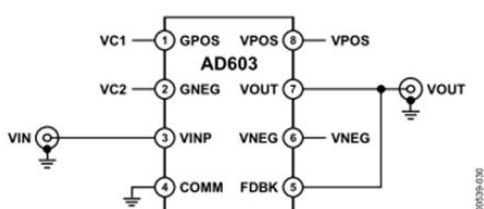


Figure 30.  $-10\text{ dB to }+30\text{ dB}$ ; 90 MHz Bandwidth

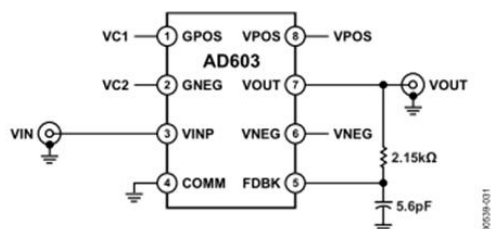


Figure 31.  $0\text{ dB to }40\text{ dB}$ ; 30 MHz Bandwidth

2. 增益范围仅为 40dB，为完成题目中要求的 0—60dB 可调的要求，需要两片级联，增加了系统的复杂度；

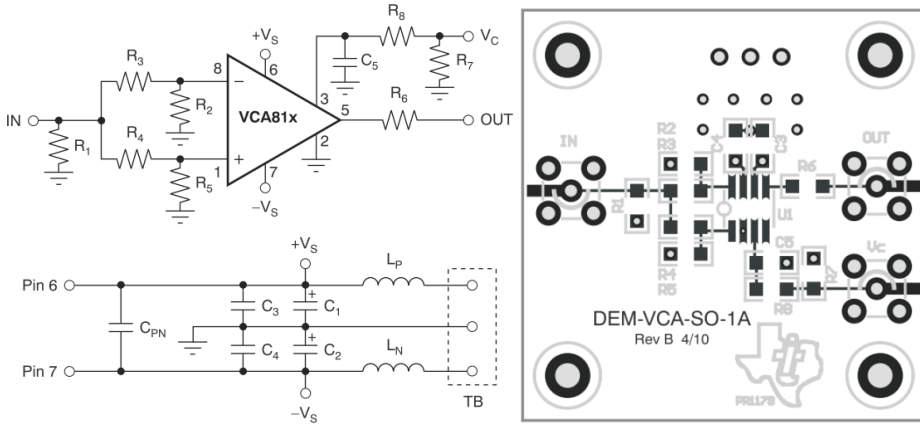
3. 这里题目为宽带直流放大器，强调了直流精度，而在测试中，也确实输入了直流电平进行放大输出；AD603 的输出失调电压为 $\pm 30\text{mV}$ ，在末级再进行放大 10 倍，带来的直流误差较大，需要做调零处理。

从去年开始，TI 的 VCA810、VCA820 和 VCA822 开始崭露头角，特别是 VCA810，它在 $\pm 40\text{dB}$ 的增益可调范围内拥有 35MHz 的恒定带宽（包括小信号带宽和全功率带宽），仅需一片 VCA810 就能满足题目的需要。同时它的典型输出失调电压仅为 $\pm 4\text{mV}$ ，带来的失调误差小了 10 倍。

VCA810 的应用电路非常简单，除去电源，地和直接接地的反相输入端，它只需考虑三个引脚的布局布线。同相输入、输出和电压控制端都可以采取短而直的线直连，无需任何附加电路，如下图是 VCA810 EVM 板的图纸，可以通过选择焊接 R3 或 R4 来选择是反相输入

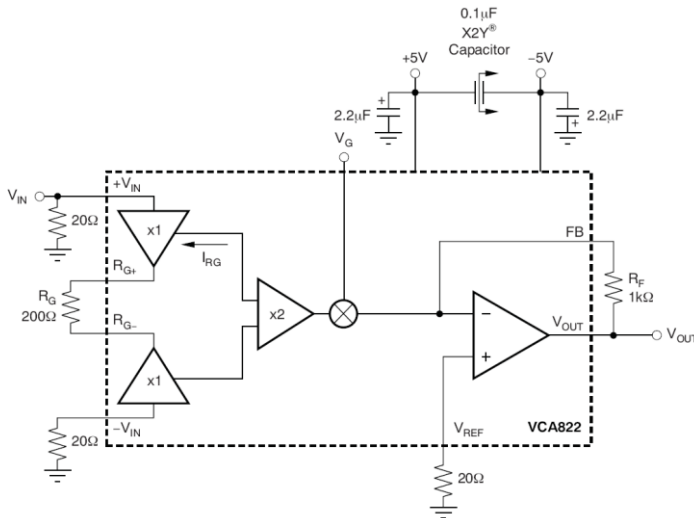


还是同相输入，通过 R1,R2,R5,R7 可以实现输入阻抗匹配：



同时，VCA810的控制电压 VC 端也拥有 25MHz 的带宽，因此可以将 VCA810 用作模拟乘法器、自动增益控制器、压控滤波器等。为了让 VCA810 正常工作，对 VC 端的滤波是非常必要的，因为控制电压的范围为-2V 到 0V，导致增益的变化范围为+40dB 到-40dB，特别是在恒定电压输入给 VC 端时，mV 级的纹波就可能时 VCA810 工作不正常。除此之外，应小心避免 VCA810 的输出饱和，在 ±5V 供电下，VCA810 的典型输出幅度为 ±1.8Vpp。

除了 VCA810，如果你需要更宽的带宽，VCA820 和 VCA822 是一对 150MHz 带宽的压控增益放大器，他们在 G=10 时的小信号带宽为 150MHz，当 G=10，5Vpp 全功率输出时，仍然能有 137MHz 的带宽，性能非常突出（更宽的还有 VCA821 和 VCA824，320MHz 的全功率带宽）。两者的区别在于 VCA820 是以 dB 为单位进行调节，而 VCA822 是以倍数进行调节的。以 VCA822 为例，当其最大增益设置为 10 倍时，控制电压为 1V 时，VCA822 的放大倍数为 10，控制电压为 -1V，放大倍数为 0.1，即为 -20dB 到 20dB 的放大范围。一个典型应用电路为：

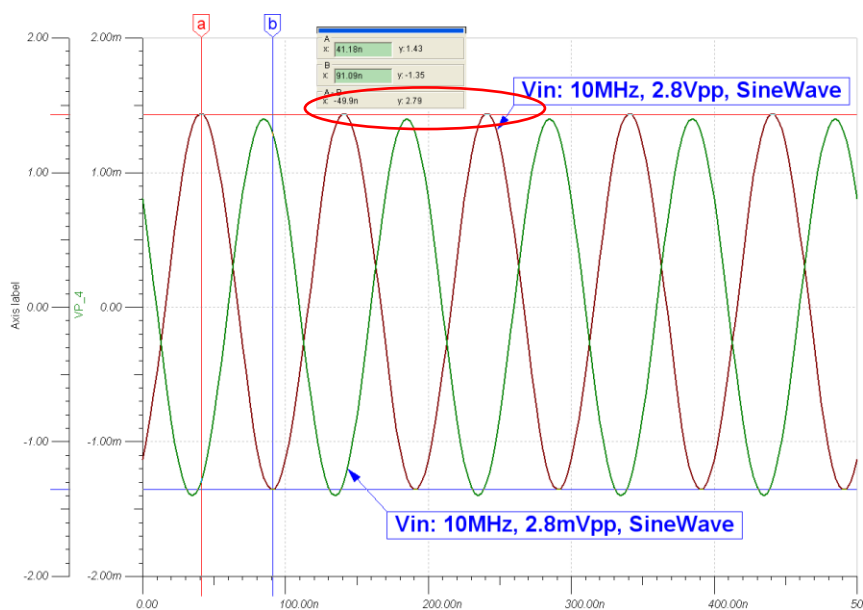
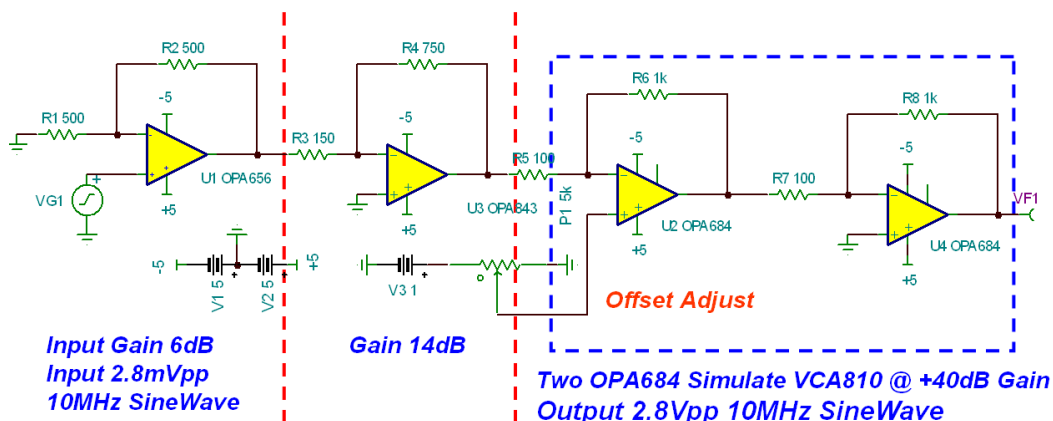


应用 VCA822 最需要注意的两个地方是：

1. 不能让 RG 上的电流 IRG 超过  $\pm 2.6\text{mA}$  (或  $5.2\text{mA}_{\text{pp}}$ )， $IRG = V_{\text{out}} / (\text{设计最大放大倍数} \times R_G)$ ；详情请参考 VCA822 的数据手册第 24 页。

2. 输入信号的动态范围，VIN+ 的最大输入不能超过 1.6V，最小输入不能小于 -2.1V，同时  $IRG = V_{\text{IN}}(\text{pp}) / R_G$  必须小于 5.2mA，即若要满程输入，RG 必须大于 700 欧姆，如果选择小于该值的 RG，一定要注意输入信号的范围已经被减小。

3. 至此，除了功率推动级，我们的信号调理部分的解决方案已经得出，我们的增益分配如下：

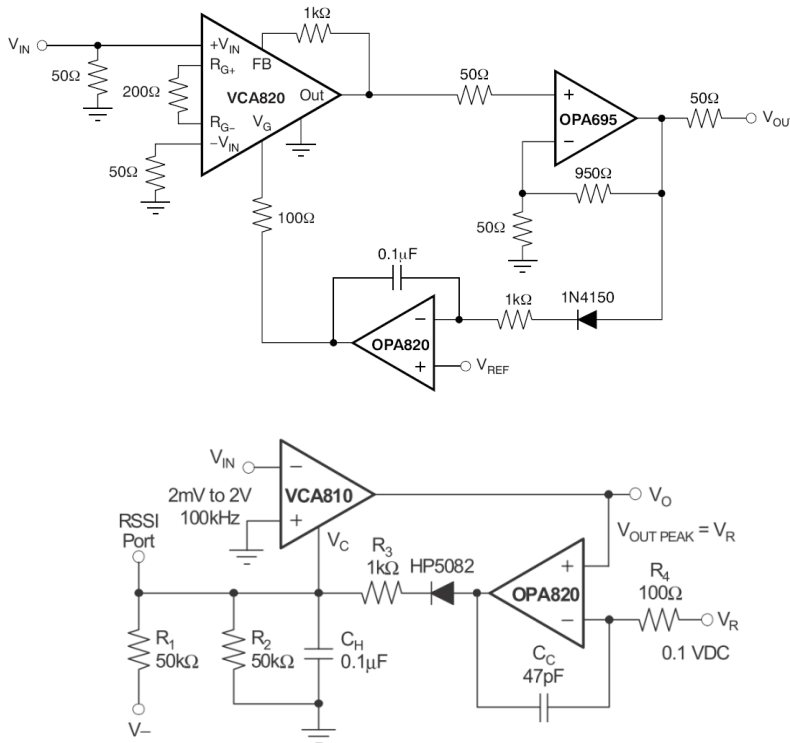


这里我们从 2.8mVpp 的输入中得到了 2.8Vpp 的输出信号（注意两个信号对应的 Y 轴刻

度不同), 即将 1mVRMS 的输入信号放大了 1000 倍 (60dB)。当然, 如果是 28mVpp (10mVRMS) 输入, 我们只需将 VCA810 的增益设置为 10 倍 (20dB) 即可。接下来, 我们将在功率级将这 2.8Vpp 的信号放大 10 倍, 并推到 50 欧姆的负载上去。推荐使用的宽带压控增益放大器有:

器件	简介	价格 (美元) (单位:片)	封装
VCA810ID	可调增益 $\pm 40\text{dB}$ , CONSTANT BANDWIDTH vs GAIN: 35MHz	6.8	SOIC
VCA820ID	可调增益 $\pm 20\text{dB}$ , Linear in dB, CONSTANT BANDWIDTH: 150MHz	3.45	SOIC
VCA822ID	可调增益 $\pm 20\text{dB}$ , Linear in V/V, CONSTANT BANDWIDTH: 150MHz	3.45	SOIC

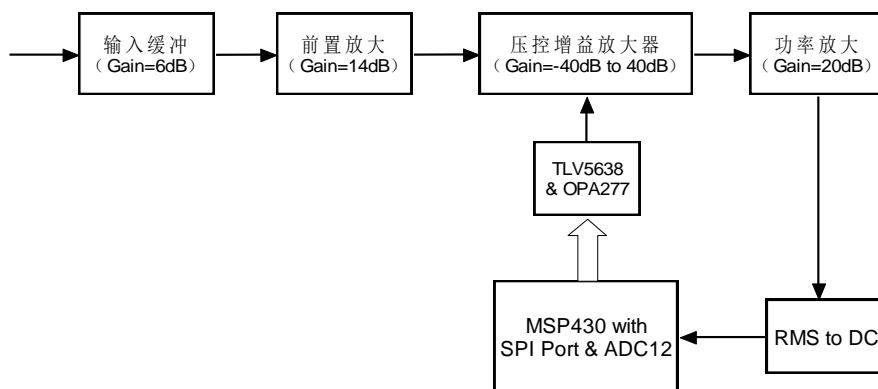
实现自动增益控制, 即 AGC, 可采用模拟反馈或数字反馈。VCA810、VCA820 配合外部宽带放大器都很容易实现模拟 AGC:



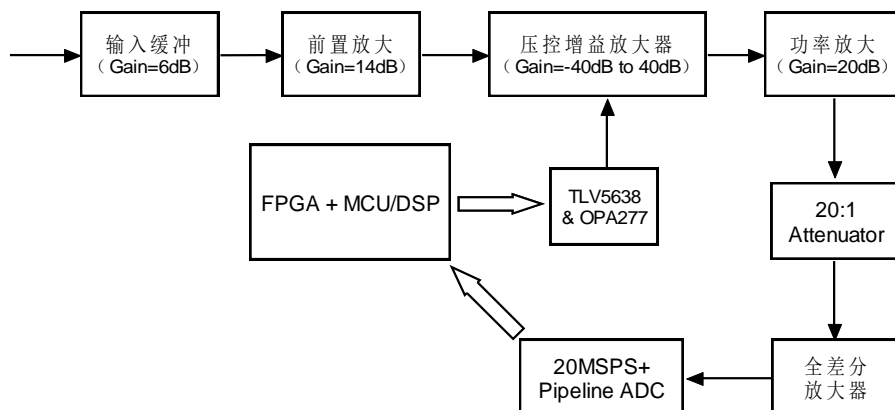
数字 AGC, 即将模拟输出信号的幅度信息通过 MSP430 内建的 12 位 ADC 转化为数字信号, 经 MSP430 处理后, 再由 MSP430 的内部 DAC (或内建 SPI 口控制外部 DAC) 来调整 VCA8xx 的放大倍数。如何获得 10MHz 模拟信号的幅度信息也有两种方法:

- 1、通过 RMS to DC 芯片, 将 10MHz 模拟输出的有效值转化为直流信号, 再通过

MSP430 内置的 12 位精度的 ADC 采集直流电平，得到输出信号的幅度信息；然后由 MSP430 通过集成的 SPI 口刷新双路 DAC TLV5638，从而控制 VCA8xx 的增益：



2、通过 ADC 直接采集模拟输出信号，当然可以用低速采集多次，利用等效采样的方法恢复模拟信号，但最直接最痛快的方法就是利用 20MSPS 以上采样率的高速直接对 10MHz 的正弦波进行过采样，在少数采样后就能得到需要的信息：



如上图，我们先通过一个衰减器将模拟信号降低到 ADC 的满量程输入范围内，然后通过全差分放大器进行单端到差分的转换，缓冲并滤波后送给流水线型高速数据转换器（20MSPS+）进行实时转换和计算。

## 7.5 高速放大器的布局布线

### 7.5.1 什么时候需要高速印制电路板？

当所需处理的信号频率在 MHz 范围内，那些在处理低频信号时可以忽略的影响将会变得非常显著。THS 系列高速运算放大器的带宽远远超过了 50 MHz，因此在这个频率范围内设计 PCB 时，必须考虑高频时电磁波所产生的影响。元器件的选择、接地、电源旁路、信号

路径的布线、线路终端匹配、寄生电容与电感等因素都需要仔细的考虑。遵循 PCB 设计的标准可以发挥 THS 系列高速运算放大器的最高性能。以下这组设计准则可以帮助研发工程师快速设计高效的高速运算放大器电路板。

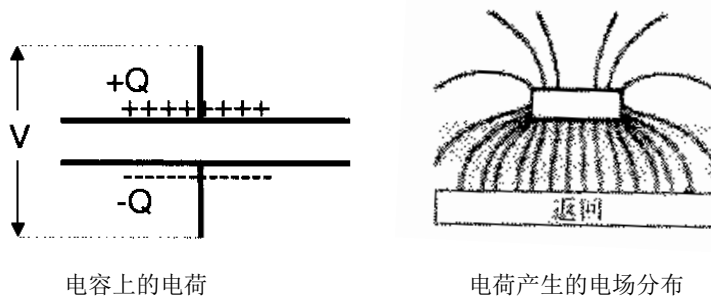
### 7.5.2 信号完整性基础

信号完整性是一门研究信号正确传输的学科，信号完整性在高速 PCB 设计中更为重要，它涉及到电路的分析、仿真和设计，涉及的范围很广泛，本节介绍一些信号完整性的基础知识，目的是起到抛砖引玉的作用。理解了信号完整性知识对 PCB 的设计会起到很好的指导作用。

实际电路板上的导线，由于 PCB 面积和层数限制，会有寄生电容和电感存在。这些寄生参数会跟电路中变化的电流、电压作用，从而产生信号完整性问题。

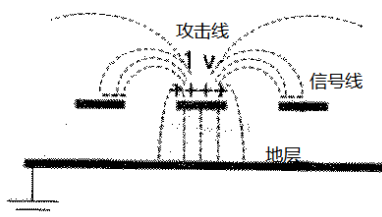
#### (1) 电路板上的寄生电容

提到寄生电容，不少工程师因为它的原因导致信号链的传输质量下降，设计精密的电路无法完成应有的功能。寄生电容也是电容，电容是由两个导体构成的，任意两个导体之间都有一定的电容。电荷静止时  $C = \frac{Q}{V}$ ，电荷运动时  $I = \frac{\Delta Q}{\Delta t} = C \frac{dV}{dt}$ 。

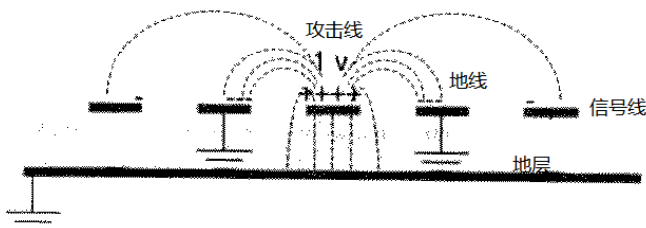


当电路板上存在这种几何结构时，就会产生寄生电容。正负电荷在极板间就会有电场产生，如右图所示。反之，如果外界存在电场，也会在导体上产生电荷分布。

PCB 上导体的跟地层间就形成这种结构，从横截面上看就是上图的样子（导线、介质和地层）。当导体中的电流变化的时候，相当于  $Q$  的大小或者极型发生变化，这样产生的电场的大小和极型也会随之变化。这时当一个平静的导线进入到这个变化的电场时，它的上面就会产生变化的  $Q$ ，变化的  $Q$  就产生电流，这样这个平静的导线就被干扰了。同样两个相邻导线都有电流时则相互干扰。这种影响随间隔距离的增加而减小。

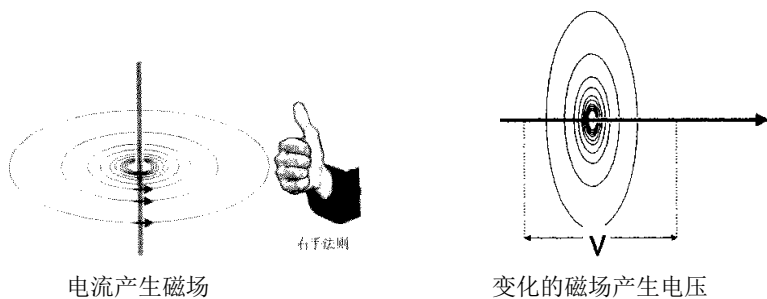


了解了寄生电容以及串扰产生的原因，就可以找到方法改善。1、将导线的电场约束在一定空间内。2、导线之间保持安全距离。3、导线上无用的插座、分支线、测试点等相当于增加电容极板面积的金属去掉。例如电场约束的一个方法，在两个信号线之间添加地线，电场被地线约束，伸向外部的就减少了，如下图：

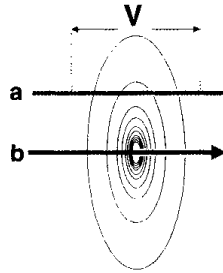


## (2) 电路板上的电感

跟寄生电容一样，寄生电感也来源于基本的物理规律。一段导线当有电流流过时，在导线周围将产生同心的环形磁力线。磁力线的密度跟电流成正比。 $L = \frac{N}{I}$ ，N 表示磁力线的大小单位是韦伯 (Wb)，I 表示电流。当 N 变化时，就会在导线上产生电压， $V = \frac{\Delta N}{\Delta t} = L \frac{dI}{dt}$ 。



所以有几何长度的导线都存在寄生电感，当 B 导线中流过电流，就会在周围产生磁场。当流过的电流变化时，就产生变化的磁场。这时 A 导线进入这个变化的磁场，就会在 A 导线上产生电压，电压驱动电子运动成为电流，干扰就进入了 A 导线。如下图所示。这种影响随间隔距离的增加而减小。



了解了寄生电感以及其产生串扰的原因，就可以找到方法改善。1、将导线的磁场约束在一定空间内。2、导线之间保持安全距离。3、使导线截面积增大减小电流密度从而减小磁场的强度。例如磁场约束的一个方法，在导线旁边添加回流用的导线（地导线），两个导线的电流相等方向相反，磁场相互抵消，相当于被约束，伸向外部的就减少了（例如双绞线），如下左图

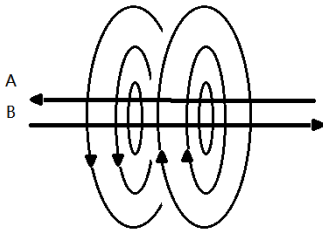


图 A 和 B 导线越靠近磁场抵消越多

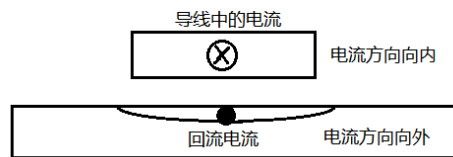
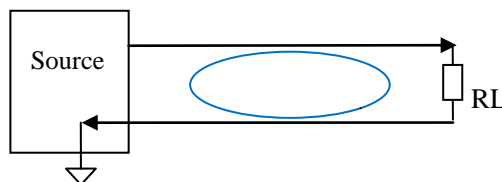


图 导线和地层回流越磁场抵消

降低寄生电感的另一个方法：当增加导线的截面积时，相当于多个导线并联成面，电感并联会减小电感量，并且在导线下方增加地层提供回流路径抵消磁场，引起的干扰和寄生电感随之减小。如图所示。这个方法在供电用导线中经常使用。

### (3) 回流路径代替“地”这个词

从上面寄生电容和电感的分析可以看到，一个共有的特点：导线走的越长，其上的寄生电容和寄生电感越大，其向外辐射或者吸收辐射的能力越强（电磁场是双向的）。一个信号从芯片中流出，经过导线、负载然后回流到芯片的地，这就形成一个回路，包围了一定的面积，如下图。变化的电磁场进入这个回路就会在回路中产生变化的电流，反之回路中变化的电流也会从这个回路辐射出变化的电磁场。



导线走的越长，在没有保护的情况下其包围的回路面积越大，导线本身的能量越容易从

这个回路向外辐射，外部的能量也更容易通过这个环路进入导线中。缩小回路的面积，就可以约束寄生电容、电感的电磁场。所以正确设计“回流路径”可以很好的改善干扰问题。“地”这个词在电路中也是电流的回流路径，但是这个描述较为笼统，不能描述各电路单元的电流走向，不能保证来自各单元电路的回流不会产生干扰。所以用回流路径更为严谨，并且时刻提醒工程师要明确电流走向，优化电路。需要明确一条，电流总是沿着最小阻抗路径走。这条基本原理对设计回流路径至关重要。

总结：在一个好的工程师脑子里，不需要记忆信号完整性的繁琐公式，只需要明确导线周围的电场磁场如何分布，影响这些场的因素有哪些。一个导线进入另一个导线的电磁场必然会受到干扰，工程师要做的就是根据所学的知识，利用影响场分布的因素，在有限的资源下把这种干扰降低到最小，使之不会产生信号完整性问题，这样的电路就是好电路，可以信赖的电路。

### 7.5.3 正确的高速 PCB 设计指南

上节简要介绍了信号完整性的一些基本知识，本节结合 THS4304 实例来详细分析高速放大器 PCB 的设计方法。分析中会用到信号完整性的一些知识，读者可以参考上一节或者查找信号完整性的相关书籍。

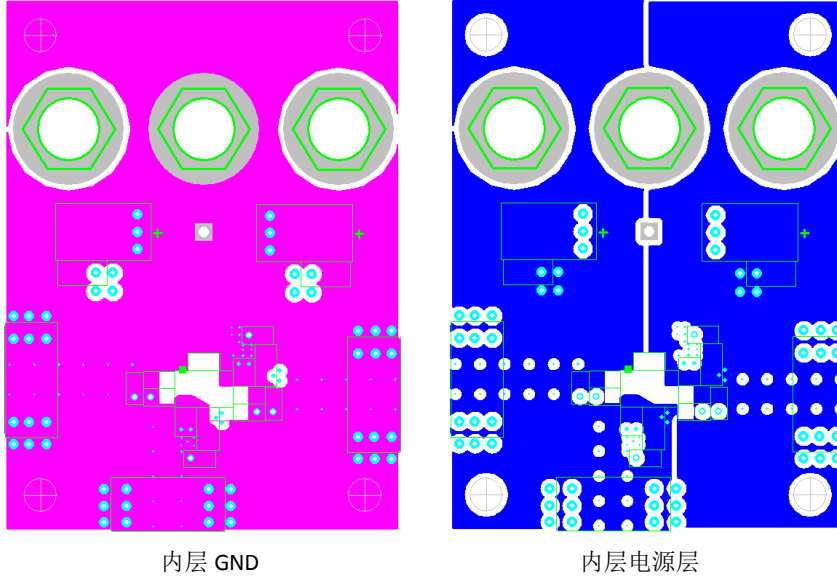
先看一下 THS4304 的基本功能，THS4304 是电压反馈型（VFB）低电压供电运放，单位增益带宽可达 3G，10 欧负载上可以输出 50mA 电流，特别适合 5V 供电的高速应用。THS4304 的电路设计具有高速 PCB 设计的典型性，下面分几个要点一一进行分析。

#### 1)、多层 PCB 叠层设计

要想获得一个高性能的高速 PCB，需要多层 PCB 分别完成信号、电源、GND 布线，成本不允许的话至少需要一个双层 PCB。如下表，是 THS4304 的叠层顺序，其 GND 层是一个连续式的大面积接地层，从而可以为回流电流（镜像电流）提供一个低阻抗的接地路径。相对应地，电源的布线应设计成一个与接地层相邻的大面积连续的一层。由此而形成的分布电容能够确保为电源电压提供一个低阻抗。

叠层	功能
表层信号层	完成元件的放置和信号线
中间层 GND	给表层信号层提供回流路径，并保证信号线阻抗连续
中间电源层	跟中间层 GND 紧密相邻，为芯片提供低阻抗电源通路
底层 GND	跟中间 GND 层功能一样（多层 PCB 叠层为偶数）





如上图，THS4304 的电源层分割为两块大铜皮，左边提供-VS 供电，右边提供+VS 供电。紧密相邻的内层 GND 是一块连续的铜皮，宽大的铜皮大大减小了寄生电感，并且跟电源层形成的分布电容能够确保为电源提供一个低阻抗供电路径。

2)、电路板上多单元电路的供电

如果在一块 PCB 上组合了几个功能模块，那么应该在这块 PCB 上分隔出单独的功能单元。当需要在同一块 PCB 上处理模拟和数字信号时，这一点显得尤为重要。模拟电路在 PCB 上的位置放置不正确以及在 PCB 上的模拟区域走数字信号线是一个常见的错误。每一个单独的功能单元都应该有各自的电源，如下图所示。采用一个扼流圈（如磁珠）构造的星形电源电压分布供应系统可以使得各个功能模块间更好的去耦合。

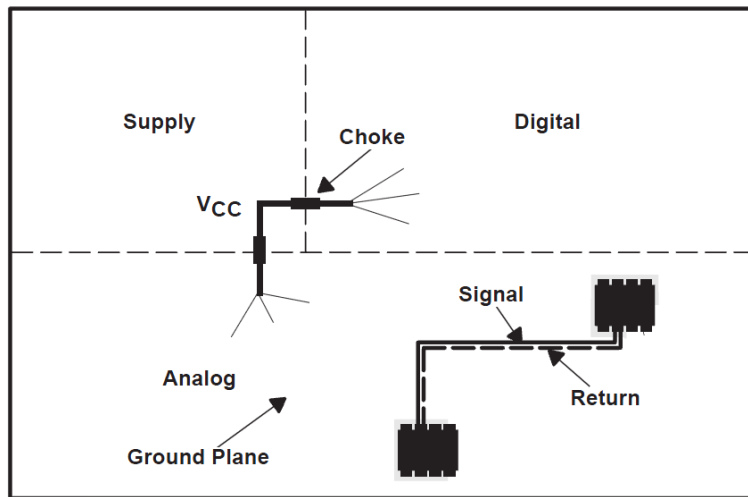
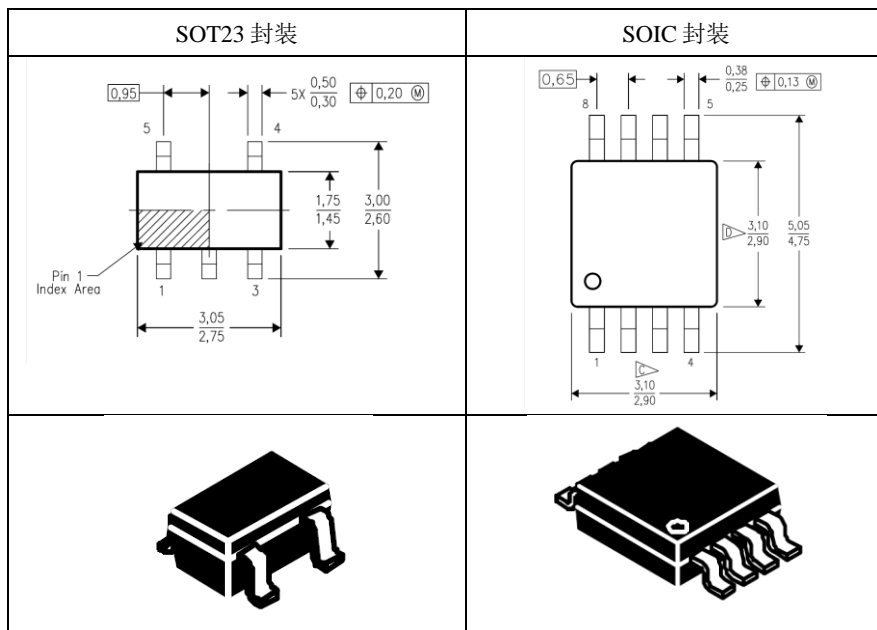


Figure 1. PCB With Proper Arrangement

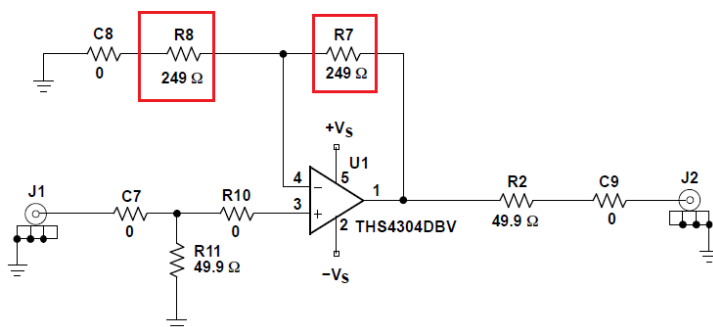
### 3)、采用小封装降低寄生参数

在高频时，每个元件引线都如同一个电感。设计高速 PCB 时，电感的感应系数越低越好。表面组装器件（SMD）是满足这个要求的理想选择。表面贴封装技术不但可以确保极低的引线电感感应系数，而且只占用 PCB 上极小的空间。小而紧凑的 PCB 有助于减少寄生电容和寄生电感的值。高速 PCB 设计中不建议采用带有引线的元件和插口。下图是 THS4304 提供的 SMD 封装，采用了业界流行的 SOT23 和 SOIC 封装。



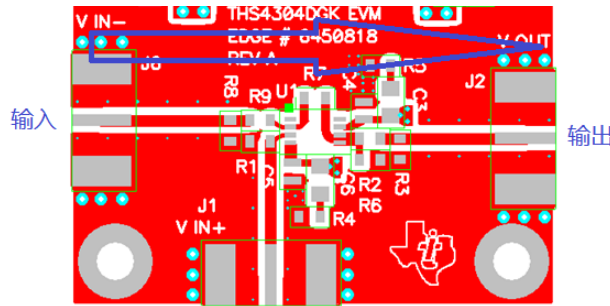
### 4)、在 RF 电路设计中要求使用低电阻阻值的元件

这样可将耦合干扰电压减至最小，而且可以防止由于信号的连线与寄生电容形成的低通滤波器的低截止频率导致的信号衰减。对于反馈电阻需要密切的注意。为了得到最佳的频率响应，相关的器件参数手册中给出了稳定时间以及建议的最小振铃反馈电阻的值。例如 THS4304 的反馈电阻使用了百欧姆级别电阻。不同芯片的反馈电阻在选择时还需要参考数据手册，按推荐值选择最好。



5)、使得信号处理能沿着一条线路进行

也就是说这个电路的输入和输出必需完全的分隔开，以此在电路中提供高的去耦合程度。如下图，THS4304 的布局中输入和输出之间的元器件沿着一条线放置。按照这个方式排列元器件，可以减少信号处理不同阶段的信号相互耦合。总的来说，PCB 设计必须紧凑，这样才能确保所有的 RF 环路都很小，因而减少 RF 的辐射与发射现象。



6)、保持供电路径的低阻抗

对于一个运算放大器来说，其理想的电源阻抗是很低的。在 PCB 上的实现中为了保证电源线路的低阻抗值，应该使得线路尽可能的宽，例如使用电源平面。另外，电源电压需要采用一个储能电容来抑制电源电流的快速大幅度变化产生的影响，从而保持电源电压的稳定。最大的电源电流取决于放大器的输出功率。大多数情况下，一个 6.8 uF 至 10 uF 的钽电容可以为 THS 系列高速运算放大器提供一个较好的输出功率值。

当选择电容时，确保它们有一个较小的等效电阻（ESR）和等效电感（ESL）是很重要的。下图是实际中电容的等效模型，可以看到电容中有 ESL 和 ESR，这些参数的存在使得电容在不同频率下表现的阻抗不一样。谐振频点处（右图凹陷尖顶处）阻抗最低，大于谐振频点时 ESL 占据主导，电容开始呈现感性。

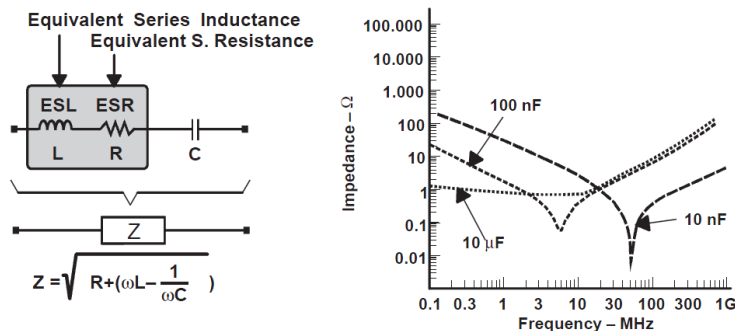
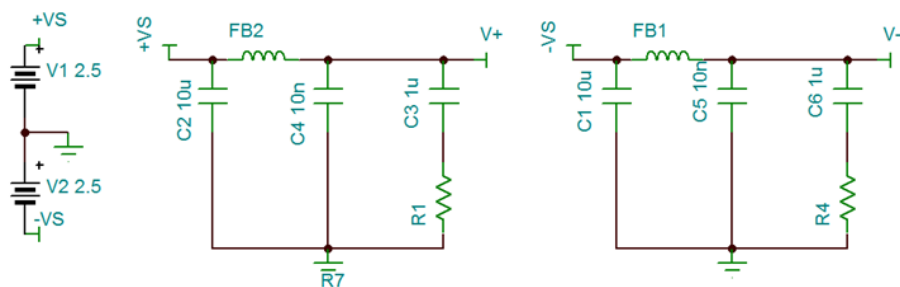


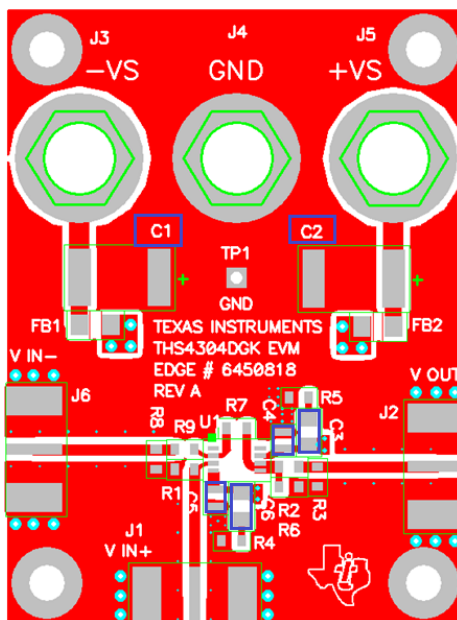
Figure 2. Impedance Behavior of a Real Capacitor

了解了电容的等效模型，当我们选择一个 10uF 的电容时，为了使 10uF 电容谐振频点以上区域都能呈现低阻抗，需要并联一个 100nF, 10nF 小电容。这是因为小电容的谐振频点更

高（如右图中右边曲线），跟 10uF 并联后可以使 10uF 的感性区间阻抗大大降低。THS4304 的供电也是采用了这个原理，下图是 THS4304 的供电，V<sub>+</sub>和 V<sub>-</sub>接芯片电源管脚，可以看到正电压供电上 C2、C4、C3 三个不同容值电容的搭配（负电源 C1、C5、C6 搭配）。不同之处是电路中使用了 FB1 和 FB2 磁珠将芯片电源管脚跟外部电源更好的隔离，并且使用了 R1 和 R4 使 RC 的低通滤波效果更好。



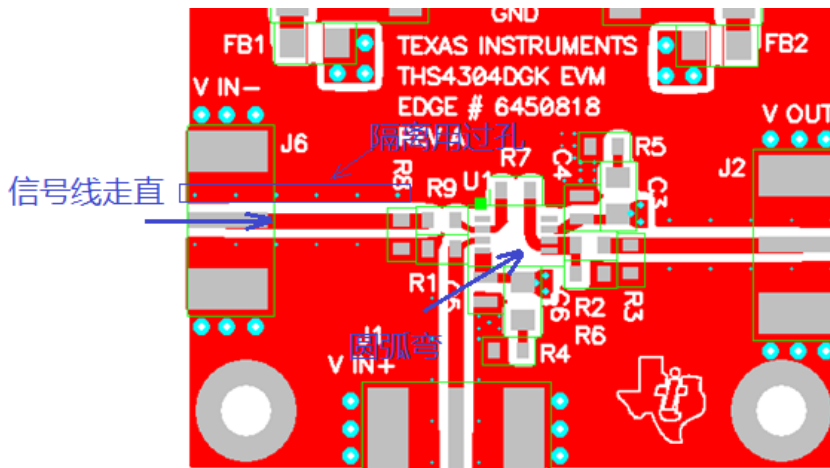
电源的低阻抗不仅跟滤波电容值有关，跟滤波电容的放置位置也是紧密联系的。这时因为 PCB 的走线会带来寄生电感，极大的影响了滤波电容的性能。下图是 THS4304 的滤波电容布局：



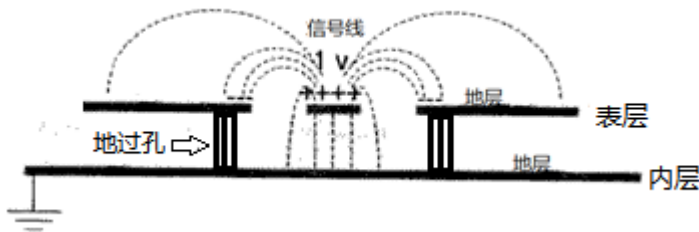
图中将滤波电容的位置标出，可以看到 C1 和 C2 离芯片远，C3、C4、C5、C6 离芯片近。这是因为 C1 和 C2 是大容值电容，负责给芯片补偿能量，工作在低频附近，所以对 PCB 走线的寄生电感不敏感。C3 和 C4 相比，C4 离芯片管脚更近，这是因为 C4 的容值更小，PCB 走线越短越能体现出 C4 在高频下的低阻抗特性（C5 和 C6 与此同理）。

7)、长度是信号走线设计的最重要准则

如下图是 THS4304 的信号线布线图，信号走线的长度越短、路径越直则性能越好，参看图中 Vin 和 Vout 的笔直走线。如果走线时不得不产生一个很大的角度的话，那么线路必须是弯成圆形的，或者这个角度至少为 45 度，这样才能确保走线的阻抗保持不变，参看图中标记的“圆弧弯角”。一个接地层可以使得每个信号走线的附近都有相应的返回路径。如果因为空间不够而必需使得信号线路互相平行，那么线与线之间至少要保持三倍于线宽的距离。采用在两条信号线路之间放置一条地线的方式可以提供更佳的去耦合性能。

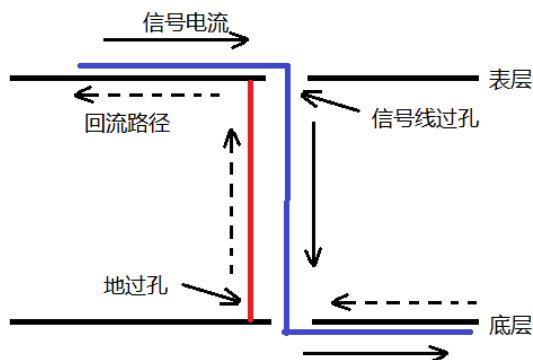


THS4304 的布线中使用了地过孔来提供更好的屏蔽性能（去耦合性能）。如下图，在信号两边添加地过孔后，通过表层地层、地过孔和内层地将信号线“包住”，大大减小了信号的辐射，同时减小了信号被干扰的程度（辐射信号的能力越强，接收干扰的能力也越强）。



8)、信号线上的过孔

若因空间不够而出现一个信号走线必需两层在 PCB 之间切换的情况，则必须使用一个连接或者通孔。由于在高频时这个通孔会给信号线路增加额外的阻抗，所以应该尽量减少通孔的数量。可以看到 THS4304 的信号线上没有过孔。当使用过孔时，需要在信号线的过孔旁边再添加一个 GND 过孔为其提供回流路径，如下图。



9)、避免共阻抗干扰

因为输入信号通常是地线作为参考，所以它的接地路径可能会给信号注入噪声。如果一条接地路径被多个信号使用，这些信号之间会出现相互干扰的情况。下图中，输入和输出信号使用的是同一条地线。一个高的输出电流 ( $I_L$ ) 会导致在传输线的阻抗上产生一个  $V$  的压降。根据欧姆定律，这会随着负载电流成比例地增加。这个压降作为放大器的一个附加输入信号，在高增益的情况下，可引发正反馈，从而使得放大器电路产生振荡。因此，电路的大电流部分最好不要和其它的部分共用地线。它们应该是在一个单点汇合。

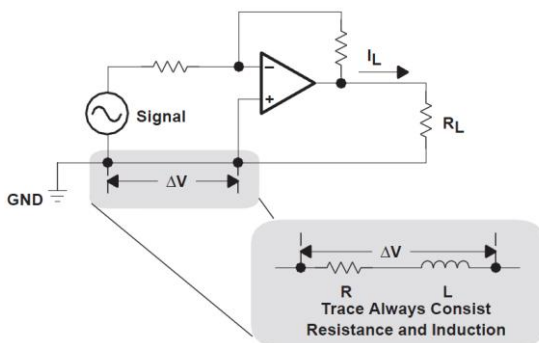
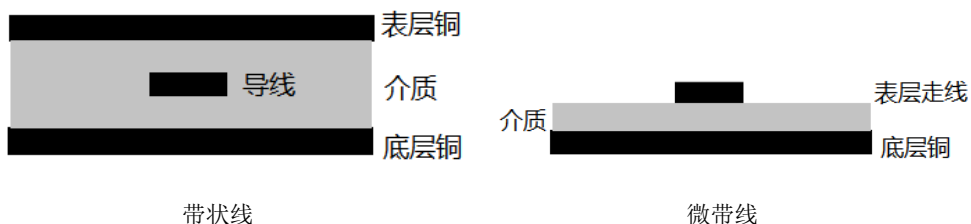


Figure 3. Sharing of Ground Lines

10)、控制走线的阻抗

当信号的波长跟 PCB 走线长度处于同一数量级时，就需要控制走线的阻抗了。长距离的连接应该采用带状线或者微带线传输线技术。这些线路应该根据应用所要求的特性阻抗来进行设计，导线的宽度，介质厚度决定其特性阻抗。



下图给出了导线宽度和传输线特性阻抗的关系。阻抗转换时如果匹配错误将会导致非常大的反射信号。这些反射将会附加在原始信号上，使其产生错误或者甚至完全将其消除。

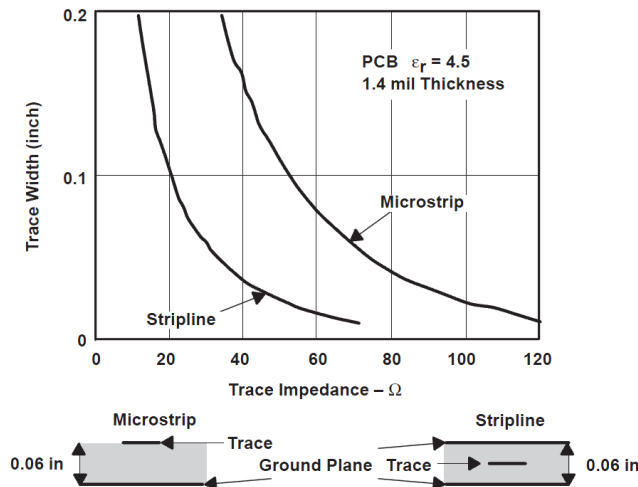
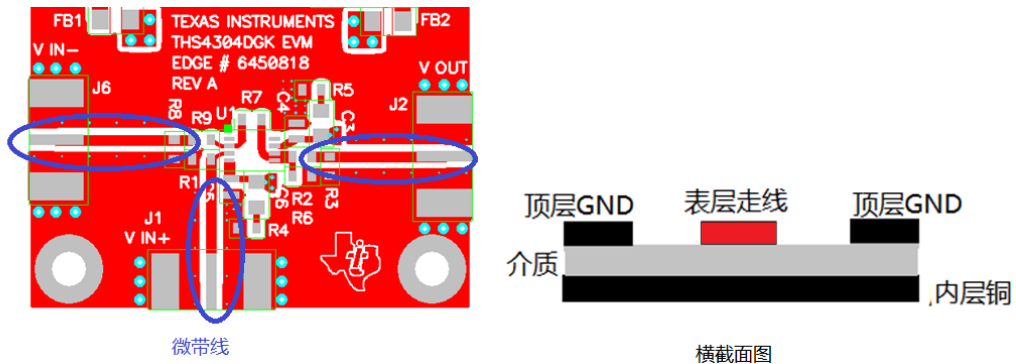


Figure 4. Trace Width on Standard PCB's

THS4304 的信号线使用了微带线的传输方法来控制阻抗，其参考层为内层 GND。如下图：



### 11)、输出电阻设计

如果在信号的传输中允许发生 6 dB 的衰减，通过在放大器的输出端口加入一个串联电阻以及在传输线末端目标设备的输入端口加入一个终端负载电阻，可以使传输线达到零反射。如下图所示，其中给出了终端电阻的不同取值。输出与串联电阻，输入与分流电阻，都必须等于传输线的特性阻抗。放大器输出端口的串联电阻隔离了输出端口的电容性负载。直接连接于放大器输出上的电容性负载会降低该设备的相位冗余度，从而导致高频振铃或震荡。因此，建议在放大器的输出端口串联一个电阻。如果不能够接受双端的衰减损耗，则只能在一个端口采用端接电阻。这种情况下，信号的质量会受到一定的损害。

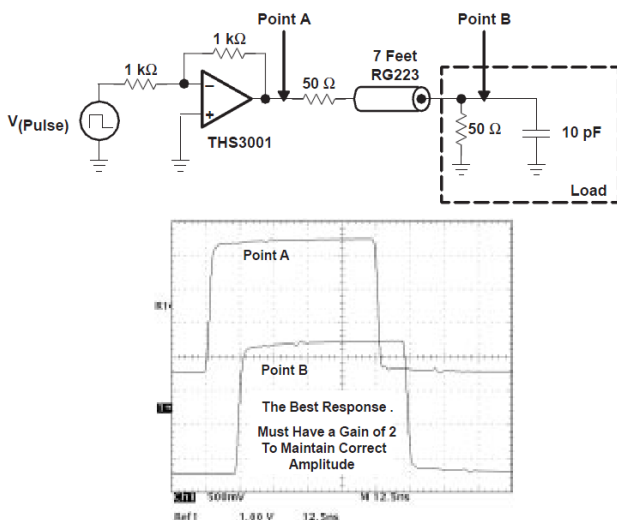
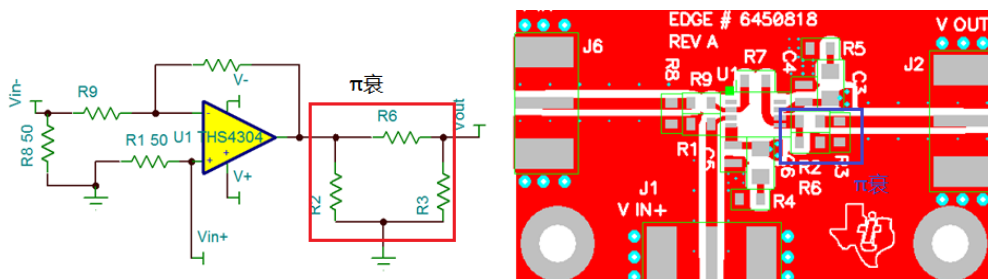


Figure 5. Correct Termination

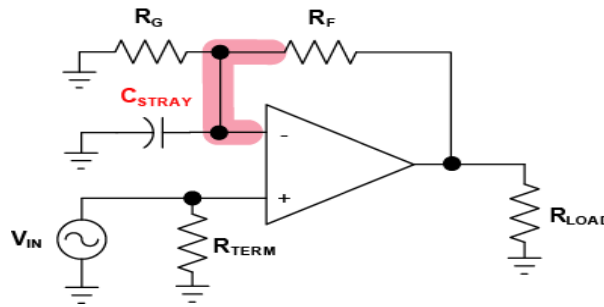
TMS4304 在输出端使用了 $\pi$  衰来调节阻抗和输出功率，并且可以防止不稳定的情况出现。 $\pi$  衰是由 3 个电阻构成，跟上述电阻匹配原理类似， $\pi$  衰的特点是：计算合适的电阻可以使从输入看进去，阻抗为 50 欧，从输出看进去阻抗也为 50 欧。由于 $\pi$  衰中的串联电阻，信号会按照设计的衰减量衰减。由于输入和输出都是 50 欧阻抗，所以由于外部线缆的不匹配造成的反射会被 $\pi$  衰吸收，不再次反射。如下图



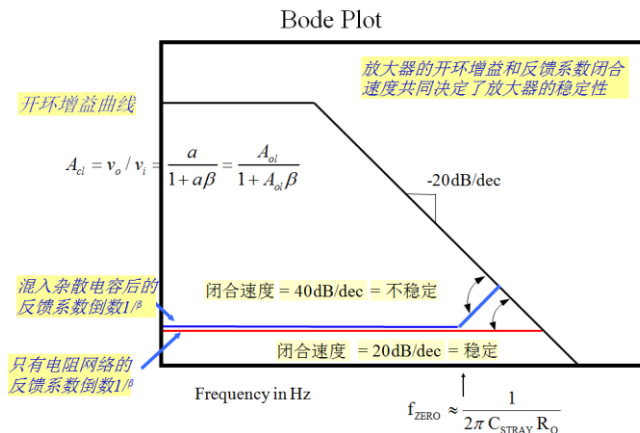
## 12)、减小输入和输出端口的寄生电容和电感

放大器的输出和输入端口对于寄生电容和电感非常敏感。下面用波特图的方法简要分析一下寄生电容对放大器稳定性的影响。寄生电容  $C_{stray}$  与  $R_f$ 、 $R_g$  组成的反馈网络，容易带来放大器不稳定的问题，常常一个很小的 1pF 的杂散电容往往就使的放大器的稳定性大大下降，带来振荡的问题。如下图所示的同相放大电路，当应用的高频电路中时，在反相放大节点容易出现杂散电容  $C_{stray}$ ，在高频电路中，由于频率很高， $C_{stray}$  将会产生作用， $R_g$  的右端相当于短路，这样同相放大器的“虚短”特性将被破坏。下面我们通过开环曲线的波特图来分析杂散电容  $C_{stray}$  对系统稳定性带来的影响。

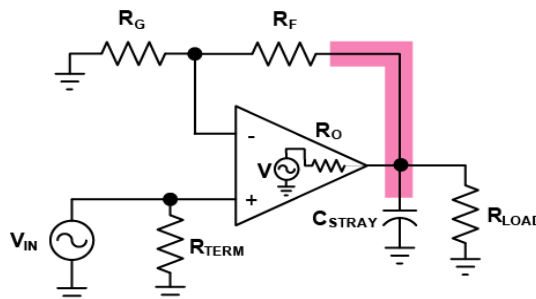




我们在上一章放大器的稳定性分析中，通过分别分析开环增益曲线  $A_{ol}$  和  $1/\beta$  曲线来分析放大电路的稳定性。如下图所示，因为当  $|A_{ol}\beta| = 1$  时， $|A_{ol}| = |1/\beta|$ ，则  $A_{ol}$  和  $1/\beta$  的交点处也就是  $|A_{ol}\beta| = 1$  的频率点。在以 dB 为单位时， $|A_{ol}\beta| = |A_{ol}| - |1/\beta|$ ，如下图所示，如果当  $1/\beta$ ，在  $A_{ol}$  和  $1/\beta$  交点之前，存在一个零点，也就是  $\beta$  存在一个极点，那么  $1/\beta$  将会以 20dB/Dec 的速率上升，而  $|A_{ol}\beta|$  将会以  $\text{Rate}|A_{ol}\beta| = \text{Rate}|A_{ol}| - \text{Rate}|1/\beta| = -20\text{dB/decade} - 20\text{dB/decade} = -40\text{dB/decade}$  的闭合速度与 0 轴闭合，所以此时的放大器是不稳定的。

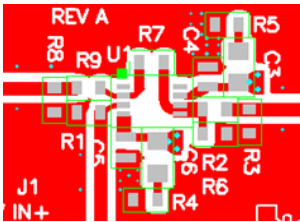
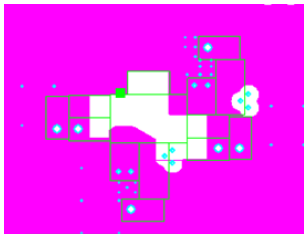
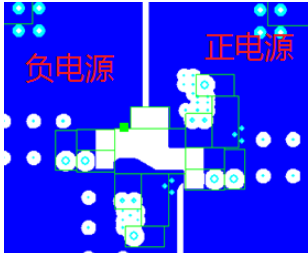



同时，放大器的输出端也会存在寄生电容，当信号频率很高时，寄生电容  $C_{stray}$  和  $R_O$  也会使得  $1/\beta$  上存在零点， $f_{ZERO} \approx \frac{1}{2\pi C_{STRAY} R_O}$ ，根据上述分析可知，输出寄生电容也同样会使得放大器不稳定。



通过上面的分析，要确保放大器的稳定性，就要使寄生参数尽量小。PCB 布局布线时需要将连接在这些引脚上的元器件应该尽可能的靠近放大器，以尽可能的缩短信号的走线，从而减少寄生电容和电感。如果需要更进一步的减少寄生电容，可以移除相应管脚及连接信号线下的地线层和电源层。由于反相输入管脚对于寄生电容最为敏感（因为反馈路径连接在反向输入管脚），因此以上操作都应该在反相输入管脚进行。当放大器工作在反相模式时，因为反相引脚固定在某一偏置电压下，所以寄生电容带来的影响最小（反向放大器的反向端是虚地的，随信号的摆动幅度很小）。

下图是 THS4304 的 PCB，为了减小芯片端口的寄生参数，把地层和电源层挖空。并且外部元件都靠近芯片放置。挖空的范围需要注意，不是仅仅局限于芯片的正下方，外部元件跟芯片管脚相连的一端下方也被挖空。

	
<p>顶层，芯片周围不铺地，元件靠近芯片放置</p>	<p>内层 GND，芯片下方挖空</p>
	
<p>内层电源，芯片下方挖空</p>	<p>地层 GND，芯片下方挖空</p>

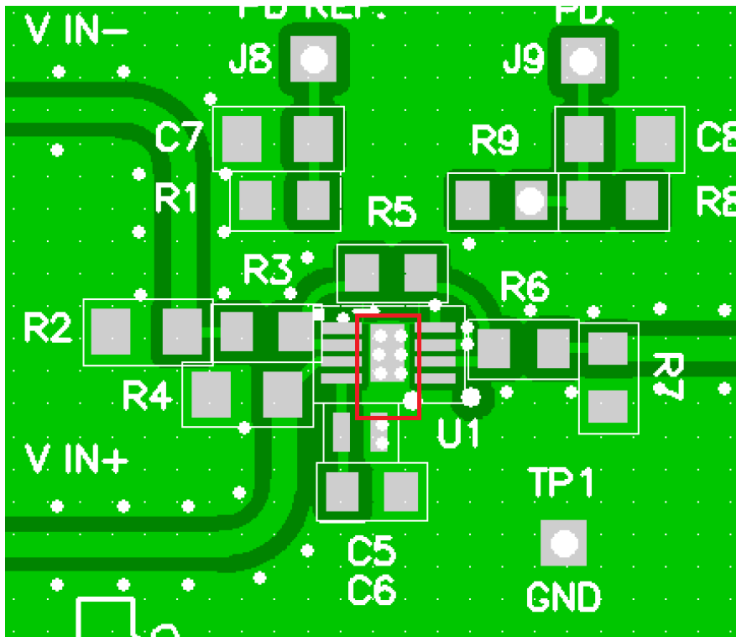
### 13)、芯片的散热

对于具有大驱动能力的高速放大器，在它的表面贴封装的底部安装一个特殊的 PowerPAD™ 装置可以改善器件的散热能力。如下图所示。在这个封装中，一个特殊的接触点直接在内部与芯片连接。为了进一步的提高散热能力，PowerPAD™ 的接触面应该直接与 PCB 的地线层相连。因此，PCB 的设计中应该包含一小块位于放大器封装管脚之间的铜片区域。这块铜片区域应该紧密地与地线层连接（通过若干通孔）。这样便形成了一个扩展面来促进热量向周围环境扩散。



Figure 6. PowerPAD™ Improves Heat Sinking

例如 THS4275 的 PCB 布局，芯片下方的散热片跟顶层的铺地铜皮相连，并且通过多个地过孔跟内层的 GND 相连，增强散热能力。



## 第八章 有源滤波器设计

### 8.1 滤波器基本原理

运算放大器的一类应用就是用做有源滤波器，如何运用 TI 的各种运算放大器及其外围电路来构成 LPF, HPF, BPF 是一个模拟设计新手所要面对的巨大挑战，现在有了 WEBENCH-filter 的帮助，你只需要输入想要得到的滤波器参数，TI 会帮助你做出正确的选择，并计算出外围电路中繁多的 R, C 之值。

模拟滤波器在信号链的应用中一般用作抗混贴滤波器。设计模拟滤波器的时候关于通带和截止带设定会用到采样定理的知识。本节简要用图形的方法讲解一下采样定理，帮助同学们更好的回顾一下。

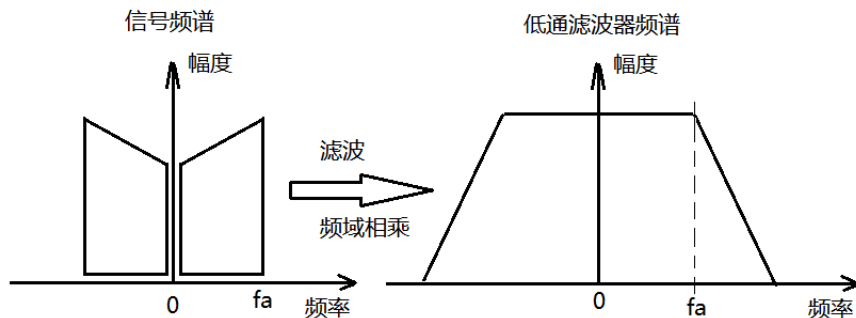
在时域中，信号经过滤波在采样是  $s(t)$  和  $h(t)$  卷积，然后再跟  $\delta(t)$  相乘

$$s(t) \otimes h(t) \bullet \delta(t)$$

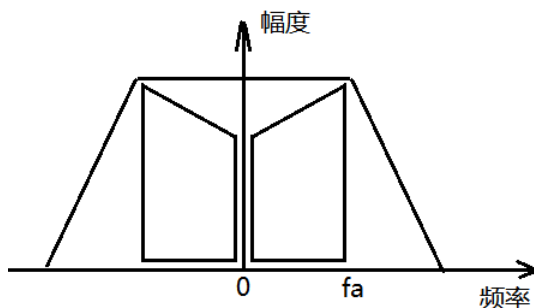
对应到频域，信号  $S(\omega)$  和  $H(\omega)$  相乘，然后再跟  $\delta(\omega)$  卷积

$$S(\omega) \bullet H(\omega) \otimes \delta(\omega)$$

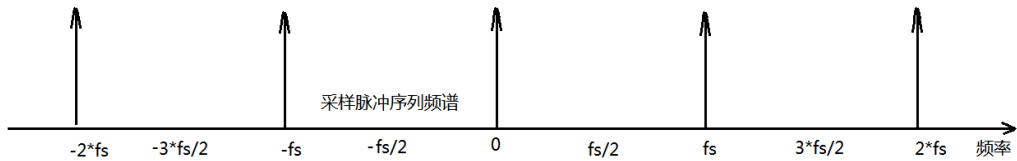
把频域的变化用下图来表示：



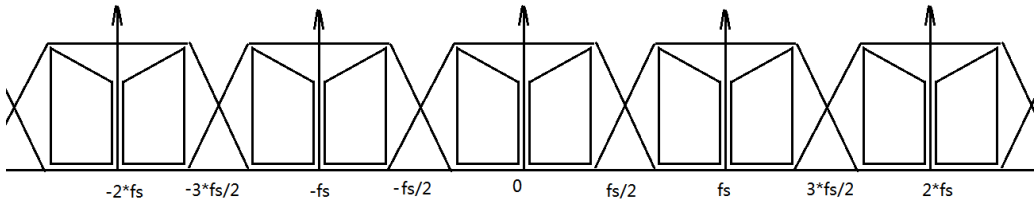
信号经过滤波器后的频域图如下：



采样函数  $\delta(t)$  的频域图  $\delta(\omega)$  如下:

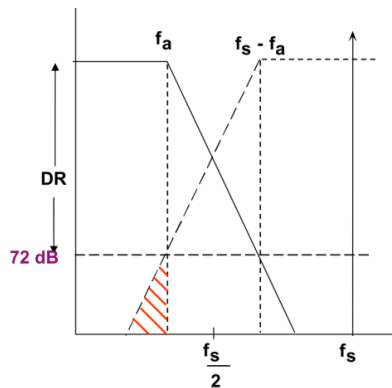


经过滤波的信号跟  $\delta(\omega)$  卷积如下:



可以看到在频域轴上，频谱周期延拓。在滤波器的过渡带内会产生频谱混叠，只要混叠区域不干扰到有用信号频谱（混叠区域幅度足够小或者避开有用信号区域）就不会产生错误。根据频谱的对称性，0 到  $fs/2$  的区域被称为奈奎斯特域。由于实际中滤波器不能做到 0 过渡带，所以采样率  $fs$  要大于信号带宽  $fa$  的数倍。回顾完信号采样定理，我们来看一个具体的例子。

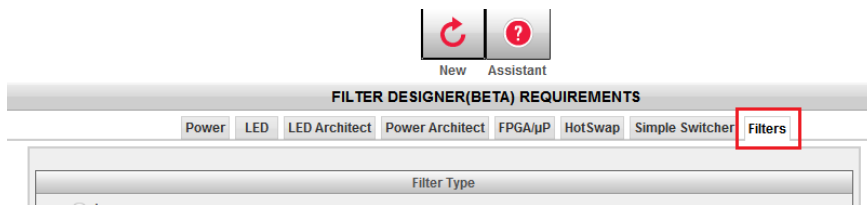
假设我们感兴趣信号的最高频率为 100Hz，幅度为 0-4Vpp，我们使用 2ksps 的采样率对信号采样，期望达到 12 位的精度，如下图：



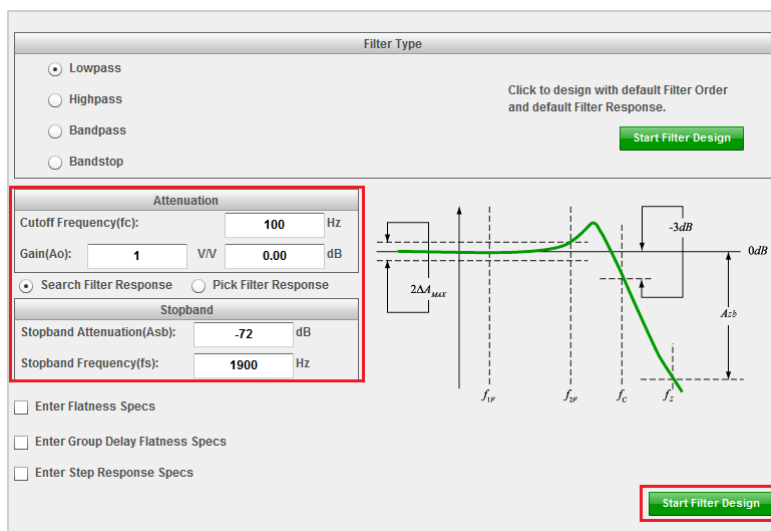
$Fa=100\text{H}$  为我们感兴趣的最高频率，我们设置它为低通滤波器的-3dB 截止频率。 $Fs$  为采样率 2kHz，根据奈奎斯特采样定律，超过  $fs/2$  的信号将混叠到  $0-fs/2$  频段中，其中  $fs-fa$  到  $fs$  间的频率成分将混叠回  $0-fa$  频段内，为了保证  $0-fa$  频段内 12 位的精度，即 72dB 的动态范围 ( $72\text{db}=20*\log(2^{12})$  计算 12 位 ADC 的动态范围)，高于  $fs-fa$  的频率分量都应该被低通滤波器限制在 -72dBc 以下（将 ADC 的最大量程归一化后为 0db，则 12bit ADC 能测量到的最小信号为 -72db，要使混叠到带内的信号不干扰 ADC 采样，则需要衰减到 -72db 以下）。所以我们的过渡带为  $fs-fa=1.9\text{kHz}$ ，阻带衰减量为 72dB。

## 8.2 Webench 和有源滤波器设计

让我们用 WEBENCH-filter 来完成这个设计：



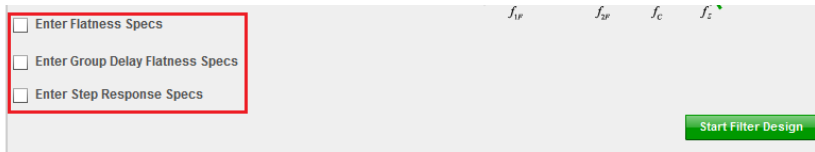
进入 ti 官网的 WEBENCH 设计中心，并打开 filter 设计页面后，我们得到如下的启动画面，软件自动进入设计流程，首先是选择滤波器类型和填写基本设计参数，这里选择低通滤波器：



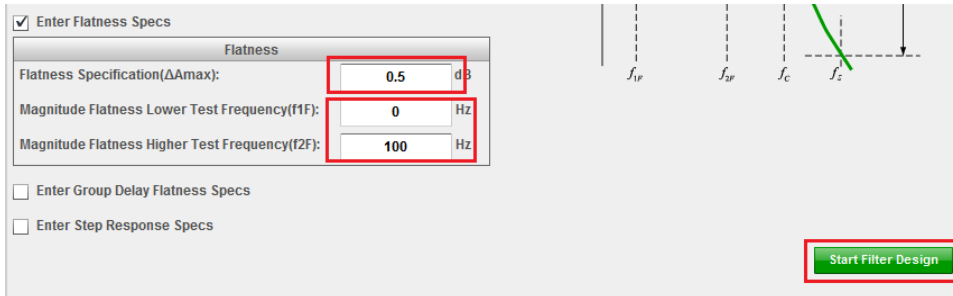
依次键入我们的设计参数，滤波器增益（设为 1）；截止频率（-3dB 截止频率=100Hz）；阻带频率（设为 1900Hz），阻带衰减（设为-72dB，该衰减量是满足 12 位精度范围而设定的）。各参数跟上图右边幅频曲线的对应关系为：

参数	图中标记
截止频率	$f_c$
阻带频率	$f_s$
阻带衰减	$A_{sb}$
平坦度（带内波动）	$2\Delta A_{MAX}$
平坦度范围起点频率	$f_{1F}$
平坦度范围终点频率	$f_{2F}$

关于平坦度，滤波器延时以及阶跃响应的设置在下方复选框中。



在这里选择平坦度设置



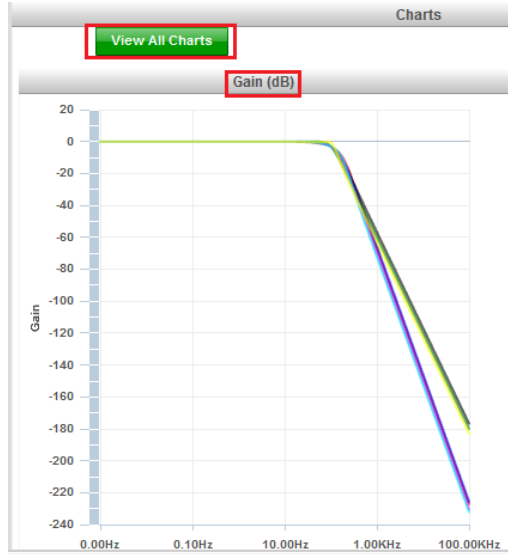
通带起伏（设为 0.5dB，扫频仪等应用中期望通带起伏越小越好；点频测量则要求较松）；注意设置平坦度的起止频点范围，然后开始滤波器设计，下图是设计界面：



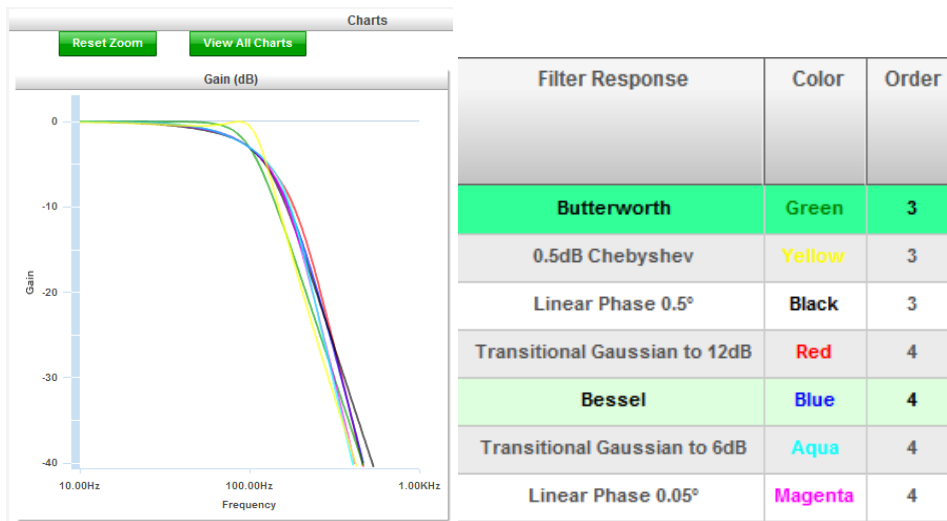
WEBENCH 为设计滤波器提供了最大的灵活性和方便性。设计界面中有 6 个组成部分。1 是设计优化，可以在阻带衰减、冲击响应和成本之间优化；2 是设计条件修改，可以在设计过程中随时修改设计条件；3 是方案筛选，可以推动滚动条对待选方案的性能进行筛选，例如阻带衰减值、阶数、波动和延时等；4 是方案可视化对比，将待选方案的延时、阻带衰减和阶数等参数显示在三维图中，图的坐标表示的参数可以在下拉菜单中选择；5 是待选方案，表格中有各方案的特性参数；6 是方案性能曲线对比，可以点击曲线进行放大，方便查看。

设计中首先选择滤波器频率响应的类型，常用的有 Bessel, Butterworth 和 Chebyshev,

概括来说，Bessel 拥有最平坦的通带和最缓的截止速率；Chebyshev 拥有最陡的截止速率，但其通带起伏最大；而 Butterworth 的表现为两者的折中。点击设计界面中的“性能曲线”，观察幅频曲线（view all charts 可以重新查看所有图），如下图：

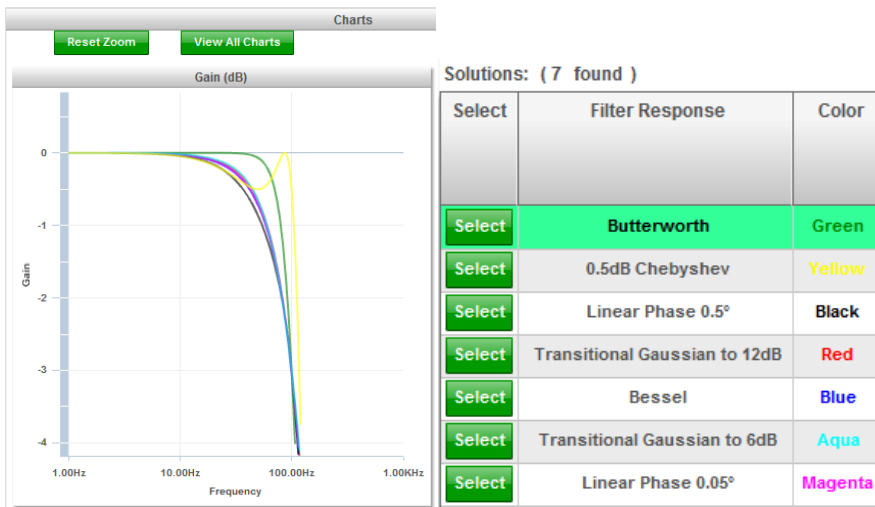


三种滤波器的-3dB 的截止频率均为 100Hz，下图放大了三种滤波器在经过通带截止频率  $f_c$  以后，在过渡带上的衰减速率上的差异；可以看到黄色曲线（Chebyshev）下降的最快，绿色曲线（Butterworth）下降速率居中。



在放大了 Y 轴后的图中可以观察到三种滤波器在通带起伏上的差异；可以看到黄色曲线（Chebyshev）的波动最大，绿色曲线（Butterworth）则较平坦，如下图。





这里我们选择 Butterworth 型滤波器，软件计算出需要 3 阶滤波器。

Solutions ( 7 found )

Select	Filter Response	Color	Order	Max Q	Att (dB)	Flatness (dB)	Passband Ripple (dB)	Group Delay (usec)	Group Delay Flatness (usec)	Settling Time (usec)
Select	Butterworth	Green	3	1	-76.72	3.010	0.016	3497.468	314.369	21548.0
Select	0.5dB Chebyshev	Yellow	3	1.706	-79.61	0.499	0.499	5891.452	2827.031	32361.0
Select	Linear Phase 0.5°	Black	3	0.95	-73.43	3.010	0.574	3183.258	142.889	13882.0


点击“select”按钮后进入滤波器电路图设计，设计界面如下，包括 6 个部分。1 是设计优化，可以在电路对元件的敏感程度、成本和占用 PCB 面积之间进行优化；2 是器件的选择，支持选择不同型号的运放；3 是拓扑选择，可以选择 MFB 型或者 Sallen-key 型；4 是滤波器类型修改，可以在设计中重新选择滤波器的类型；5 是电路原理图，图中增益参考可以修改；6 是器件修改，可以改变电路图中的元件，方便设计优化调整。

The figure shows the 'FILTER DESIGNER (BETA) DESIGN SUMMARY' interface. It is divided into several sections:

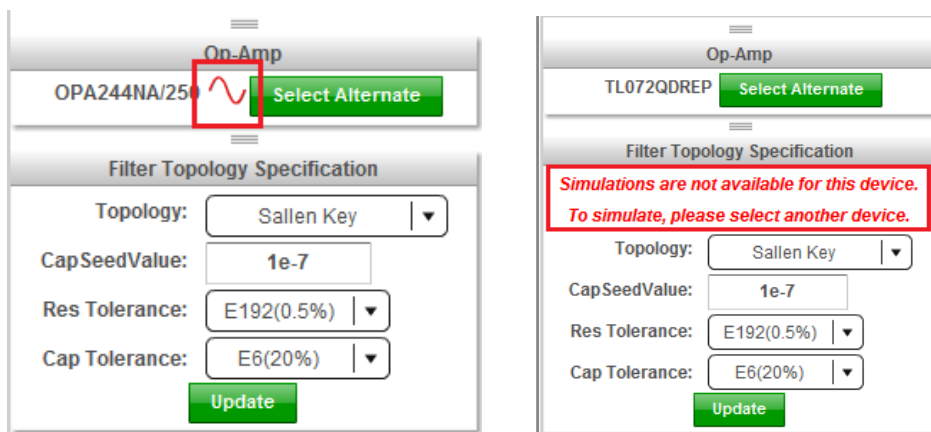
- 1 优化设计 (Optimization):** WEBENCH Optimizer with options for Lowest BOM Cost, Smallest Footprint, and Sensitivity.
- 2 器件选择 (Component Selection):** Op-Amp selection menu.
- 3 拓扑选择 (Topology Selection):** Filter Topology Specifications with options for Sallen Key, Butterworth, etc.
- 4 滤波器类型修改 (Filter Type Modification):** Filter Design section with a dropdown for Butterworth.
- 5 原理图 (Schematic):** Two circuit diagrams showing the filter implementation with components like resistors (R1, R2), capacitors (C1, C2), and an op-amp (A1).
- 6 器件修改 (Component Modification):** Two Bill of Materials (BOM) tables listing parts like TL082CM, GRM219R71E105KA01L, and CRCW08054K377KEA.

简单来说，多重反馈（MFB）型滤波器是反相滤波器，其 Q 值、截止频率等对元器件改变的敏感度较低，量产时有一定优势，缺点在于输入阻抗低，增益精度不够好；Sallen-Key 型滤波器是同相滤波器，其优点在于拥有高输入阻抗、增益设置与滤波器电阻电容元件无关，所以增益精度极高、且在单位增益时对元器件的敏感度较低。由于我们这里增益为 1，故选择 Sallen-Key 型。

需要注意的是，WEBENCH 中的放大器模型还较为有限，不是每个放大器都支持仿真，在选择器件上可以优先选择支持仿真的器件。例如点击“select alternate”打开备选列表后“simulation”中有“正弦波”的器件才支持仿真。

Edit	Part Number	1k Price(US\$)	Footprint(m...)	Simulation	Chann...	VccMin(V)
Select	OPA244NA/250	0.60	22.5		1	2.6
Select	TL072QDREP	0.10	0.0		2	10
Select	TL064CNSR	0.18	0.0		4	4

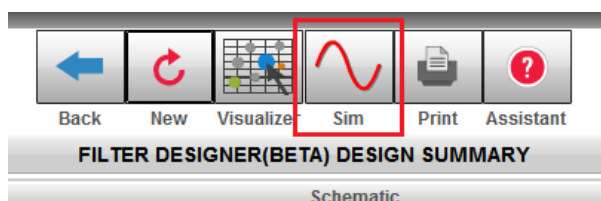
选择支持仿真和不支持仿真的器件对比如下图，WEBENCH 会提示仿真不支持。



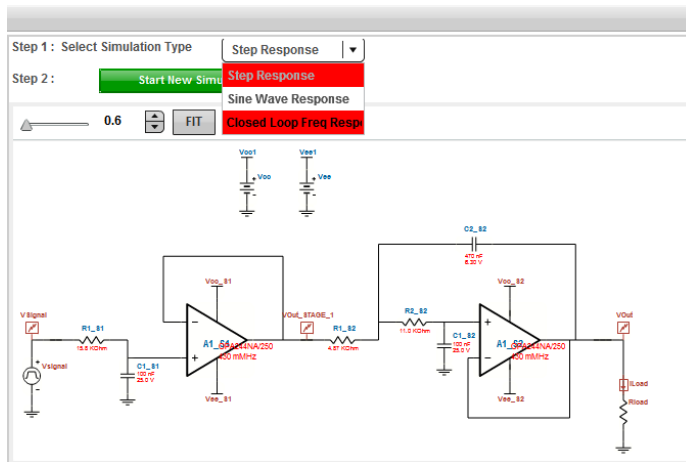
支持仿真的器件

不支持仿真的器件

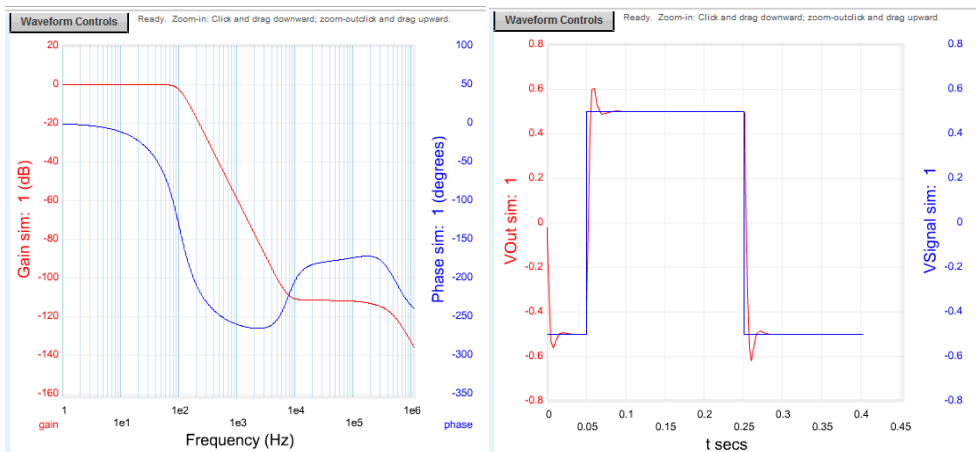
为了方便分析我们选择支持仿真的器件。选择好器件后，在界面最上方的控制栏中，点击“Sim”即可进入仿真界面



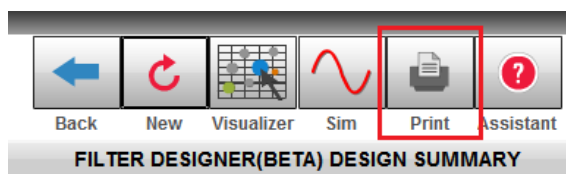
进入仿真界面后可以看到原理图和下拉菜单中支持的仿真项。有阶跃仿真，正弦波仿真和闭环频率响应。

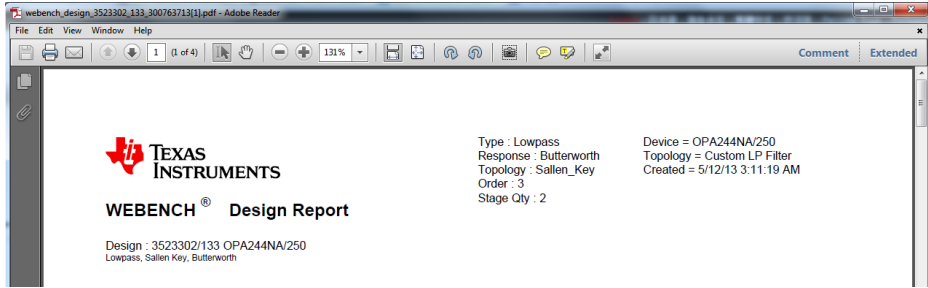


例如运行其中的闭环频率响应如下，可以清楚的看到 1.9KHz 以外的抑制在-72db 以下，满足设计要求。阶跃响应如右图，可以看到滤波器的过冲，根据过冲大小判断其稳定性。



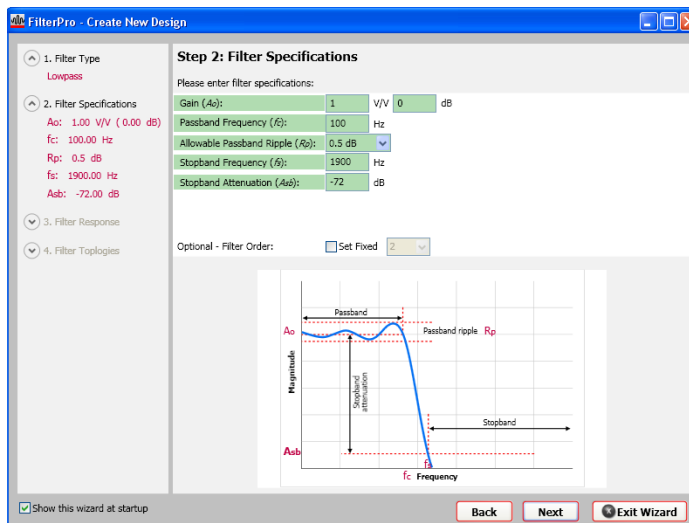
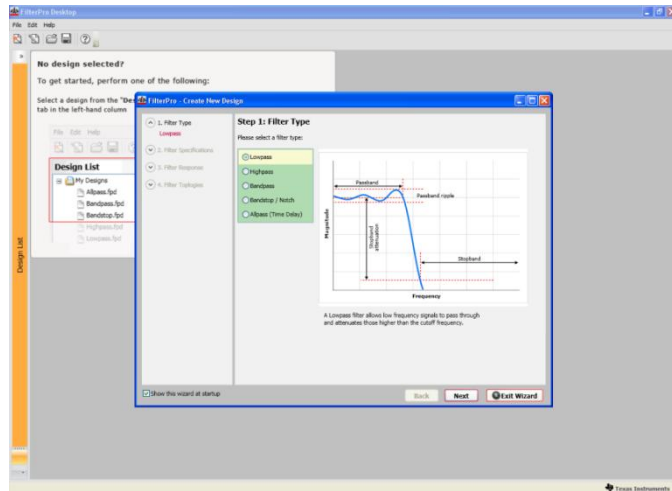
至此，滤波器经过了设计和验证。WEBENCH 不仅支持灵活的设计并且支持一些基本仿真，大大方便了用户的设计，提高了效率。在控制栏中选择“print”软件会给出 PDF 版本的设计文档。如下：



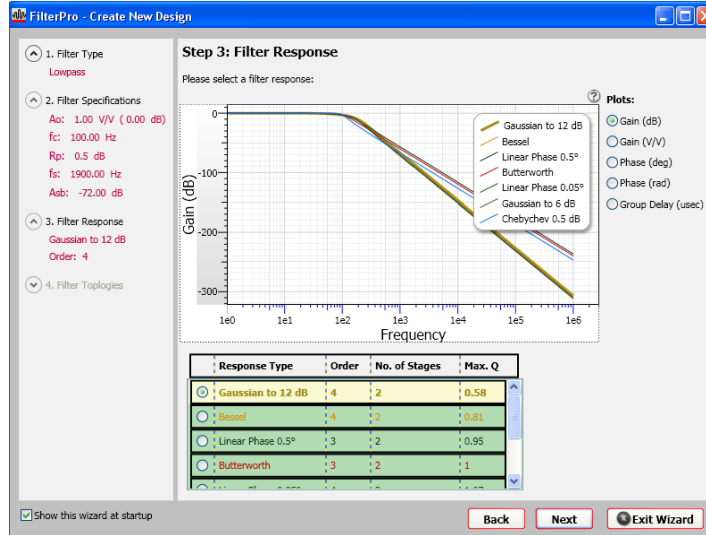


### 8.3 Filterpro 和有源滤波器设计

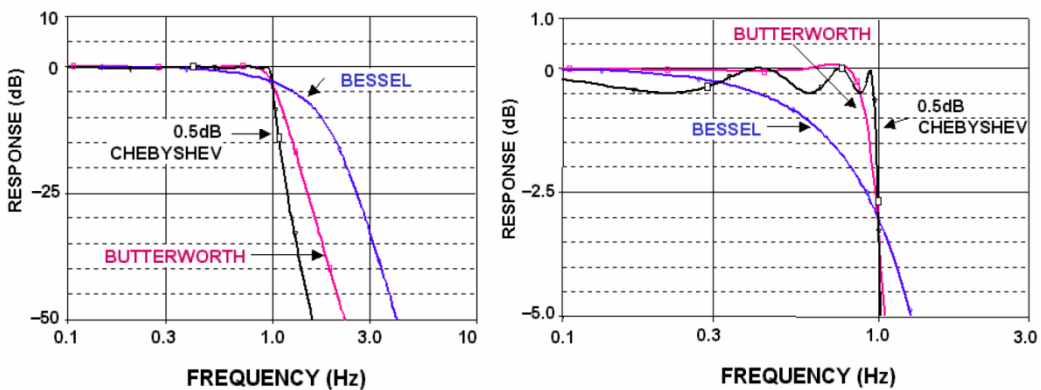
下面我们再利用 FilterPro 软件来进行有源滤波器设计。下载，安装并运行 FilterPro 后，我们得到如下的启动画面，软件自动进入设计流程，首先是选择滤波器类型，这里选择低通滤波器：



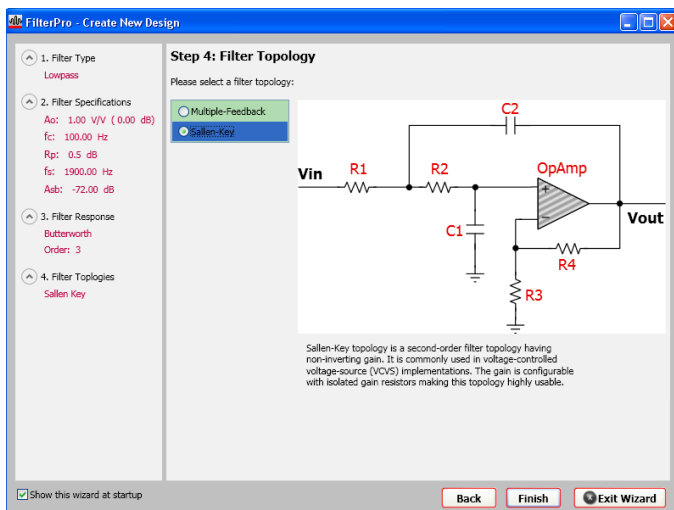
依次键入我们的设计参数，滤波器增益（设为 1）；通带频率（-3dB 截止频率=100Hz）；通带起伏（设为 0.5dB，扫频仪等应用中期望通带起伏越小越好；点频测量则要求较松）；阻带频率（设为 1900Hz），阻带衰减（设为-72dB），然后下一步：



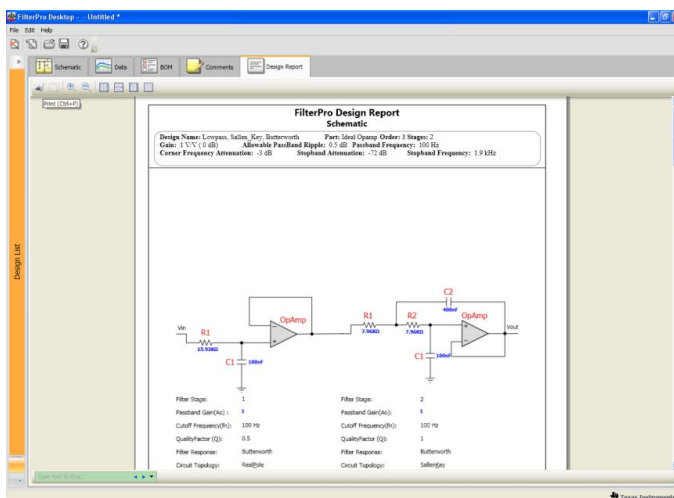
软件会要求你选择滤波器频率响应的类型，常用的有 Bessel，Butterworth 和 Chebychev，概括来说，Bessel 拥有最平坦的通带和最缓的截止速率；Chebychev 拥有最陡的截止速率，但其通带起伏最大；而 Butterworth 的表现为两者的折中。如下图，三种滤波器的 -3dB 的截止频率均为 1Hz，从左图看三种滤波器在截止速率上的差异；而在放大了 Y 轴的右图可以观察到三种滤波器在通带起伏上的差异：



这里我们选择 Butterworth 型滤波器，软件计算出需要 3 阶滤波器。下一步是选择滤波器的配置方式，MFB 型还是 Sallen-key？



简单来说，多重反馈（MFB）型滤波器是反相滤波器，其  $Q$  值、截止频率等对元器件改变的敏感度较低，量产时有一定优势，缺点在于输入阻抗低，增益精度不够好；Sallen-Key 型滤波器是同相滤波器，其优点在于拥有高输入阻抗、增益设置与滤波器电阻电容元件无关，所以增益精度极高、且在单位增益时对元器件的敏感度较低。由于我们这里增益为 1，故选择 Sallen-Key 型。至此，软件会给出最后的结果，给出一个设计结果，你可以导出这个设计结果为 pdf 格式，软件会分析滤波器的增益曲线，相位曲线和群延时。



## 8.4 运放的选择

这里的滤波器设计是以理想运算放大器来设计的，在实际中，我们还需要为我们的滤波器挑选一个合适的放大器。在挑选放大器时首要需关注其增益带宽积（GBP）、压摆率和直流精度。其中增益带宽积和压摆率需要进行一些计算：

增益带宽积:

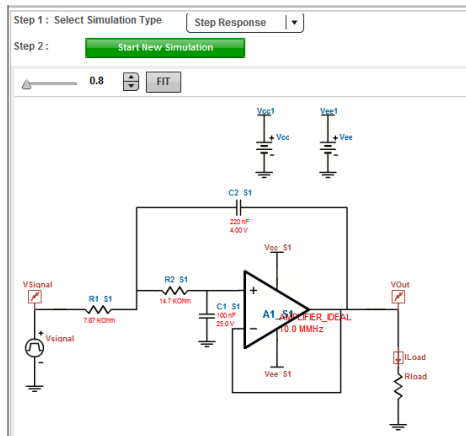
对于 MFB 结构: 运放的 GBP 最小为  $100 \times \text{Gain} \times f_c$ 。

对于 Sallen-key 结构: 当  $Q \leq 1$  时, 运放 GBP 至少为  $100 \times \text{Gain} \times f_c$ ; 而高 Q 值的 Sallen-key 结构需要更高 GBP 的运放: 当  $Q > 1$  时, 运放 GBP 至少为  $100 \times \text{Gain} \times Q^3 \times f_c$ ;

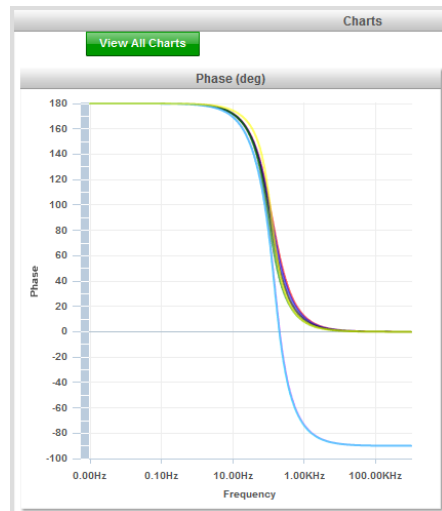
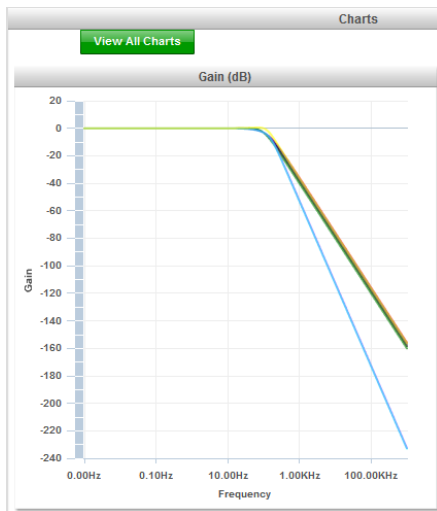
压摆率:  $\text{SlewRate} > (2\pi \times V_{\text{OUTVP-P}} \times f_c)$

## 8.5 过采样简化模拟滤波器设计

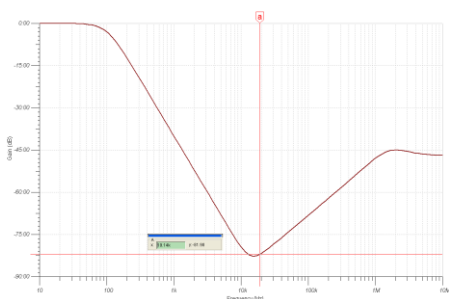
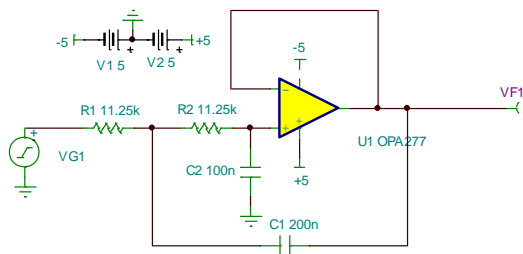
也许你会对三阶滤波器不满意, 多一个元件毕竟多一些成本。为解决这个问题, 我们可以提高采样率到 20kHz, 这样, 我们只需担心 19.9kHz 和 20kHz 之间的信号是否会混叠到 0—100Hz 间。这样, 设定阻带为 19.9K, 我们拥有了更宽的过渡带。使用 WEBENCH 重新设计后, 一个两阶滤波器就可以满足甚至超过我们的期望:



二阶滤波器的幅频响应和相频响应如下

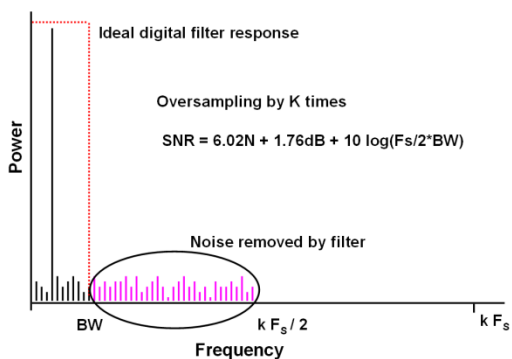
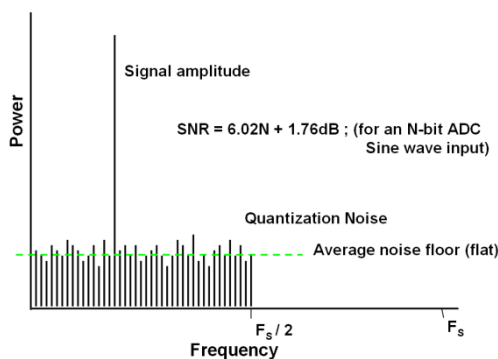


根据运放选择的方法（WEBENCH 也会给出相应的运放选择和运放选择建议），至少需要的带宽为 10kHz，压摆率仅需 0.024V/uS，一只普通的 uA741 就满足这些要求。但为了提高直流精度，我们选择 OPA277，其增益带宽积为 1MHz，压摆率为 0.8/uS，失调电压仅为 20uV。



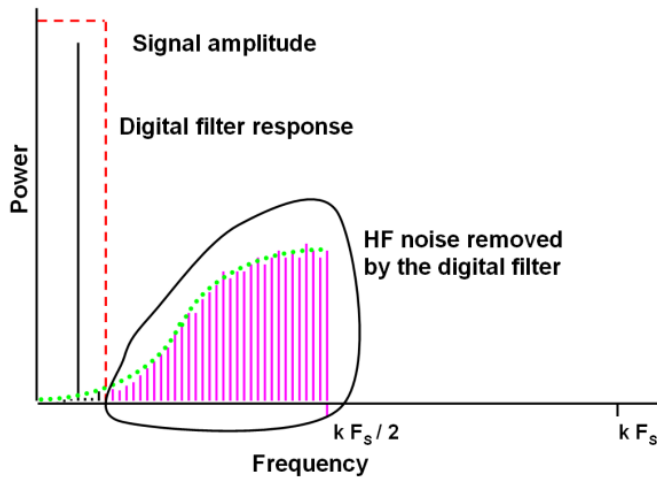
上面我们看到在 19kHz 处，衰减达到了 -80dB，非常好的结果，但是随后增益曲线开始上升，对更高频率处的抑制能力下降，这是 Sallen-Key 型滤波器特有的高频谐振现象，在附录中有对此现象的具体分析和解决方法。

在采样率提高后，你首先需要考虑单片机的处理能力是否能跟上。其次，你需要考虑的问题是虽然通过提高采样率能简化模拟滤波器设计，并很好的抑制高于  $f_s/2$  的噪声，但是  $f_a$ - $f_s/2$  内增加的噪声怎么办？不用担心，虽然  $f_a$ - $f_s/2$  这部分噪声增大了，但它们不会混叠到  $0$ - $f_a$  中来，我们只需使用一个数字滤波器就可以完成噪声的滤除工作，同时高采样率还有助于把量化噪声分布到  $kf_s/2$  上来，从而减少  $0$ - $f_a$  中的噪声。所以有结论说每当采样率提高一倍，滤波器带内的信噪比就可以增加 3dB。

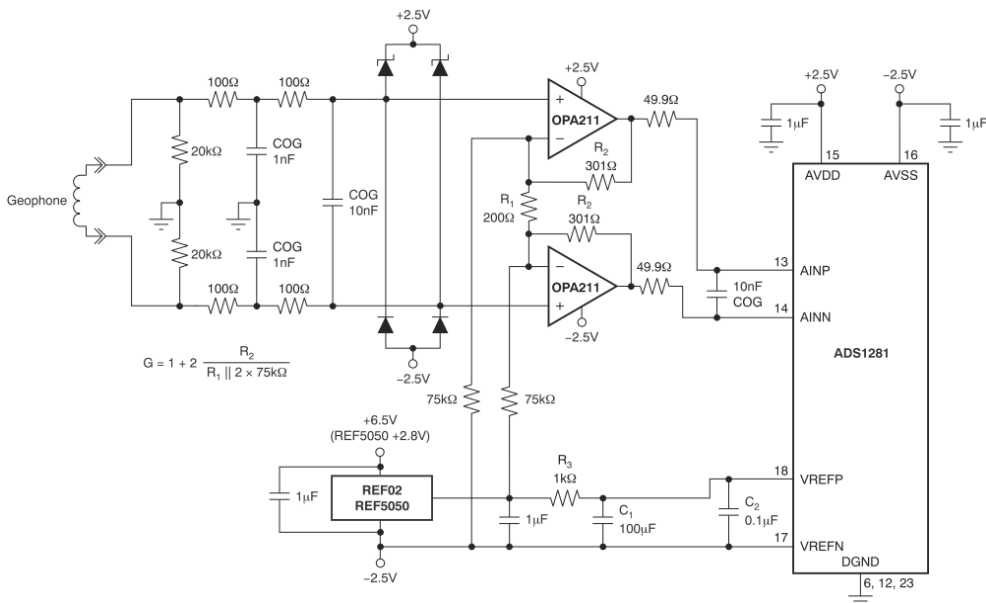


Delta-Sigma ADC 就是充分利用了这种过采样技术和数字滤波器，它还通过 Delta-Sigma 调制，把带内噪声推向高频处的方法进一步减小感兴趣的通带内的噪声。



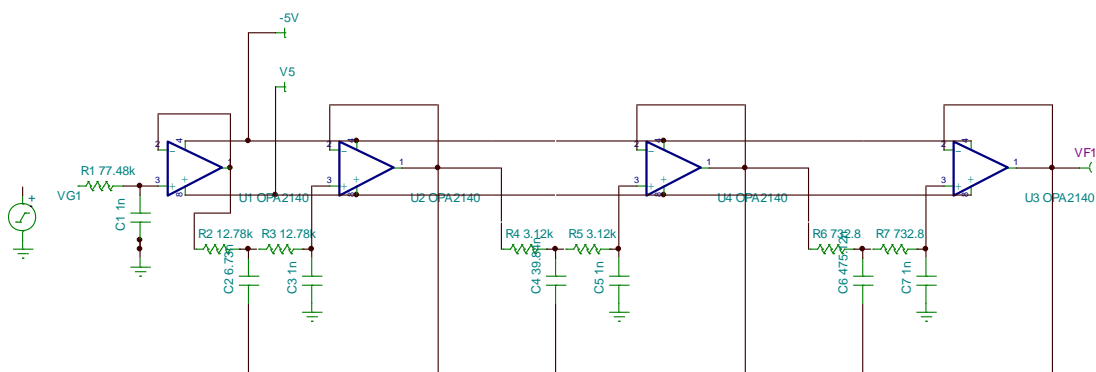


由于 Delta-Sigma ADC 常常用数 MHz 的采样率对数 Hz 的信号进行过采样，因此在模拟滤波器端，Delta-Sigma ADC 通常只需要一个简单的 RC 滤波器，这个 RC 滤波器可能会大大提高你的设计精度：

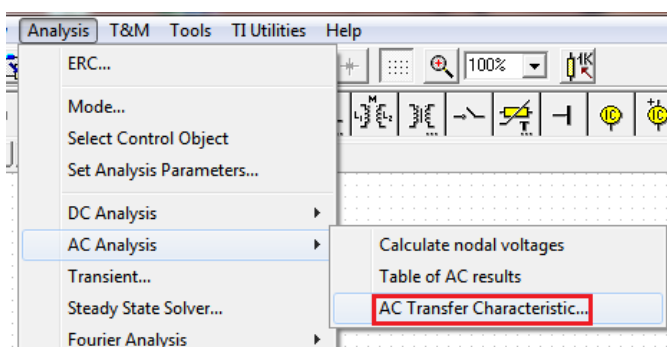


## 8.6 多阶滤波器如何增强过渡带的陡峭度

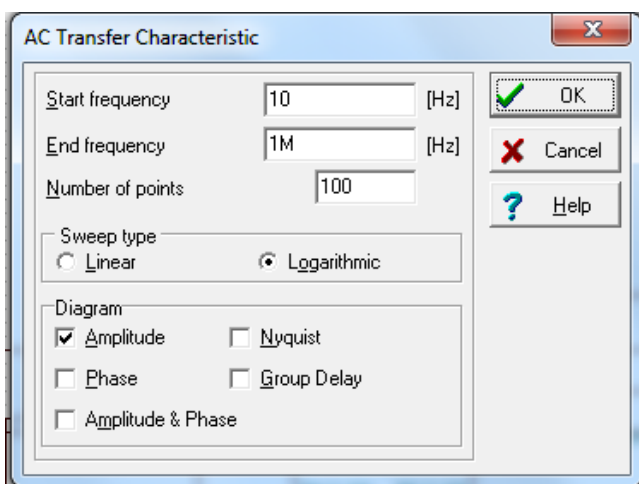
大家都有一个概念，就是滤波器阶数越多过渡带越陡峭。如果问这个作用的原理，估计多数人回答不出来。数学分析来解释太过冗长，这里用一个实际的例子，介绍一下多级滤波器增加过渡带陡峭度的原理。从这个例子中也可以看到一种分析问题的方法，以及 TINA-TI 仿真在模拟电路中的重要性。



在这个例子中，4 个运放组成了一个多阶的低通滤波器，它的结构很清晰，串联的 Sallen-Key 滤波器。使用 TINA-TI 中的 AC 分析来帮助我们发现其中的规律。

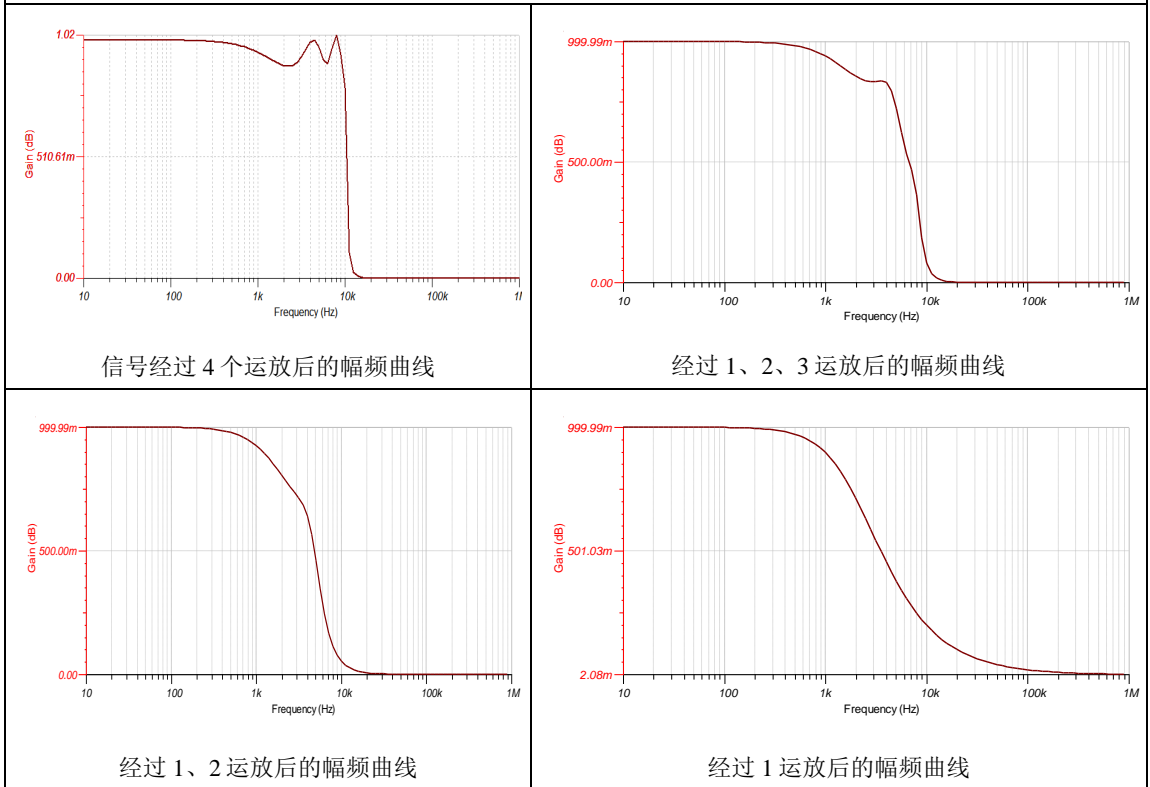


在“analysis”菜单中选择 AC 分析，打开 AC 分析对话框



选择从 10Hz 到 1MHz 的扫频，幅频曲线用 db 单位显示。信号经过 4 个运放后的幅频曲线如下：

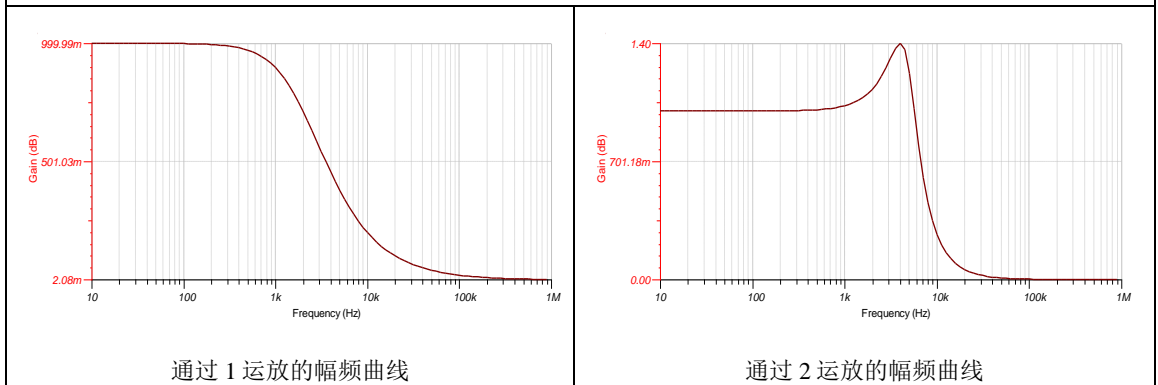
不同阶数的幅频曲线对比

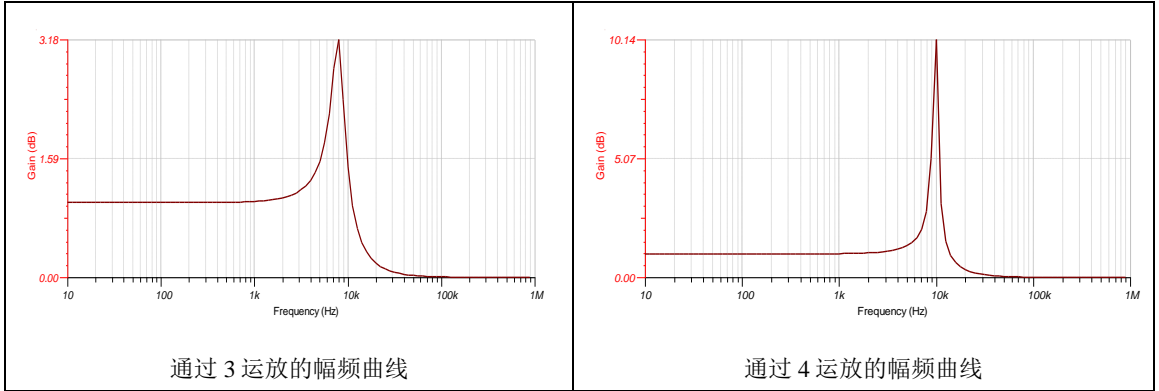


可以看到经过 4 个运放滤波的过渡带非常陡峭，几乎垂直。随着运放减少（阶数减少）过渡带变缓，最后就是 RC 一阶的过渡带效果。这个规律是我们以前所熟知的：滤波器阶数越多过渡带越陡峭。

从上面的仿真实验可以看到后级运放滤波器起到了对过渡带调整的作用。下面再通过仿真实验看后级运放是如何作用的。将滤波器各级拆开，使信号分别通过 1、2、3、4 运放的效果。

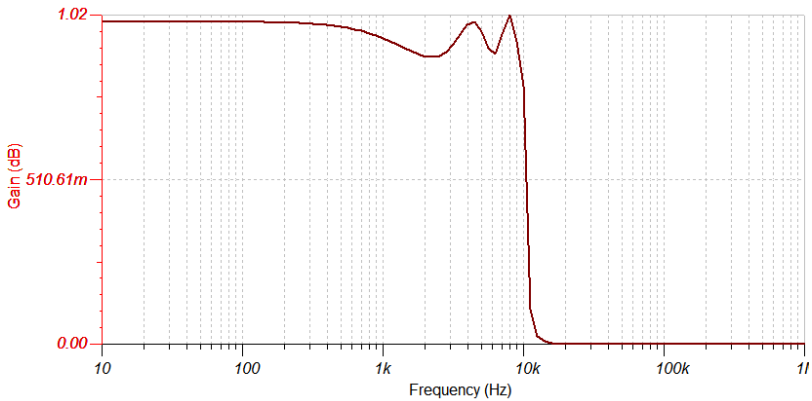
信号通过拆分后各级运放的对比





上表中是信号逐个通过运放的幅频曲线。先看曲线中平坦的部分，4 幅图中平坦部分的增益都为 1，这样 4 个运放串联后相当于频谱相乘，增益依旧为 1。再看一下过渡带附近的部分，10KHz 附近是滤波器的过渡带，可以看到 2、3、4 运放将过渡带的频率幅度逐渐抬高。这样 1 运放输出的平缓过渡带经过后面 3 个运放的逐步抬高后，在 10KHz 处就形成陡峭的边缘。

4 个运放串联，相当于频谱相乘，将上面 4 幅图中对应频点相乘，就可以得到经过这个多阶滤波器的效果。可以看到带内的波动正是后级滤波器的“抬举”作用造成的。

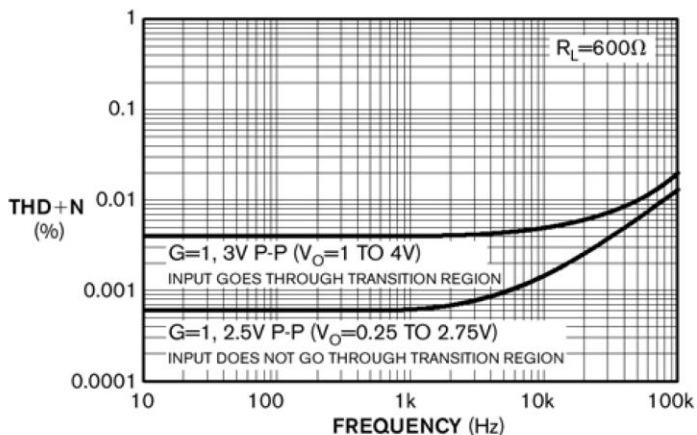


## 模拟设计小集锦

### CMOS 运放的 THD+N

自从推出的市场后，单电源供电的 CMOS 运算放大器给单电源供电系统带来了很多便利。双电源供电运放的 THD+N（总谐波失真加噪声）值的主要影响因素是输入噪声和输出交越失真，而单电源运放的 THD+N 也是在运放的输入输出级产生，但是，输入级对单电源运放的 THD+N 的影响比较复杂。

有几种单电源供电运放的拓扑可以接受轨到轨的输入。在互补差分输入拓扑的运放中，当运放的输入接近负端电压时，PMOS 晶体管导通而 NMOS 关断。当运放的输入接近正端电压时，NMOS 晶体管导通而 PMOS 管关断。我们可以访问网址 [www.edn.com/090423bb](http://www.edn.com/090423bb) 来进一步了解这种拓扑的工作原理。



THD+N 值的比较

这种拓扑的运放（互补差分对输入的运放）在共模输入范围内的失调电压差别很大。当输入信号接近地端电压时，PMOS 晶体管的失调误差是主要的；而当输入信号接近正端电压时，NMOS 晶体管的失调误差是主要的；当输入信号的范围穿越两级差分对之间的区域时，两种晶体管都会导通，例如当共模电压输入在 400mV 左右时（依设计的不同而不同），PMOS 和 NMOS 晶体管都会导通。由于输入失调电压会随着输入信号的改变而改变，导致的交越失真会影响运放的 THD。如果你把互补差分对拓扑的运放使用在同相放大电路中，运放输入级的交越失真会影响运放的 THD+N 性能。例如，在图中，如果你避免输入信号跨越两种 MOS 管（比如可以用反相放大器结构，使放大器的共模输入固定在一个虚地上），THD+N 值是 0.0006%；而当你的 THD+N 测试中带有运放的输入交越失真的话，THD+N 性能下降为

0.004%。因此，你可以把运放配置于反相放大电路来避免这种交越失真。

另外一种主要的 THD+N 产生因素可能是运算放大器的输出级。单电源运放的输出级一般采用 AB 拓扑，当输出信号在轨到轨间变化时，输出级将产生类似于输入级的交越失真。通常来说，输出级的静态电流越高，其交越失真就越低。运放的输入噪声也是 THD+N 的因素之一，输入噪声越高，闭环增益越大都会使得运放的总体 THD+N 性能下降。

综上所述，当使用互补差分输入级的 CMOS 运放时，我们可以把运放配置为反相放大器并减少闭环增益来获得最好的 THD+N 性能。如果系统需要把运放配置在正相放大电路，选择带充电泵的单差分输入级运放（零交越失真运放）比较合适。

### 参考文献:

- [1] “OPA350, OPA2350, OPA4350 High-Speed, Single-Supply, Rail-to-Rail Operational Amplifiers, MicroAmplifier Series” Texas Instruments, January 2005, [focus.ti.com/lit/ds/symlink/opa350.pdf](http://focus.ti.com/lit/ds/symlink/opa350.pdf).
- [2] “OPA363, OPA2363, OPA364, OPA2364, OPA4364, 1.8V, 7MHz, 90dB CMRR, Single-Supply, Rail-to-Rail I/O Operational Amplifier,” Texas Instruments, February 2003, [focus.ti.com/lit/ds/symlink/opa363.pdf](http://focus.ti.com/lit/ds/symlink/opa363.pdf).

## 单电源运放的轨到轨输入

为高分辨率 $\Delta$ - $\Sigma$  或者 SAR（逐次逼近）转换器系统配套的基本模拟器件在要求轨到轨输入时候会感到运放的不足。简单的轨到轨运放在晶体管级设计中会扩展电源的供电范围来使得失真最小化。

单电源供电运放的流行始于 1970 年代，当时使用一个单级的差分输入使得共模输入电压的扩展到某一电源轨。之后，设计者增加了第二个，即互补的差分输入级，这样两级的形式在以牺牲一定的失真指标的前提下，可以完全达到轨到轨的共模输入范围。但这两种方法都不能为高精度系统提供合适的全共模范围输入的放大器。

最后，IC 设计者们借助其它器件的技术解决了这个问题。通过在电源端增加一个典型的充电泵（Charge Pump）将运放的单差分输入级升压到电源电压轨以上（如图 1）。运放设计者将充电泵的开关频率设置在运放带宽之外来保证开关噪声比运放的热噪声基底低。

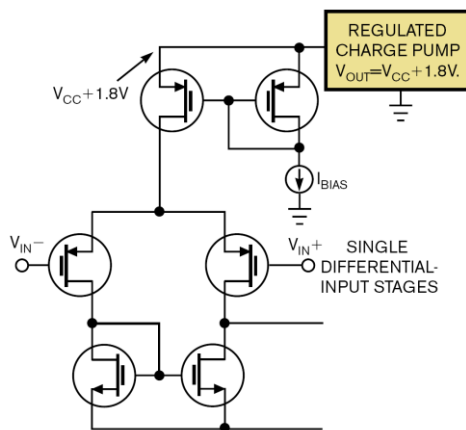


Figure 1 In this configuration, a charge pump pushes a single differential-input stage of the amplifier above the positive-power supply.

图 1 在这种配置中，电荷泵将单端差分输入级升压到电源正电源轨之上

这种带电荷泵的单差分输入级能给运放带来 20-30dB 的共模抑制比的提升。在运放用作缓冲器时，这个提升会带来积极的作用。你也将能获得成十倍下降的 THD（总谐波失真，THD 以 dBc 为单位，为负值，越小越好，所以这里的下降是指数值下降，性能是得到了提升）。所以，如果使用这种在输入级增加电荷泵的运放来驱动高精度 SAR 或者  $\Delta$ - $\Sigma$  转换器，系统的性能将会得到提升。

例如，一个 ADC 的输入被运放构成的缓冲器驱动，总的 THD 是 ADC 和运放各自 THD

的均方根和。即，系统的 THD 是：

$$THD_{SYSTEM} = 20 \log \sqrt{10^{(THD_{ADC}/10)} + 10^{(THD_{OPA}/10)}}$$

其中  $THD_{OPA} = 20 \log(THD_{OPA-\%})$ ， $THD_{OPA-\%}$  是运放数据表中指出的 THD 指标，单位为百分比。

如果对一个使用互补输入级的运放，THD 为 0.004%（译者注：OPA 的 THD 为  $20 \log 0.00004 = -88 \text{dB}$ ），输入电压范围为 4V p-p，而 16 位的 SAR ADC 的 THD 指标为 -99dB，根据 THDSYSTEM 的计算公式，系统的 THD 为 -88dB，这里系统的整体 THD 被运放的 THD 拖累。因此，如果选用的运放的输入级使用了电荷泵，THD 提升为 0.0004%，系统的 THD 性能将提升到 -98dB。

单电源供电运放一直紧跟高分辨率转换器的步伐是因为工程师设计出不断创新的拓扑结构的放大器电路，例如带电荷泵的输入级。电荷泵是一个很好的弥补办法；工程师继续追求低电压供电下的信号完整性。

#### 参考文献：

- [1] Baker, Bonnie, “Where did all the racket come from?” EDN, April 23, 2009, pg 18, [www.edn.com/article/CA6651590](http://www.edn.com/article/CA6651590).
- [2] “OPA365, OPA2365 2.2V, 50MHz, Low-Noise, Single-Supply Rail-to-Rail Operational Amplifiers,” Texas Instruments, June 2006, [www.ti.com/opa365-ca](http://www.ti.com/opa365-ca).
- [3] “OPA333, OPA2333 1.8V, micro-Power CMOS Operational Amplifiers, Zero-Drift Series,” Texas Instruments, March 2006, [www.ti.com/opa333-ca](http://www.ti.com/opa333-ca).

#### 译者注：

请查阅 OPA365 的数据手册来获得更多的信息。OPA365 是 Zero-Cross Over（零交越失真）的运算放大器，交越失真是轨到轨输入放大器的一个长期难题，其产生原因正是由于在输入级使用了互补的差分输入级，当运放的输入接近负端电压时，PMOS 晶体管导通而 NMOS 关断；当运放的输入接近正端电压时，NMOS 晶体管导通而 PMOS 管关断。虽然这样能使输入即能达到正电源轨，又能达到负电源轨。但是两个差分输入级无法做到完全一致的失调电压，信号在跨越这两个输入级的交界区域时会发生失调电压的变化，从而导致一个信号时域波形上的毛刺（如图 2）；在频域上，这些毛刺就是高频的谐波，导致了 THD 性能的恶化（如图 3）。



### Standard Two-Stage Input

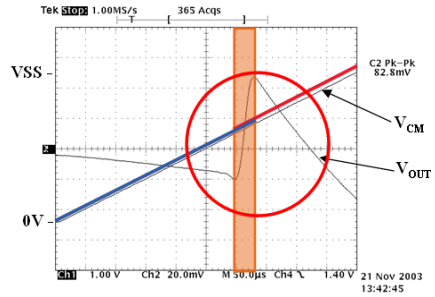
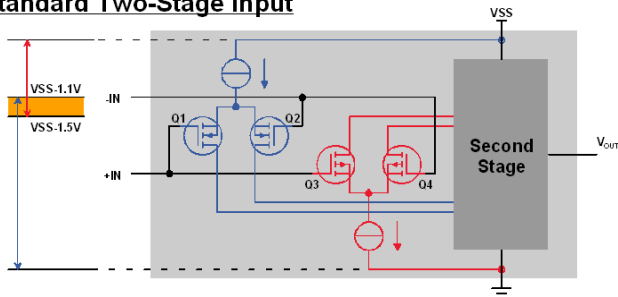


图2 互补结构的差分输入级的交越失真现象和其时域表现

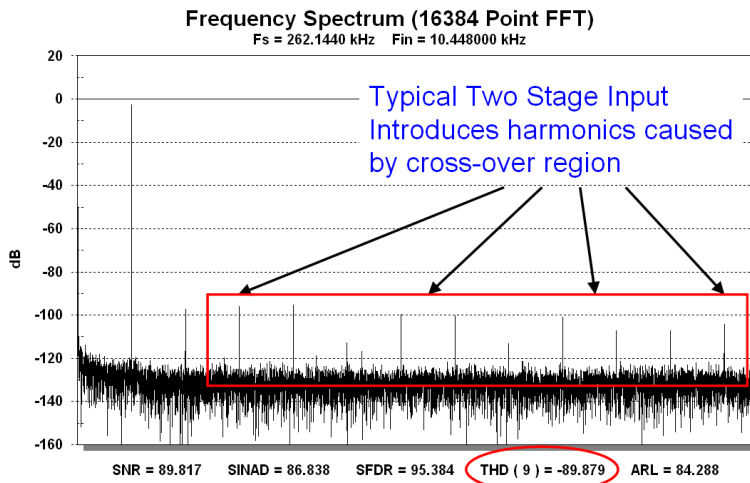


图3 交越失真的频域表现

在零交越失真的结构中，不再需要互补的差分输入级。而只需一个被充电泵升压的单差分输入级就可以完成轨到轨输入：该差分输入级设计采用 PMOS 从而保证能到达负电源轨，同时利用升压后超过运放自身供电电压的正电源电压，可以使得该差分输入级能达到运放的正电源电压，却还仍然留有足够的净空（相对于升压后的输入级供电电压）（如图 4）。

### Zero-Crossover Input Stage

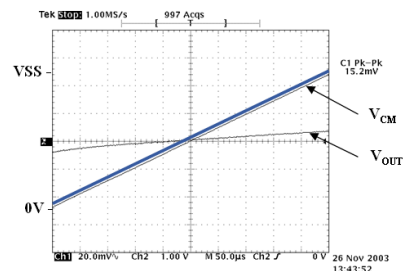
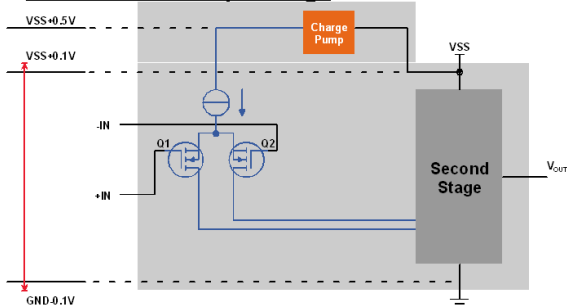


图4 内置充电泵的单级差分输入级在保证轨到轨输入的同时消除了交越失真

零交越失真的输入级不再在时域中引入毛刺，在频域上，可以得到更干净的频谱，从而使得 THD 大大下降（如图 5）。

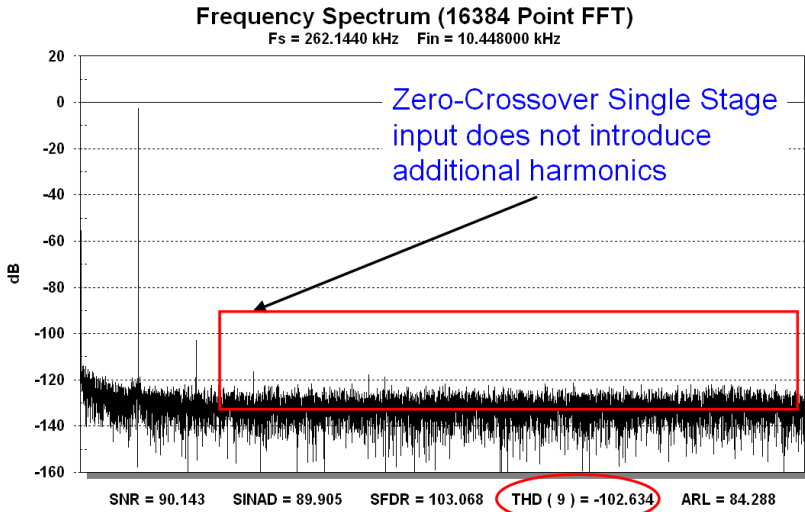


图 5 零交越失真的运放的输出频谱非常干净，从而获得非常好的 THD 指标

实际上，交越失真仅仅发生在输入跨越“不连续区域”的情形中，因此，你可以采用反相放大器配置方法，在同相输入端加入一个虚地来固定运放的共模输入电压（ $V_{CM}$ ）在一个恒定的电平上，这样交流信号通过反相输入电阻（ $R1$ ）进入，反相输入段由于运放“虚断”的特点仍然保持在恒定电平上，这样就不会有“交越”现象的发生（如图 6）。这也是传统观念中反相放大器的失真优于同相放大器的可能原因之一。当然，这样做的缺点在于会导致信号反相，同时运放电路的输入阻抗降低，电路也较同相跟随器麻烦一点。

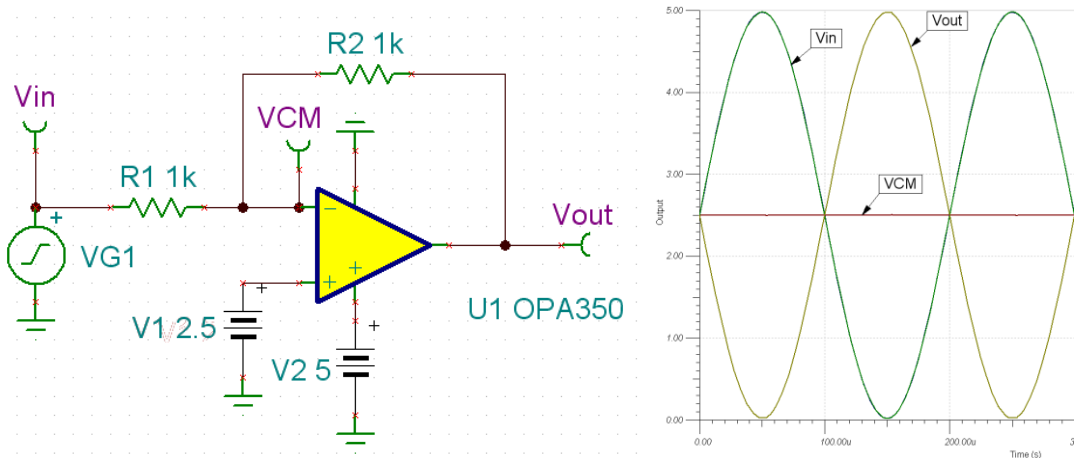


图 6 反相放大器配置方法消除交越失真

## 输出达不到轨到轨

单电源供电的放大器（译者注：CMOS 型放大器专门为单电源供电设计，且基本都拥有轨到轨输出特性）在输出端实际上不能达到真正的轨到轨。在电源轨的附近，放大器工作在非线性区。在线性运放中，单电源放大器的输出只能接近到每个电源轨的 50 到 300mV 附近（图 1）。

单电源供电放大器的轨到轨输出广告给人一种误解。图 1 显示了当你驱动某单电源放大器的输出试图使之达到电源轨时，该放大器的输出特性。放大器的线性性在达到最大输出摆幅之前就开始下降了，而放大器的输出最终也达不到任何一极。

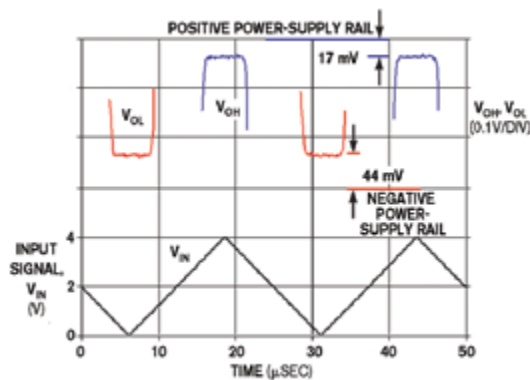


图 1 下部的波形显示放大器的输入电压摆幅，增益为 2V/V；

上半部分的波形显示放大后的输出电压幅度

直流开环增益的情况决定了运算放大器线性工作区的输出电压的范围。直流开环增益的定义是  $20\log(\Delta V_{out}/\Delta V_{os})$ ，这里  $V_{out}$  是输出电压， $V_{os}$  是输入失调电压。当你驱动运放输出高电平时， $V_H$  是在直流开环增益测量中输出端所使用的最大电压（译者注：A<sub>ol</sub> 测试将确保小于  $V_H$  的输出不降低运放的 A<sub>ol</sub>）。 $V_{OH}$  是输出端相对于  $V_{DD}$  来说可以达到的绝对最高电压。同样的， $V_L$  是在直流开环增益测量中使用的最小输出电压（译者注：A<sub>ol</sub> 测试将确保大于  $V_L$  的输出不降低运放的 A<sub>ol</sub>）， $V_{OL}$  是输出端能达到的绝对最低电压。 $V_H$  比  $V_{OH}$  要小， $V_L$  比  $V_{OL}$  要大。

从信号链这个层面来看，你可以看到当运算放大器驱动 ADC 时，运算放大器的输出在过分接近电源轨时候的局限性。图 2a 中的 FFT 图显示了放大器/ADC 组件在 5V 电压系统中对 1kHz 频率信号的响应。放大器的典型闭环带宽大约是 3MHz，压摆率为 2.3V/μs。放大器输出电压摆幅从 140mV 到 4.6V。在这个 5V 供电的系统中，信号和电源电压之间的最小距离是 140mV。这个放大器的绝对最小电压  $V_{OL}$  为 15mV，绝对最大电压  $V_{OH}$  为  $(V_{DD}-20mV)$ 。

图 2a 显示了非线性输出状态对单电源 CMOS 放大器的影响，这个影响表现为在 2, 3, 4kHz 等倍频上的失真。将放大器的输出电压减小到离开每个电源轨 272mV，我们得到了比较理想的结果：图 2b 中我们只看到 ADC 自身的失真。

本文描述的这些数据并不适用于每一颗 CMOS 型放大器，因此当采用单电源放大器时，请仔细阅读该器件的说明书。一些单极放大器带有输出级电荷泵使得输出电压可以很好的接近甚至超过电源电压的范围（译者注：一些轨到轨输入放大器也采用内置电荷泵使得输入电压可以达到或超过电源电压，比如 OPA365 的 VCM 可以超过每个电源轨 100mV）。在每个设计中，要阅读和参考芯片说明书以及开环增益的测试情况。

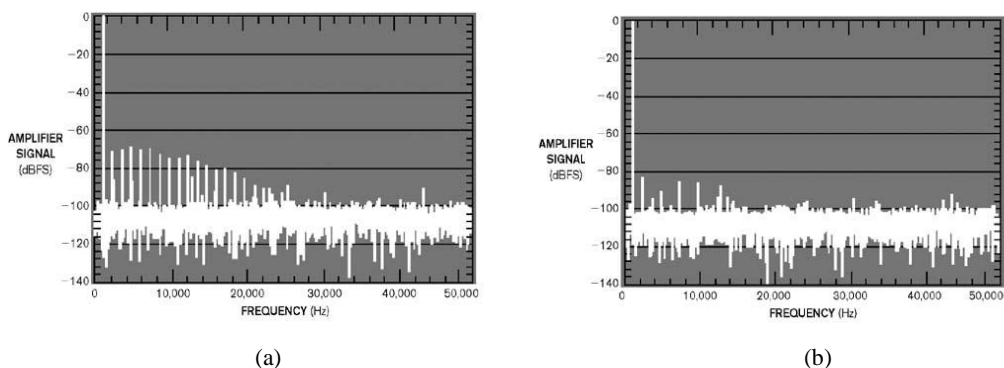


图 2 12 位 SAR ADC 的采样速度为 100ksps (a);

减小放大器的输出电压使得离开每个电源轨 272mV 将产生更好的结果 (b) .

**译者注：**

以 OPA335 为例，在其数据手册中我们可以观察得到  $A_{ol}$ ,  $V_H$ ,  $V_{OH}$ ,  $V_L$ ,  $V_{OL}$  等指标：

$A_{ol}$ :

PARAMETER	CONDITION	OPA334AI, OPA335AI OPA2334AI, OPA2335AI			UNITS
		MIN	TYP	MAX	
OPEN-LOOP GAIN					
Open-Loop Voltage Gain, Over Temperature $A_{OL}$	$50mV < V_O < (V+) - 50mV, R_L = 100k\Omega, V_{CM} = V_S/2$	110	130		dB
Over Temperature	$100mV < V_O < (V+) - 100mV, R_L = 10k\Omega, V_{CM} = V_S/2$	110	130		dB

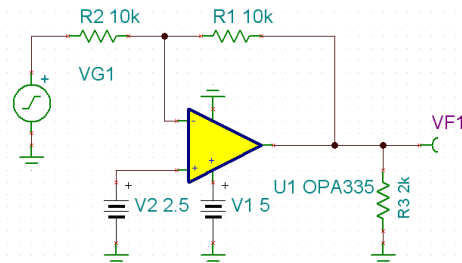
以负载 100k 欧姆为例，我们看到测试  $A_{ol}$  时当输出离开两个电源轨 50mV 将得到数据手册中保证的  $A_{ol}$  的指标，因此  $V_{OH}$  为  $V+ - 50mV$ ,  $V_{OL}$  为 50mV；同时，这里我们可以清晰看到，当负载减小到 10k 欧姆，为确保  $A_{ol}$  不降低，输出电压的幅度范围相应减小。因此，负载的大小对于轨到轨输出和  $A_{ol}$  指标也非常重要。

OPA335 的数据手册中也给出了  $V_H$  和  $V_L$ ：

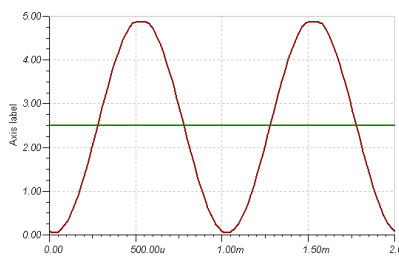
PARAMETER	CONDITION	OPA334AI, OPA335AI OPA2334AI, OPA2335AI			UNITS
		MIN	TYP	MAX	
OUTPUT Voltage Output Swing from Rail Voltage Output Swing from Rail	$R_L = 10k\Omega$ , Over Temperature $R_L = 100k\Omega$ , Over Temperature		15 1	100 50	mV mV

这里我们也看到了负载大小对轨到轨输出的绝对输出电压也有很大的影响，当发现运放的输出范围达不到数据手册上的指标时，可以检查是不是负载太小。这里在 100k 欧姆负载下，OPA335 典型的  $V_H$  为  $(V_{DD} - 1mV)$  和  $V_L$  为  $1mV$ 。

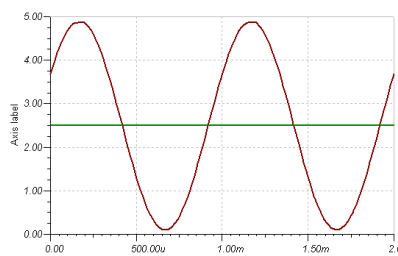
下面我们通过 TINA-TI 给出一个例子来说明 OPA335 的轨到轨输出特性，为了让失真更清晰，我们降低 OPA335 的负载到 2k 欧姆，尝试让 OPA335 输出 4.9Vpp 和 4.8Vpp 的 1kHz 正弦波。电路如下：



时域波形对比：

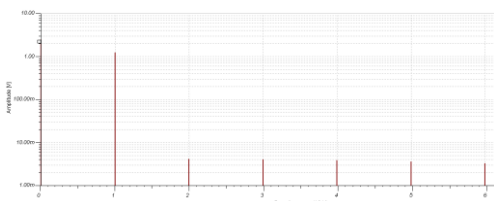


4.9Vpp

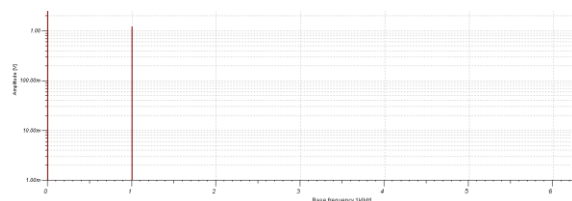


4.8Vpp

仔细观察时域波形，可以发现 4.9Vpp 的波形已经削顶，为了观察时域失真带来的频域谐波，我们对输出波形进行傅立叶分析，得到两种条件下的频域波形：



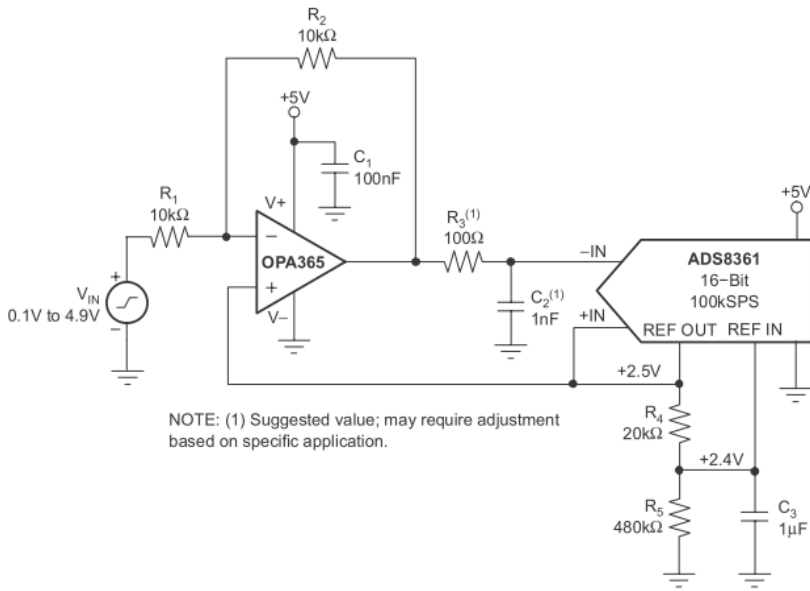
4.9Vpp



4.8Vpp

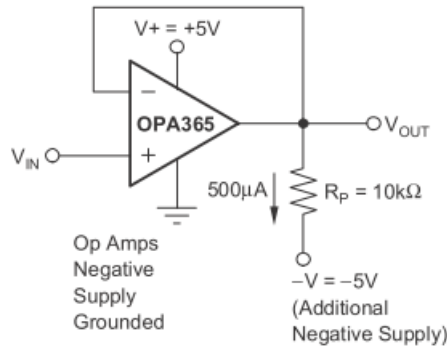
4.9V<sub>pp</sub> 输出时的大量高次谐波告诉我们此时运放的输出级已经难以胜任高精度场合的要求。因此为了获得最好的失真度和直流精度，在 2K 欧姆的负载条件下应该尽量使输出远离每个电源轨 100mV 以上。

在单电源供电系统中，运放的这种非理想的“轨到轨输出特性”会缩小宝贵的动态范围，特别是在驱动 5V 满量程输入的 ADC 时，4.8V<sub>pp</sub> 输入会浪费 ADC 的有效位数，此时我们可以采用减小 ADC 参考电压的方法使 ADC 的满量程输入范围相应的减小，从而与 4.8V<sub>pp</sub> 的运放输出匹配：



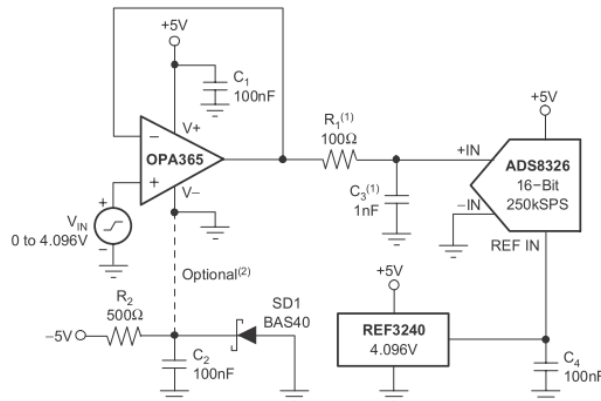
如上图，ADS8361 的内部 2.5V VREF 输出给 ADS8361 和 OPA365 的同相端用来提供单电源系统工作时需要的虚地；同时这个 VREF 被 R4 和 R5 分压成 2.4V 后提供给 ADS8361 的参考电平输入，这样 ADS8361 的满量程输入范围将是 4.8V，以 2.5V 为虚地，这正好与 OPA365 的输出信号（以 2.5V 为直流电平的 4.8V<sub>pp</sub> 正弦波）相匹配。

另外一个关于运放输出的小技巧是如何使单电源运放的输出完全到达地电平（在负载较轻时，CMOS 运放的输出可以非常接近地电平，但也到不了 0V；在负载变重时，无失真输出范围将离地电平越来越远），这在某些应用场合非常关键。一种方法是对于一些特定的运放（根据数据手册而定，比如 OPA365，OPA335 等），可以在输出端通过一个电阻微弱下拉到负电平，这种方法虽然可以使输出到达低电平甚至超过几个 mV，但是在地电平附近可能会有 A<sub>ol</sub> 和带宽降低的现象，从而导致瞬态响应和直流特性变差：



关于这一方法的更多信息，如  $R_p$  值的选取，请查阅 OPA365, OPA335 的数据手册；

另一种方法是给运放提供双电源供电，值得注意的是 CMOS 型放大器的电压范围较小，必须注意总的供电电压不能超过器件要求。可以使用一个小的负电压代替地电平做为运放的一个电源轨，这里可以利用锗二极管的 0.3V 导通电压来实现：



NOTES: (1) Suggested value; may require adjustment based on specific application.  
(2) Single-supply applications lose a small number of ADC codes near ground due to op amp output swing limitation. If a negative power supply is available, this simple circuit creates a -0.3V supply to allow output swing to true ground potential.

如上图，Option(2)指明的是可以使用 -5V 和地在锗二极管上产生的 -0.3V 代替地电平来给 OPA365 的负电源轨供电，此时 OPA365 的供电电压一共是  $5V - (-0.3V) = 5.3V$ ，仍然在 OPA365 允许的 5.5V 供电范围之内。用这种方法，OPA365 将在 0V 输出时提供更好的直流和交流特性，因为此时 OPA365 的输出 MOS 管将工作在正常状态下。

## 放大器的输入偏置电流

你是否曾经花了很多的时间为你的电路来挑选运算放大器，却发现手册上给出的输入失调电压范围是不对的？你是否发现在你的应用电路中失调电压甚至是所给参数的 10 倍还要多？你是否拿这个芯片去做芯片分析？或者你重新找了另一个放大器？另外一种方法，我建议你试着通过检查放大器的数据手册来解释这个失调误差。

如果你的放大器作为一个关键器件被用在诸如跨导放大器、模拟滤波器、采样保持电路、电容变换器等在放大器周围存在高阻抗器件的电路，你可能会发现放大器的输入偏置电流通过电阻在电路中产生了一个失调电压误差。

在双极放大器的时代，输入偏置电流是一个精确的描述术语，并且现在仍然是。一个双极性放大器的输入偏置电流就即是在放大器输入端的 NPN 或者 PNP 二极管的基极电流。双极性放大器的输入偏置电流从低电压供电器件的几个纳安（nA）一直到高电压供电器件的几百个纳安（nA）。

当你讨论 JFET 或 CMOS 输入放大器的时候，输入偏置电流这个术语就失去了它的意义，对于这样的放大器，从放大器输入引脚输入或流出的电流实际上是输入 ESD（静电放电保护）单元产生的漏电流，如图 1 所示。一个对这个电流误差更准确的描述就是输入漏电流。JFET 或 CMOS 放大器的输入漏电流在 25°C 时可以小于 1pA，这个指标与共模电压以及放大器供电电压是没有关系的。为了进行 ESD 保护，几乎所有的放大器都有 ESD 单元，但是你却不会在一个双极性的放大器中发现 ESD 泄露电流。ESD 单元产生的皮安（pA）级的漏电流淹没在放大器自身的输入偏置电流中。

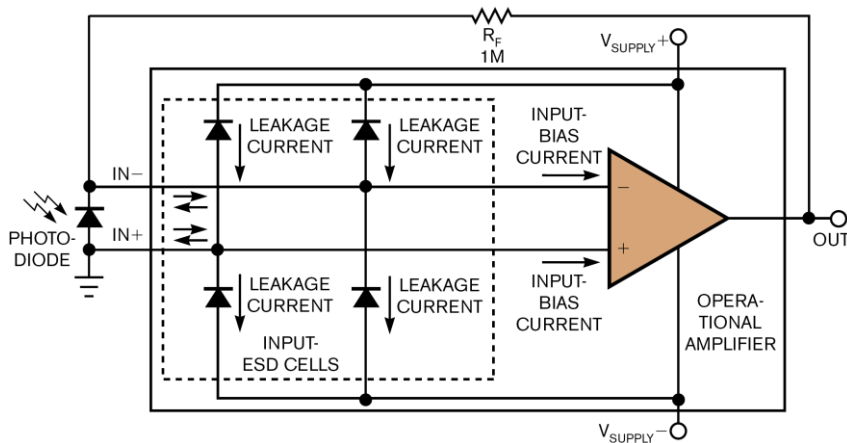


图 1 输入偏置电流或者漏电流在  $R_F$  上产生了一个失调电压

输入偏置电流以及输入漏电流随着温度的改变而改变，且随着运算放大器的种类的不同



而不同。双极性输入运算放大器的输入偏置电流相当稳定，但是 JFET 以及 CMOS 输入运算放大器不同：因为漏电流是反偏的 ESD 二极管产生的，即每  $10^{\circ}\text{C}$  的温度上升将增加大约两倍的输入漏电流。

为了保证 JFET 和 CMOS 放大器的超低输入漏电流，你必须理解在皮安 (pA) 电流级别 PCB (印制电路板) 的影响。例如很少数量的灰尘、油或水分子就可能增加漏电流 (译者注：这些杂质减少了电源和地之间的绝缘阻抗，从而使漏电流增加)。好的方面在于如果你特别的认真仔细，设计出 1pA 级别性能的 PCB 是有可能的。

你能够减少或者最小化输入偏置电流或者输入漏电流影响的最有效办法就是检查你的电路配置。在你检查电路的过程中，检查每个节点的电压特性并且确保你熟悉电路中所有电流通路的影响。

## Sallen-Key 低通滤波器的高频馈通现象

当设计一个模拟低通抗混叠滤波器时，你会期望它的幅度增益在滤波器的转折频率后一直持续的下降。在大多数时候下，这种想法是对的，但是对于经典的 Sallen-Key 低通滤波器就不一定对了。Sallen-Key 滤波器的确可以衰减转折频率和某个频点（当然这个频点比转折频率更高）间的信号，但在该高频点后，滤波器的幅度增益开始随着频率的增加而增加。

图 1 说明了三个采用单电源供电放大器的 Sallen-Key 低通滤波器。在上面的三条曲线中刻画了每个放大器的开环增益，其响应曲线穿过 0dB 点。在这个测试中，三个放大器的开环增益为 1000V/V，即 60dB。在图中，运算放大器 A,B,C 的带宽分别为 38MHz，2MHz 和 300 kHz。

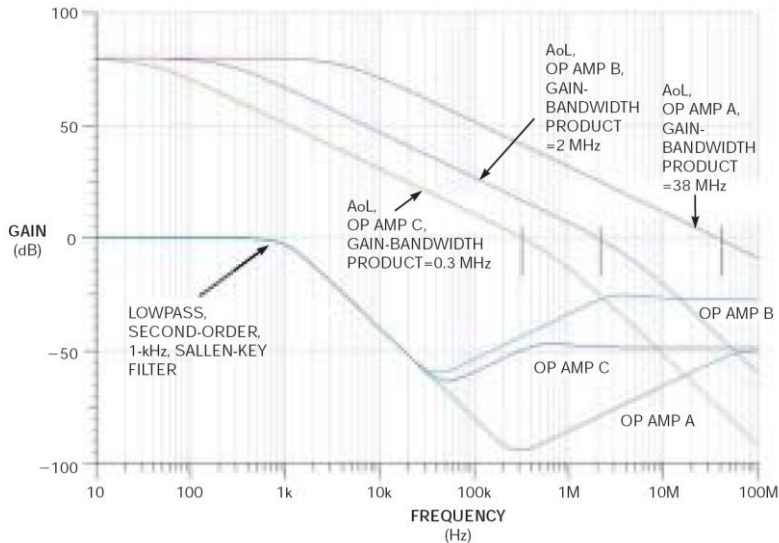


图 1 三个二阶巴特沃斯低通滤波器的频率响应以及每个放大器的开环增益响应。这三个滤波器都是 Sallen-Key 结构。放大器开环增益曲线的最高处在 60dB，滤波器的曲线从 0dB 开始。

这个图中反映的第二组曲线是每个放大器组成的二阶 Sallen-Key 低通滤波器的频域响应。这些滤波器采用的是巴特沃斯设计，当然，采用何种滤波器近似并不会影响或者更正下面我们看到的这些预料之外的行为。首先，数据显示低通滤波器的频域响应在 1KHz 转折频率的后 10 余倍频程都工作得和预期的一样：在转折频率之后，三个滤波器的响应显示出一个 -40dB/decade 的斜率。二阶低通滤波器应该产生这种响应。然后，在某个频率点，滤波器增益开始以 20dB/decade 的斜率增加。每个放大器在哪个频率点开始转向正的斜率于放大器的输出阻抗有关（请参考译者注）：随着频率的升高，放大器的开环增益下降，它的闭环输出

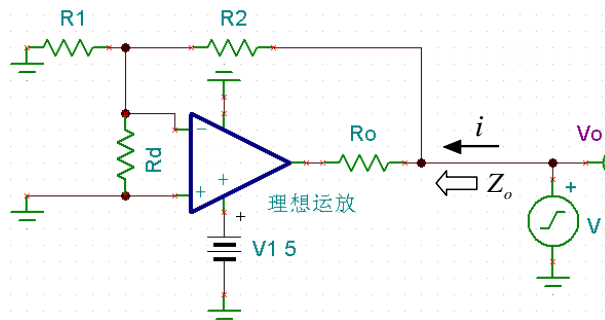
阻抗开始增加。最终，当运算放大器的开环增益穿过 0dB 时，该滤波器的响应曲线变得平坦。滤波器的响应在这个交叉点开始变得平坦并不是一个巧合，因为超过这个频率点时，放大器的开环增益降到 0dB 以下。

如果你使用的是 Sallen-Key 低通滤波器，这种现象不可避免。你可以采用在有源滤波器的后面接无源 RC 低通滤波器的方法来削弱 Sallen-Key 滤波器在高频处的这种增益曲线上扬的趋势。这样做的一个问题是，后接的滤波器可能会影响原来滤波器的相位响应（负载电容 C 导致额外的相移，引起相位余量减小），这可能导致时域上的振铃现象。而且，这样会增加一级电路并且导致整个电路的输出阻抗变大。

另行选择滤波器拓扑可以解决这个问题而不用添加 RC 滤波器。当反向放大器可以接受的话，你可以使用 MFB（多重反馈）滤波器拓扑，这样不会有高频情况下增益响应的反转问题（高频馈通）并且对输入级电路的共模电压要求更低。

**译者注：**

为什么开环增益降低导致的输出阻抗增加会让 sallen-key 型低通滤波器出现高频段衰减不足，即高频馈通现象？让我们先复习一下现实放大器的开环阻抗  $R_o$  和闭环输出阻抗  $Z_o$ ：

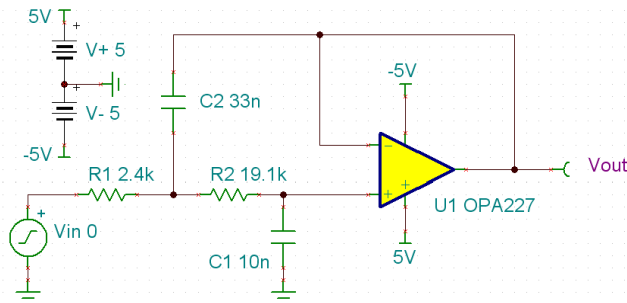


如上图：实际运放的开环输出阻抗可以看成是一只理想运放串联一只  $R_o$ （在 100MHz 以下，我们通常可以认为运放的开环/闭环输出阻抗是纯阻性的），从教科书上我们都可以查到运放的闭环输出阻抗  $Z_o$  为：

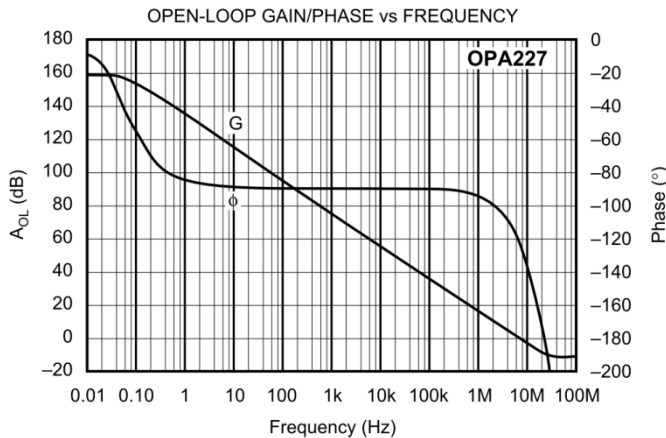
$$Z_o \approx \frac{R_o}{1 + A_{ol}\beta}$$

这里  $A_{ol}$  为运放的开环增益， $\beta$  是反馈系数， $A_{ol}\beta$  则被称为环路增益，是运放电路的一个非常关键的要素。这里我们看到运放的闭环输出阻抗  $Z_o$  反比于  $A_{ol}\beta$ ，随着  $A_{ol}\beta$  的减小而增大。

接下来，让我们带着这个闭环输出阻抗来重新审视一个两阶，Bessel 响应的 sallen-key 型低通滤波器：



如上图所示，Sallen-Key 型滤波器的反馈回路一般都是纯阻性的，这里配置成单位增益， $\beta=1$ ，这样， $Z_o=RO/(1+A_{ol})$ 。OPA227 的开环增益曲线如下图：



即 OPA227 的开环增益在 DC 到约 100mHz 间为平坦的 160dB，这时  $Z_o$  趋近于 0。在主极点 140mHz 后，OPA227 的开环增益以 -20dB/decade 的速率下降，相反地闭环输出阻抗将以 20dB/decade 的速度变大，当 OPA227 的开环增益在 8MHz 处降为 0 时， $Z_o$  将等于 OPA227 的开环输出阻抗  $R_o$ ，大概是 20 欧姆左右。

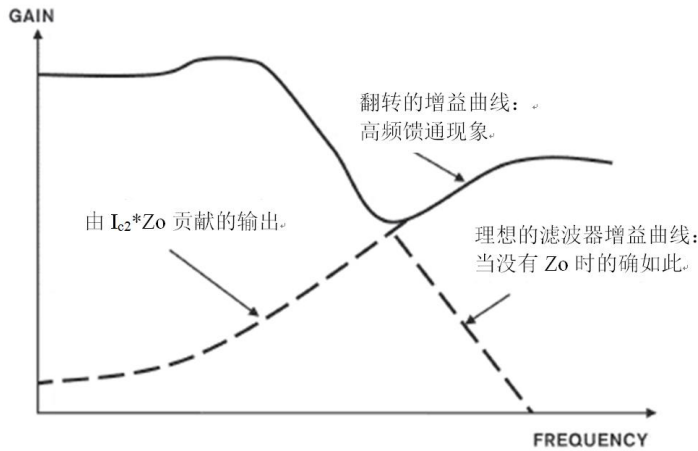
再回过头来观察 Sallen-Key 型滤波器的拓扑，实际上有两条路径产生了  $V_{out}$ ，一条是忽略了输出阻抗的运放的输出，它主宰了前半部分“正常”的增益曲线；另一条是流过  $R_1$  和  $C_2$  的电流注入到运放闭环输出阻抗  $Z_o$  上的结果，它主宰了“上扬”的后半部分增益曲线。从几个典型阶段来分析：

1. 在直流时， $C_2$  开路，没有电流流过， $Z_o$  也非常小， $V_{out}$  由运放正向输出直接产生；
2. 当频率逐渐升高， $C_2$  的阻抗逐渐降低，流过  $C_2$  的电流也逐渐加大，同时  $Z_o$  也随着开环增益的降低而增加，此时流过  $Z_o$  的电流将产生较小的  $V_{out}$ ，还不能主宰增益曲线。因此在 1 和 2 情况中增益曲线还跟着正常的滤波器响应滚降，或者说电流将选择更加容易通过的路径（运放）来到达输出端；在这个过程中，当频率到达滤波器的转折频率时， $C_2$  被交流

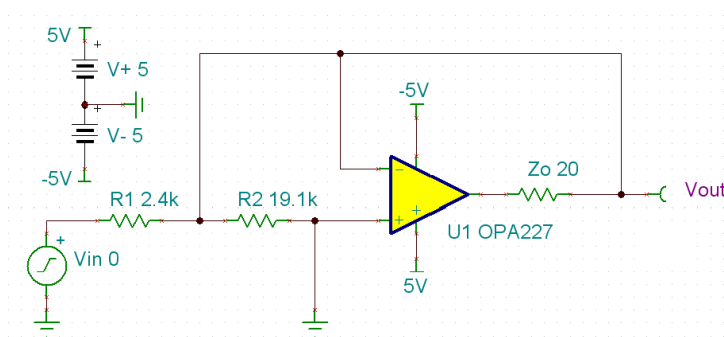
短路，流过  $Z_o$  的电流将等于  $V_{in}/R1$ 。

3. 当频率继续升高， $Z_o$  会持续增加，当其上的电压等于运放正向输出电压；此时开始， $Z_o$  上的电压将占据主导地位，因为运放的增益持续降低，信号难以通过运放，将选择更容易到达输出端的路径；此时开始，增益曲线的斜率将跟随  $Z_o$  增加的斜率；

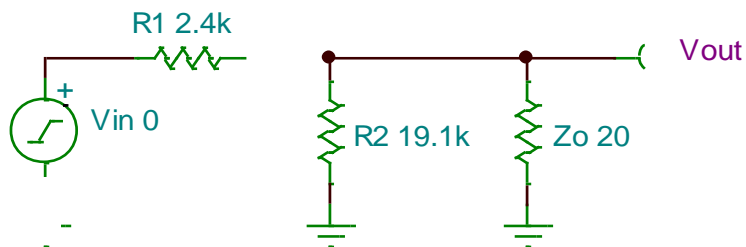
4. 直到运放的开环增益降为 0 的频率开始， $Z_o$  保持恒定，其上的电压也就将保持恒定：



我们可以用等效电路来推导上面的结论，假设到某一频点（转折频率附近），导致  $C1, C2$  都交流短路，电路可以近似简化为：



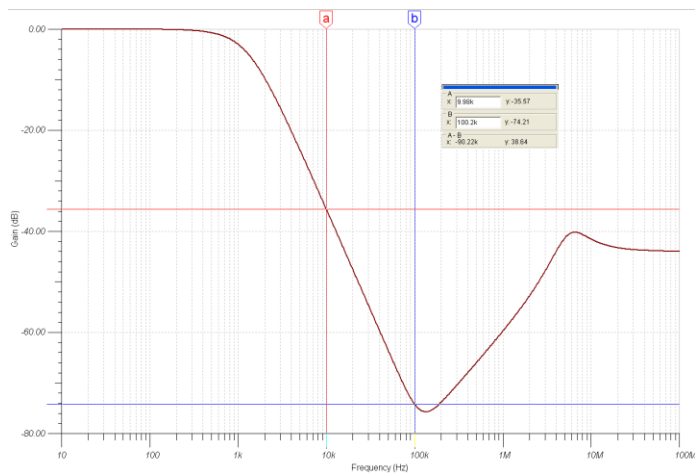
电路可以进一步简化：



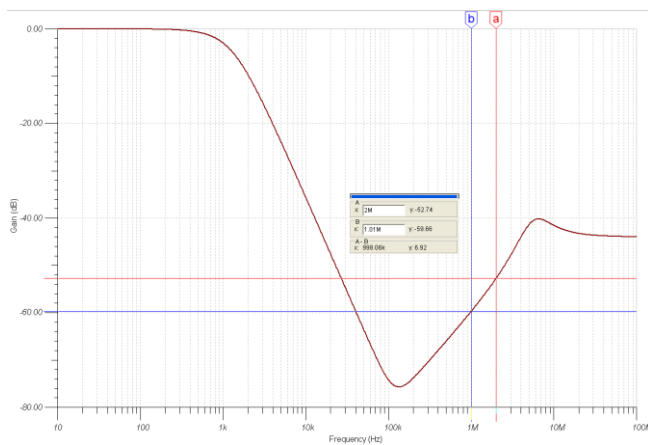
可以得到 
$$\frac{V_{out}}{V_{in}} = \frac{1}{\frac{R1}{R2} + \frac{R1}{Z_o} + 1}$$

OPA227 做为高性能运放，其开环输出阻抗  $R_o$  为 20 欧姆，所以  $Z_o$  最大也就是 20 欧姆，远小于  $R1$ ，因此可以简化得到 
$$\frac{V_{out}}{V_{in}} = \frac{Z_o}{R1}$$
。

这里  $R1$  为常数，2.4K，所以我们推断闭环增益曲线将跟随  $Z_o$  的 20dB/decade 斜率上升而上升，并在运放的开环增益降为 0 时，闭环增益将等于  $ZO/R1$ 。下面，我们在 TINA-TI 中仿真这个电路来验证一下：



如上图，在 C1,C2 短路前，滤波器的闭环增益曲线的确以 -40dB/decade 的速度下降；



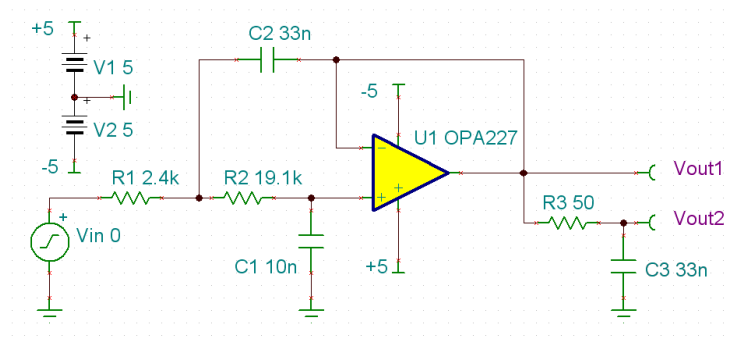
上图中，C1,C2 短路后，滤波器的闭环增益也的确随着  $Z_o$  的上升斜率 20dB/decade (6dB/Octave) 开始上升，直到 8MHz 附近，OPA227 开环增益降为 0dB， $Z_o=20$  欧姆，此

时， $V_{out}/V_{in}=20/2.4K=0.008 \approx 40dB$ 。仿真曲线和我们的推论非常吻合！

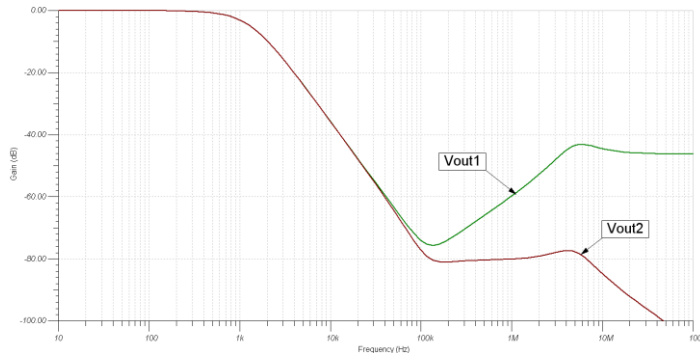
**解决 Sallen-Key 滤波器高频馈通的三个常用方法：**

1. 如果可能，选择 FET 或者 CMOS 型放大器做为有源滤波器，他们拥有 pA 级的输入偏置电流，这使得我们可以将 R1 和 R2 增大 10 倍（也不会带来严重的失调电压），C1 和 C2 减小 10 倍。增大 R1，可以大大减少流过 Zo 的电流；减小 C，可以节约尺寸和成本。

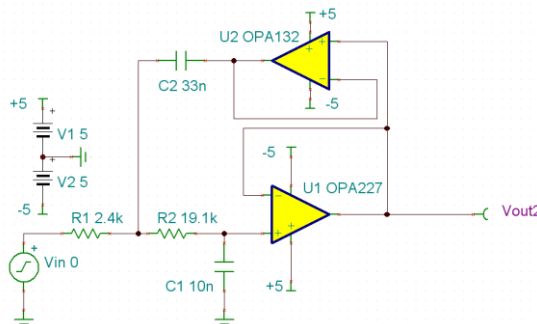
2. 在滤波器后再加一个 RC 滤波器抑制高频：

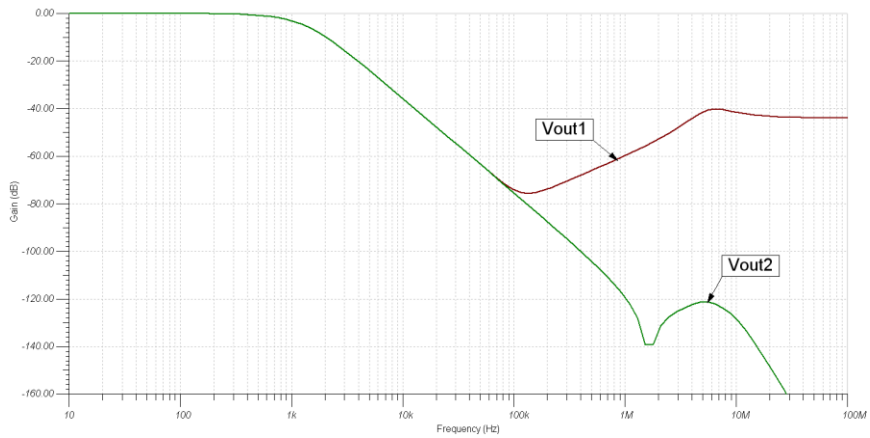


分别观察 Vout1 和 Vout2 的响应：



1. 在 C2 和 Zo 间添加一个缓冲器隔离，使得 C2 上的电流不再流入 Zo:





需要注意的是为了减少运放偏置电流对系统频率响应的影响，隔离 C2 和 Zo 的运放应该选择 FET 或 CMOS 输入的放大器。在加入隔离运放后，我们看到系统较第二种方法将拥有更好的滤波器响应。